



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2021년06월03일
(11) 등록번호 10-2259928
(24) 등록일자 2021년05월27일

- (51) 국제특허분류(Int. Cl.)
G06F 11/07 (2006.01) G06F 12/02 (2018.01)
- (52) CPC특허분류
G06F 11/073 (2013.01)
G06F 12/0253 (2013.01)
- (21) 출원번호 10-2017-0080536
- (22) 출원일자 2017년06월26일
심사청구일자 2020년05월25일
- (65) 공개번호 10-2019-0001099
- (43) 공개일자 2019년01월04일
- (56) 선행기술조사문헌
US20170147416 A1*
US20130139033 A1*
US09575862 B1*
JP2012146129 A
*는 심사관에 의하여 인용된 문헌

- (73) 특허권자
에스케이하이닉스 주식회사
경기도 이천시 부발읍 경충대로 2091
- (72) 발명자
김용래
경기도 이천시 부발읍 경충대로 2091
- (74) 대리인
김성남

전체 청구항 수 : 총 2 항

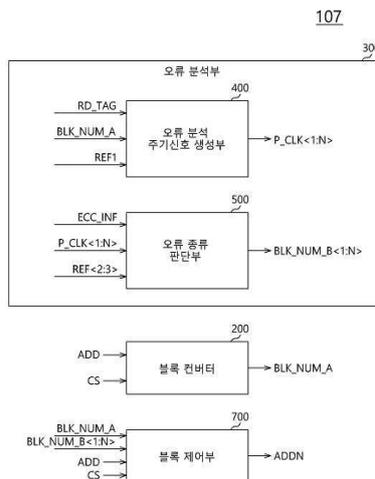
심사관 : 김계준

(54) 발명의 명칭 오류 관리 시스템 및 이를 포함하는 데이터 처리 시스템

(57) 요약

본 기술은 복수의 관리 블록 각각의 오류 정정 발생을 카운팅하여 오류 정정 카운팅 값을 생성하고, 상기 오류 정정 카운팅 값과 적어도 하나의 기준 값을 비교하여 상기 복수의 관리 블록 각각에서 발생된 오류가 영구 오류 인지 아니면 일시 오류 인지를 정의하기 위한 영구 오류 블록 정보를 생성하도록 구성된 오류 분석부; 및 상기 복수의 관리 블록 중에서 어드레스 신호에 따라 선택된 관리 블록이 상기 영구 오류 블록 정보에 이미 지정되어 있으면 상기 어드레스 신호를 새로운 어드레스 신호로 대체하는 블록 제어부를 포함할 수 있다.

대표도 - 도2



명세서

청구범위

청구항 1

복수의 관리 블록 중에서 어드레스 신호에 따라 선택된 관리 블록이 영구 오류 블록 정보에 이미 지정되어 있으면 상기 어드레스 신호를 새로운 어드레스 신호로 대체하는 블록 제어부;

리드 명령, 액티브 관리 블록 정보 및 제 1 기준값에 따라 오류 분석 주기 신호를 생성하도록 구성된 오류 분석 주기 신호 생성부; 및

오류 정정 발생 신호, 상기 오류 분석 주기 신호와 제 2 및 제 3 기준 값에 따라 상기 영구 오류 블록 정보를 생성하도록 구성된 오류 종류 판단부를 포함하며,

상기 오류 종류 판단부는

상기 복수의 관리 블록 각각에 대응되는 복수의 오류 종류 판단 유닛을 포함하며,

상기 복수의 오류 종류 판단 유닛은 각각

상기 오류 정정 발생 신호를 카운트 한 값을 상기 오류 분석 주기 신호가 활성화되면 다음 단으로 쉬프팅시키도록 구성된 카운터,

상기 오류 분석 주기 신호에 따라 상기 카운터의 출력을 순차적으로 쉬프팅시키도록 구성된 복수의 레지스터,

상기 복수의 레지스터의 출력 값들의 차이 값을 생성하도록 구성된 감산기, 및

상기 차이 값과 상기 복수의 레지스터 중에서 어느 하나의 출력 값을 상기 제 2 및 제 3 기준 값과 비교하여 상기 영구 오류 블록 정보를 생성하도록 구성된 비교기를 포함하는 오류 관리 시스템.

청구항 2

◆청구항 2은(는) 설정등록료 납부시 포기되었습니다.◆

제 1 항에 있어서,

상기 어드레스 신호에 따라 상기 복수의 관리 블록 중에서 어느 하나를 정의하는 상기 액티브 관리 블록 정보를 생성하는 블록 컨버터를 더 포함하는 오류 관리 시스템.

청구항 3

◆청구항 3은(는) 설정등록료 납부시 포기되었습니다.◆

제 2 항에 있어서,

상기 블록 컨버터는

상기 어드레스 신호의 신호 비트들 중에서 일부를 제거하여 출력하도록 구성된 라운딩 오프 로직, 및

상기 라운딩 오프 로직의 출력이 상기 복수의 관리 블록들 중에서 어떤 관리 블록에 대응되는지 계산한 결과를 상기 액티브 관리 블록 정보로서 출력하도록 구성된 계산 로직을 포함하는 오류 관리 시스템.

청구항 4

◆청구항 4은(는) 설정등록료 납부시 포기되었습니다.◆

제 2 항에 있어서,

상기 블록 제어부는

상기 영구 오류 블록 정보와 상기 액티브 관리 블록 정보를 비교하여 상기 어드레스 신호를 상기 새로운 어드레스 신호로 대체하도록 구성되는 오류 관리 시스템.

청구항 5

삭제

청구항 6

◆청구항 6은(는) 설정등록료 납부시 포기되었습니다.◆

제 1 항에 있어서,

상기 오류 분석 주기 신호의 각 비트는 상기 복수의 관리 블록 각각에 대응되는 오류 관리 시스템.

청구항 7

◆청구항 7은(는) 설정등록료 납부시 포기되었습니다.◆

제 1 항에 있어서,

상기 오류 분석 주기 신호 생성부는

하나의 카운터 및 이와 연결된 하나의 비교기가 상기 복수의 관리 블록 각각에 할당되는 복수의 카운터와 복수의 비교기, 및

상기 복수의 카운터 중에서 상기 액티브 관리 블록 정보가 정의하는 관리 블록에 할당된 카운터에 상기 리드 명령을 제공하도록 구성된 선택부를 포함하며,

상기 복수의 비교기 각각은 자신과 연결된 카운터에서 출력된 카운팅 값이 상기 제 1 기준값 이상이면 상기 오류 분석 주기 신호의 비트들 중에서 자신이 할당된 관리 블록에 대응되는 신호 비트를 활성화시키도록 구성되는 오류 관리 시스템.

청구항 8

삭제

청구항 9

◆청구항 9은(는) 설정등록료 납부시 포기되었습니다.◆

제 1 항에 있어서,

상기 블록 제어부는

상기 액티브 관리 블록 정보와 상기 영구 오류 블록 정보를 비교하여 영구 오류 플래그를 생성하도록 구성된 검출부, 및

상기 영구 오류 플래그가 활성화되면 상기 어드레스 신호를 새로운 어드레스 신호로 대체함으로써 상기 액티브 관리 블록 정보에 해당하는 관리 블록을 사용 차단하도록 구성된 블록 차단부를 포함하는 오류 관리 시스템.

청구항 10

입/출력 버스를 통해 연결된 프로세서, 메모리 시스템, 메모리 컨트롤러 및 오류 관리 시스템을 포함하며,

상기 메모리 시스템의 메모리 영역은 복수의 관리 블록으로 구분되고, 오류 정정 코드 회로에 의한 오류 정정이 발생할 때마다 오류 정정 발생 신호를 생성하며,

상기 오류 관리 시스템은

복수의 관리 블록 중에서 어드레스 신호에 따라 선택된 관리 블록이 영구 오류 블록 정보에 이미 지정되어 있으면 상기 어드레스 신호를 새로운 어드레스 신호로 대체하는 블록 제어부;

리드 명령, 액티브 관리 블록 정보 및 제 1 기준값에 따라 오류 분석 주기 신호를 생성하도록 구성된 오류 분석 주기 신호 생성부; 및

오류 정정 발생 신호, 상기 오류 분석 주기 신호와 제 2 및 제 3 기준 값에 따라 상기 영구 오류 블록 정보를

생성하도록 구성된 오류 종류 판단부를 포함하며,

상기 오류 종류 판단부는

상기 복수의 관리 블록 각각에 대응되는 복수의 오류 종류 판단 유닛을 포함하며,

상기 복수의 오류 종류 판단 유닛은 각각

상기 오류 정정 발생 신호를 카운트 한 값을 상기 오류 분석 주기 신호가 활성화되면 다음 단으로 쉬프팅시키도록 구성된 카운터,

상기 오류 분석 주기 신호에 따라 상기 카운터의 출력을 순차적으로 쉬프팅시키도록 구성된 복수의 레지스터,

상기 복수의 레지스터의 출력 값들의 차이 값을 생성하도록 구성된 감산기, 및

상기 차이 값과 상기 복수의 레지스터 중에서 어느 하나의 출력 값을 상기 제 2 및 제 3 기준 값과 비교하여 상기 영구 오류 블록 정보를 생성하도록 구성된 비교기를 포함하는 데이터 처리 시스템.

청구항 11

삭제

청구항 12

◆청구항 12은(는) 설정등록료 납부시 포기되었습니다.◆

제 10 항에 있어서,

상기 어드레스 신호에 따라 상기 복수의 관리 블록 중에서 어느 하나를 정의하는 상기 액티브 관리 블록 정보를 생성하는 블록 컨버터를 더 포함하는 데이터 처리 시스템.

청구항 13

◆청구항 13은(는) 설정등록료 납부시 포기되었습니다.◆

제 12 항에 있어서,

상기 블록 컨버터는

상기 어드레스 신호의 신호 비트들 중에서 일부를 제거하여 출력하도록 구성된 라운딩 오프 로직, 및

상기 라운딩 오프 로직의 출력이 상기 복수의 관리 블록들 중에서 어떤 관리 블록에 대응되는지 계산한 결과를 상기 액티브 관리 블록 정보로서 출력하도록 구성된 계산 로직을 포함하는 데이터 처리 시스템.

청구항 14

◆청구항 14은(는) 설정등록료 납부시 포기되었습니다.◆

제 12 항에 있어서,

상기 블록 제어부는

상기 영구 오류 블록 정보와 상기 액티브 관리 블록 정보를 비교하여 상기 어드레스 신호를 상기 새로운 어드레스 신호로 대체하도록 구성되는 데이터 처리 시스템.

청구항 15

삭제

청구항 16

◆청구항 16은(는) 설정등록료 납부시 포기되었습니다.◆

제 10 항에 있어서,

상기 오류 분석 주기 신호의 각 비트는 상기 복수의 관리 블록 각각에 대응되는 데이터 처리 시스템.

청구항 17

◆청구항 17은(는) 설정등록료 납부시 포기되었습니다.◆

제 10 항에 있어서,

상기 오류 분석 주기 신호 생성부는

하나의 카운터 및 이와 연결된 하나의 비교기가 상기 복수의 관리 블록 각각에 할당되는 복수의 카운터와 복수의 비교기, 및

상기 복수의 카운터 중에서 상기 액티브 관리 블록 정보가 정의하는 관리 블록에 할당된 카운터에 상기 리드 명령을 제공하도록 구성된 선택부를 포함하며,

상기 복수의 비교기 각각은 자신과 연결된 카운터에서 출력된 카운팅 값이 상기 제 1 기준값 이상이면 상기 오류 분석 주기 신호의 비트들 중에서 자신이 할당된 관리 블록에 대응되는 신호 비트를 활성화시키도록 구성되는 데이터 처리 시스템.

청구항 18

삭제

청구항 19

◆청구항 19은(는) 설정등록료 납부시 포기되었습니다.◆

제 10 항에 있어서,

상기 블록 제어부는

상기 액티브 관리 블록 정보와 상기 영구 오류 블록 정보를 비교하여 영구 오류 플래그를 생성하도록 구성된 검출부, 및

상기 영구 오류 플래그가 활성화되면 상기 어드레스 신호를 새로운 어드레스 신호로 대체함으로써 상기 액티브 관리 블록 정보에 해당하는 관리 블록을 사용 차단하도록 구성된 블록 차단부를 포함하는 데이터 처리 시스템.

발명의 설명

기술 분야

[0001] 본 발명은 반도체 회로에 관한 것으로서, 특히 오류 관리 시스템 및 이를 포함하는 데이터 처리 시스템에 관한 것이다.

배경 기술

[0002] 일반적인 메모리 시스템은 제조 단계에서 충분한 테스트를 통해 제품으로 출하하더라도 실제 사용 환경에서 추가로 다양한 데이터 오류(이하, 오류)가 발생할 수 있다.

[0003] 이때 오류는 일시적인 오류(이하, 일시 오류)와 영구적인 오류(이하, 영구 오류)로 구분할 수 있다.

[0004] 일시 오류는 일시적인 동작 또는 동작 환경에 따라 일시적으로 발생하는 오류일 수 있으며, 영구 오류는 메모리 셀의 물리적인 오류 예를 들어, 게이트-옥사이드 파괴 등과 같이 정상상태로 복원이 불가능한 오류일 수 있다.

[0005] 메모리 시스템은 오류로 인한 데이터 비트를 수정하기 위한 ECC(Error Correction Code) 회로를 포함할 수 있다.

[0006] 메모리를 대량으로 사용하는 시스템 예를 들어 서버 시스템의 경우, 메모리 용량에 비례하여 많은 오류가 발생할 수 있으나, 발생한 오류가 일시 오류 인지 아니면 영구 오류인지 확인할 방법이 없으므로 이를 효율적으로 관리할 수 없다.

[0007] 따라서 오류를 분석하여 그에 맞도록 메모리 영역을 효율적으로 관리하기 위한 기술 개발이 요구된다.

발명의 내용

해결하려는 과제

[0008] 본 발명의 실시예는 메모리 영역을 효율적으로 관리할 수 있는 오류 제어 시스템 및 이를 포함하는 데이터 처리 시스템을 제공한다.

과제의 해결 수단

[0009] 본 발명의 실시예는 복수의 관리 블록 각각의 오류 정정 발생을 카운팅하여 오류 정정 카운팅 값을 생성하고, 상기 오류 정정 카운팅 값과 적어도 하나의 기준 값을 비교하여 상기 복수의 관리 블록 각각에서 발생된 오류가 영구 오류인지 아니면 일시 오류 인지를 정의하기 위한 영구 오류 블록 정보를 생성하도록 구성된 오류 분석부; 및 상기 복수의 관리 블록 중에서 어드레스 신호에 따라 선택된 관리 블록이 상기 영구 오류 블록 정보에 이미 지정되어 있으면 상기 어드레스 신호를 새로운 어드레스 신호로 대체하는 블록 제어부를 포함할 수 있다.

[0010] 본 발명의 실시예는 입/출력 버스를 통해 연결된 프로세서, 메모리 시스템, 메모리 컨트롤러 및 오류 관리 시스템을 포함하며, 상기 메모리 시스템의 메모리 영역은 복수의 관리 블록으로 구분되고, 오류 정정 코드 회로에 의한 오류 정정이 발생할 때마다 오류 정정 발생 신호를 생성하며, 상기 오류 관리 시스템은 상기 오류 정정 발생 신호를 이용하여 상기 복수의 관리 블록들 각각에서 발생하는 오류를 분석하여 일시 오류/영구 오류로 구분하며, 상기 복수의 관리 블록 중에서 상기 영구 오류에 해당하는 관리 블록을 지정하는 어드레스 신호를 새로운 어드레스로 대체함으로써 상기 영구 오류에 해당하는 관리 블록을 사용 차단하도록 구성될 수 있다.

발명의 효과

[0011] 본 기술은 오류를 분석하여 메모리 영역을 효율적으로 관리할 수 있다.

도면의 간단한 설명

- [0012] 도 1은 본 발명의 실시예에 따른 데이터 처리 시스템(100)의 구성을 나타낸 도면,
- 도 2는 도 1의 오류 관리 시스템(107)의 구성을 나타낸 도면,
- 도 3은 도 2의 블록 컨버터(200)의 구성을 나타낸 도면,
- 도 4는 도 2의 오류 분석 주기 신호 생성부(400)의 구성을 나타낸 도면,
- 도 5는 도 2의 오류 종류 판단부(500)의 구성을 나타낸 도면,
- 도 6은 도 2의 블록 제어부(700)의 구성을 나타낸 도면,
- 도 7은 본 발명의 실시예에 따른 오류 관리 방법을 나타낸 플로우차트이고,
- 도 8은 본 발명의 실시예에 따른 오류 관리 시스템(107)의 동작을 설명하기 위한 타이밍도이다.

발명을 실시하기 위한 구체적인 내용

- [0013] 이하에서는 첨부된 도면을 참조하여 본 발명의 실시예를 보다 상세히 설명하기로 한다.
- [0014] 본 발명의 실시예에 따른 데이터 처리 시스템(100)은 메모리 시스템, 입/출력 버스(103), 메모리 컨트롤러(104), 프로세서(106) 및 오류 관리 시스템(107)을 포함할 수 있다.
- [0015] 메모리 시스템은 메인 메모리(101) 및 캐시 메모리(102)를 포함할 수 있다.
- [0016] 프로세서(106)는 데이터 처리 시스템(100)의 전반적인 동작을 제어할 수 있다.
- [0017] 메인 메모리(101)는 메모리 영역(110), ECC(Error Correction Code) 회로(111) 및 리페어 회로(112)를 포함할 수 있다.
- [0018] 메인 메모리(101)는 휘발성 메모리 또는/및 비휘발성 메모리로 구성될 수 있다.
- [0019] ECC 회로(111)는 메모리 영역(110)의 입/출력 데이터의 오류 정정 동작을 수행할 수 있다.
- [0020] 리페어 회로(112)는 메모리 영역(110)의 리페어 동작 즉, 메모리 영역(110)의 결함 메모리 셀을 여분 메모리 셀로 대체할 수 있다.

- [0021] 메인 메모리(101)는 자신의 오류 정정 발생 신호(ECC_INF)를 입/출력 버스(103)를 통해 메인 메모리 컨트롤러(160) 또는/및 캐시 메모리 컨트롤러(150)에 제공할 수 있다.
- [0022] 이때 오류 정정 발생 신호(ECC_INF)는 ECC 회로(111)가 메모리 영역(110)의 입/출력 데이터의 오류 정정 동작을 수행할 때마다 생성될 수 있다.
- [0023] 캐시 메모리(102)는 사이즈와 용도에 맞도록 복수의 레벨로 구분된 캐시 클러스트들(Cache Clusters LV1 ~ Cache Clusters LVn), ECC 회로(121) 및 리페어 회로(122)를 포함할 수 있다.
- [0024] ECC 회로(121)는 캐시 클러스트들(Cache Clusters LV1 ~ Cache Clusters LVn)의 입/출력 데이터의 오류 정정 동작을 수행할 수 있다.
- [0025] 리페어 회로(122)는 캐시 클러스트들(Cache Clusters LV1 ~ Cache Clusters LVn)의 리페어 동작을 수행할 수 있다.
- [0026] 캐시 메모리(102)는 자신의 오류 정정 발생 신호(ECC_INF)를 입/출력 버스(103)를 통해 캐시 메모리 컨트롤러(150) 또는/및 메인 메모리 컨트롤러(160)에 제공할 수 있다.
- [0027] 이때 오류 정정 발생 신호(ECC_INF)는 ECC 회로(121)가 캐시 클러스트들(Cache Clusters LV1 ~ Cache Clusters LVn)의 입/출력 데이터의 오류 정정 동작을 수행한 횟수를 포함할 수 있다.
- [0028] 메모리 컨트롤러(104)는 캐시 메모리 컨트롤러(150) 및 메인 메모리 컨트롤러(160)를 포함할 수 있다.
- [0029] 캐시 메모리 컨트롤러(150)는 캐시 메모리(102)의 데이터 입/출력 동작을 제어할 수 있다. 캐시 메모리 컨트롤러(150)는 프로세서(106)에서 데이터 리드/라이트 명령이 전송되면 캐시 메모리(102)와 메인 메모리(101) 중에서 우선적으로 사용되어야 할 메모리를 선택하는 것을 포함하는 제어 동작을 수행할 수 있다.
- [0030] 메인 메모리 컨트롤러(160)는 메인 메모리(101)의 데이터 입/출력 동작을 제어할 수 있다.
- [0031] 본 발명의 실시예는 메인 메모리(101) 및 캐시 메모리(102)의 메모리 영역을 복수의 관리 블록들로 구분하고, 각 관리 블록의 크기는 메모리 아키텍처, 사용 환경 또는 프로세스 등에 따라 사용자가 정의할 수 있다.
- [0032] 오류 관리 시스템(107)은 입/출력 버스(103)를 통해 전송된 오류 정정 발생 신호(ECC_INF)를 이용하여 복수의 관리 블록들 각각에서 발생하는 오류를 분석하여 일시 오류/영구 오류로 구분하며, 영구 오류에 해당하는 관리 블록을 사용금지 처리할 수 있다.
- [0033] 오류 관리 시스템(107)은 현재 입력된 어드레스 신호(ADD)가 영구 오류에 해당하여 사용금지 처리된 관리 블록인 경우 어드레스 신호(ADD)를 새로운 어드레스 신호로 대체할 수 있다.
- [0034] 이때 복수의 관리 블록들은 메인 메모리(101)와 캐시 메모리(102)에 대하여 독립적으로 설정하거나, 메인 메모리(101)와 캐시 메모리(102)를 구분하지 않고 설정할 수 있다.
- [0035] 복수의 관리 블록들은 랭크(Rank), 뱅크(Bank), 페이지(Page) 단위 또는 그에 비해 작은 영역 단위로 필요에 맞도록 설정될 수 있다.
- [0036] 도 2에 도시된 바와 같이, 본 발명의 실시예에 따른 오류 관리 시스템(107)은 블록 컨버터(200), 오류 분석부(300) 및 블록 제어부(700)를 포함할 수 있다.
- [0037] 블록 컨버터(200)는 복수의 관리 블록들 중에서 어드레스 신호(ADD)에 대응되는 관리 블록을 정의하는 액티브 관리 블록 정보(BLK_NUM_A)를 생성할 수 있다.
- [0038] 이때 복수의 관리 블록이 N개일 경우, 액티브 관리 블록 정보(BLK_NUM_A)는 $\log_2(N)$ 만큼의 비트(bit)들을 포함할 수 있다.
- [0039] 예를 들어, N=64라면, 액티브 관리 블록 정보(BLK_NUM_A)는 6 비트로 구성될 수 있다.
- [0040] 즉, 액티브 관리 블록 정보(BLK_NUM_A)가 '000000'이면 N 개의 관리 블록 중에서 1번 관리 블록(이하, 제 1 관리 블록)을 정의할 수 있고, 액티브 관리 블록 정보(BLK_NUM_A)가 '000001'이면 N 개의 관리 블록 중에서 제 2 관리 블록을 정의할 수 있으며, 이런 식으로 액티브 관리 블록 정보(BLK_NUM_A)가 '111111'이면 N 개의 관리 블록 중에서 마지막인 제 64 관리 블록을 정의할 수 있다.
- [0041] 블록 컨버터(200)는 칩 선택 신호(CS)가 활성화되면 어드레스 신호(ADD)에 대응되는 관리 블록을 정의하는 액티

브 관리 블록 정보(BLK_NUM_A)를 생성할 수 있다.

- [0042] 추후 설명하기 앞서, 어드레스 신호(ADD)는 외부에서 입력된 어드레스 신호일 수 있으며, 어드레스 신호(ADD)의 신호 비트들 중에서 일부가 액티브 관리 블록 정보(BLK_NUM_A) 생성에 사용될 수 있다.
- [0043] 오류 분석부(300)는 복수의 관리 블록 각각의 오류 정정 발생을 카운팅하여 오류 정정 카운팅 값을 생성하고, 상기 오류 정정 카운팅 값과 적어도 하나의 기준 값을 비교하여 상기 복수의 관리 블록 각각에서 발생된 오류가 영구 오류인지 아니면 일시 오류 인지를 정의하기 위한 영구 오류 블록 정보(BLK_NUM_B<1:N>)를 생성할 수 있다.
- [0044] 오류 분석부(300)는 액티브 관리 블록 정보(BLK_NUM_A)가 지정하는 관리 블록에서 발생된 오류의 종류를 오류 분석 주기 신호(P_CLK<1:N>)에 따라 판별하여, 영구 오류가 발생된 관리 블록들을 정의하는 영구 오류 블록 정보(BLK_NUM_B<1:N>)를 생성할 수 있다.
- [0045] 오류 분석부(300)는 오류 분석 주기 신호 생성부(400) 및 오류 종류 판단부(500)를 포함할 수 있다.
- [0046] 오류 분석 주기 신호 생성부(400)는 리드 태그(RD_TAG), 액티브 관리 블록 정보(BLK_NUM_A) 및 제 1 기준값(REF1)에 따라 오류 분석 주기 신호(P_CLK<1:N>)를 생성할 수 있다.
- [0047] 리드 태그(RD_TAG)는 외부의 리드 명령(RD)에 따라 내부적으로 생성된 신호일 수 있다.
- [0048] 제 1 기준값(REF1)은 리드 명령(RD)의 입력 횟수를 판단하기 위한 기준 값일 수 있다.
- [0049] 오류 분석 주기 신호(P_CLK<1:N>) 각각은 복수의 관리 블록 각각에 대응될 수 있다.
- [0050] 즉, 오류 분석 주기 신호(P_CLK<1:N>) 각각이 N개의 관리 블록 각각에 대응될 수 있다.
- [0051] 오류 종류 판단부(500)는 오류 정정 발생 신호(ECC_INF), 오류 분석 주기 신호(P_CLK<1:N>)와 제 2 및 제 3 기준 값(REF<2:3>)에 따라 영구 오류 블록 정보(BLK_NUM_B<1:N>)를 생성할 수 있다.
- [0052] 블록 제어부(700)는 액티브 관리 블록 정보(BLK_NUM_A), 영구 오류 블록 정보(BLK_NUM_B<1:N>), 칩 선택 신호(CS) 및 어드레스 신호(ADD)에 따라 제어된 어드레스 신호(ADDN)를 생성할 수 있다.
- [0053] 제어된 어드레스 신호(ADDN)는 어드레스 신호(ADD)와 동일한 값을 갖거나, 어드레스 신호(ADD)와 다른 값을 가질 수 있다.
- [0054] 도 3에 도시된 바와 같이, 블록 컨버터(200)는 라운딩 오프 로직(Rounding off logic)(210) 및 계산 로직(220)을 포함할 수 있다.
- [0055] 라운딩 오프 로직(210)은 칩 선택 신호(CS)가 활성화되면 어드레스 신호(ADD)의 신호 비트들 중에서 일부를 제거하여 출력할 수 있다.
- [0056] 이미 언급한 바와 같이, 본 발명의 실시예에서 복수의 관리 블록은 랭크, 뱅크 또는 페이지 등의 단위로 구분되는데 반하여, 어드레스 신호(ADD)는 메모리 셀 단위까지를 지정하기 위한 신호 비트들을 포함하므로 전체 신호 비트들 중에서 일부는 필요 없다.
- [0057] 따라서 라운딩 오프 로직(210)은 어드레스 신호(ADD)의 신호 비트들 중에서 액티브 관리 블록 정보(BLK_NUM_A) 생성과 연관되지 않은 일부를 제거하여 출력할 수 있다.
- [0058] 계산 로직(220)은 라운딩 오프 로직(210)에서 제공된 어드레스 신호의 비트들이 복수의 관리 블록들 중에서 어떤 관리 블록에 대응되는지 계산하여 액티브 관리 블록 정보(BLK_NUM_A)로서 출력할 수 있다.
- [0059] 도 4에 도시된 바와 같이, 오류 분석 주기 신호 생성부(400)는 선택부(410), 복수의 카운터(CNT1 ~ CNTN) 및 복수의 비교기(CMP1 ~ CMPN)를 포함할 수 있다.
- [0060] 이때 복수의 카운터(CNT1 ~ CNTN) 및 복수의 비교기(CMP1 ~ CMPN)는 번호 순으로 하나의 카운터와 하나의 비교기가 복수의 관리 블록 각각에 할당될 수 있다.
- [0061] 즉, 카운터(CNT1)와 비교기(CMP1)가 첫 번째 관리 블록(예를 들어, 관리 블록 1)에 할당되고, 다른 카운터(CNT2)와 다른 비교기(CMP2)가 관리 블록 2에 할당되며, 이런 식으로 또 다른 카운터(CNTN)와 또 다른 비교기(CMPN)가 관리 블록 N에 할당될 수 있다.
- [0062] 선택부(410)는 액티브 관리 블록 정보(BLK_NUM_A)가 정의하는 관리 블록에 할당된 카운터(CNTi)(이때 i는 1 ~ N

중의 하나로서, $i = 1$ 로 가정)에 리드 태그(RD_TAG)를 제공할 수 있다.

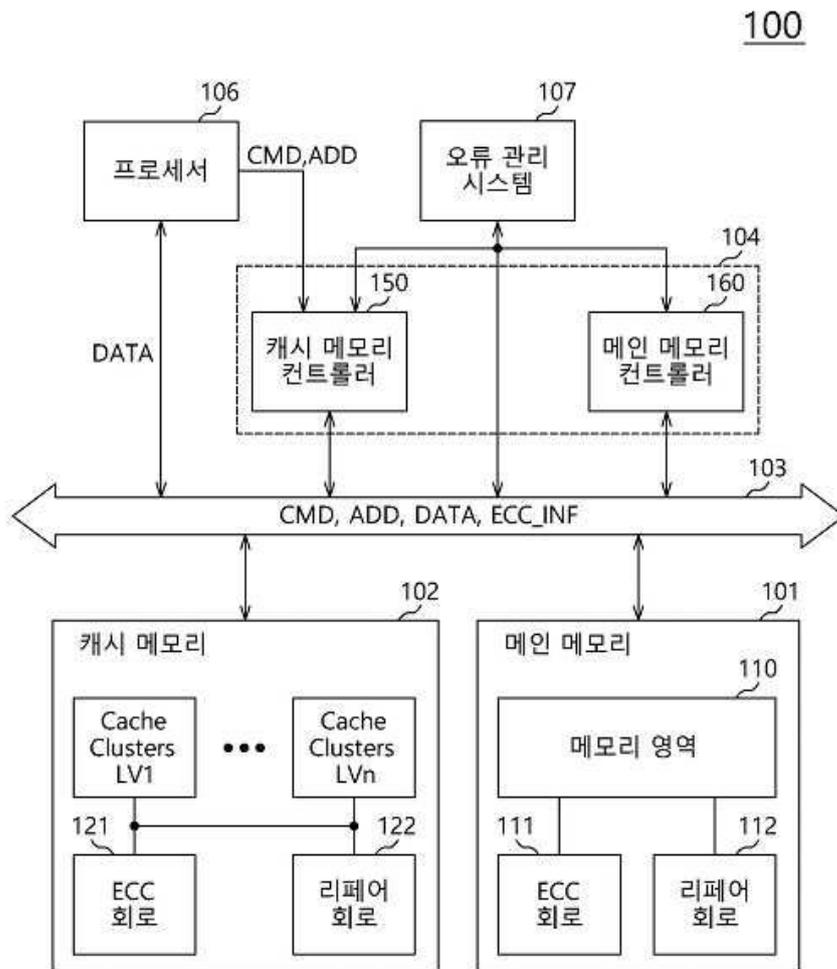
- [0063] 카운터(CNT1)는 리드 태그(RD_TAG)를 카운트하여 그 카운팅 값을 출력할 수 있다.
- [0064] 비교기(CMP1)는 카운터(CNT1)에서 출력된 카운팅 값이 제 1 기준값(REF1) 이상이면 오류 분석 주기 신호(P_CLK<1:N>) 중에서 관리 블록 1에 대응되는 P_CLK<1>를 활성화시킬 수 있다. 즉, 펄스 형태로 생성할 수 있다.
- [0065] 예를 들어, 제 1 기준값(REF1)이 '10'이라 가정하면, 비교기(CMP1)는 리드 태그(RD_TAG)가 10회 발생되면 즉, 리드 명령이 10 회 입력되면 P_CLK<1>를 활성화시킬 수 있다.
- [0066] 또한 비교기(CMP1)는 카운터(CNT1)에서 출력된 카운팅 값이 제 1 기준값(REF1) 이상이면 리셋 신호(RST)를 활성화시킴으로써 카운터(CNT1)를 초기화시킬 수 있다.
- [0067] 상술한 방식으로, 복수의 카운터(CNT2 ~ CNTN) 및 복수의 비교기(CMP2 ~ CMPN)는 오류 분석 주기 신호(P_CLK<2:N>)를 생성할 수 있다.
- [0068] 도 5에 도시된 바와 같이, 오류 종류 판단부(500)는 복수의 오류 종류 판단 유닛(510-1 ~ 510-N) 및 레지스터 어레이(520)를 포함할 수 있다.
- [0069] 복수의 오류 종류 판단 유닛(510-1 ~ 510-N)은 서로 동일하게 구성될 수 있다.
- [0070] 복수의 오류 종류 판단 유닛(510-1 ~ 510-N) 중에서 제 1 관리 블록에 대응되는 오류 종류 판단 유닛(510-1)은 카운터(ECC CNT)(511), 제 1 및 제 2 레지스터(REG1, REG2)(512, 513), 감산기(514) 및 비교기(CMP)(515)를 포함할 수 있다.
- [0071] 카운터(511)는 오류 정정 발생 신호(ECC_INF)를 카운트할 수 있다.
- [0072] 카운터(511)는 오류 분석 주기 신호(P_CLK<1>)가 활성화(예를 들어, 하이 레벨로 토글)되면 오류 정정 발생 신호(ECC_INF)를 카운트한 카운팅 값(R1)을 제 1 레지스터(512)로 쉬프트 시키고, 카운팅 값(R1)을 초기화시킬 수 있다.
- [0073] 제 1 및 제 2 레지스터(512, 513)는 오류 분석 주기 신호(P_CLK<1>)가 활성화되면 자신의 저장 값을 다음 단으로 쉬프트시키고, 입력 신호를 저장할 수 있다.
- [0074] 감산기(514)는 제 2 레지스터(513)의 출력 값(R3)에서 제 1 레지스터(512)의 출력 값(R2)을 감산한 값을 차이 값(SUBOUT)으로서 출력할 수 있다.
- [0075] 비교기(515)는 차이 값(SUBOUT)과 제 2 레지스터(513)의 출력 값(R3)을 제 2 및 제 3 기준 값(REF<2:3>)과 비교하여 영구 오류 블록 정보(BLK_NUM_B<1>)를 생성할 수 있다.
- [0076] 이때 영구 오류 블록 정보(BLK_NUM_B<1>)는 제 1 관리 블록에서 발생된 오류가 영구 오류인지 여부를 정의할 수 있다.
- [0077] 제 1 관리 블록에서 발생된 오류가 영구 오류일 경우 시간의 경과에 따른 오류 정정 횟수가 일시 오류인 경우에 비해 증가할 것이므로 이를 판단하기 적절한 값으로 제 2 기준 값(REF<2>)을 설정할 수 있다.
- [0078] 또한 제 1 관리 블록의 오류 정정 횟수의 절대값이 크지 않을 경우 리페어 동작 등을 통해 사용 가능하지만, 제 1 관리 블록의 오류 정정 횟수의 절대값이 일정 수준 이상인 경우 제 1 관리 블록의 사용이 어려울 수 있으므로 이를 판단하기 적절한 값으로 제 3 기준 값(REF3)을 설정할 수 있다.
- [0079] 따라서 비교기(515)는 차이 값(SUBOUT)이 제 2 기준 값(REF<2>)을 초과하고 제 2 레지스터(513)의 출력 값(R3)이 제 3 기준 값(REF<3>)을 초과하는 경우 영구 오류 블록 정보(BLK_NUM_B<1>)를 제 1 관리 블록에 발생된 오류가 영구 오류임을 정의하는 레벨(예를 들어, 하이 레벨)로 출력할 수 있다.
- [0080] 한편, 비교기(515)는 차이 값(SUBOUT)이 제 2 기준 값(REF<2>) 이하이거나, 제 2 레지스터(513)의 출력 값(R3)이 제 3 기준 값(REF<3>) 이하인 경우 영구 오류 블록 정보(BLK_NUM_B<1>)를 제 1 관리 블록에 발생된 오류가 일시 오류임을 정의하는 레벨(예를 들어, 로우 레벨)로 출력할 수 있다.
- [0081] 상술한 방식으로 나머지 오류 종류 판단 유닛들(510-2 ~ 510-N) 또한 영구 오류 블록 정보(BLK_NUM_B<2:N>) 각각을 해당 관리 블록에 발생된 오류가 영구 오류 또는 일시 오류임을 정의하는 레벨로 출력할 수 있다.

- [0082] 레지스터 어레이(520)는 영구 오류 블록 정보(BLK_NUM_B<1:N>)를 저장할 수 있다.
- [0083] 도 6에 도시된 바와 같이, 블록 제어부(700)는 검출부(710) 및 블록 차단부(720)를 포함할 수 있다.
- [0084] 검출부(710)는 칩 선택 신호(CS)가 활성화되면 액티브 관리 블록 정보(BLK_NUM_A)와 영구 오류 블록 정보(BLK_NUM_B<1:N>)를 비교하여 영구 오류 플래그(FAIL_BLK)를 생성할 수 있다.
- [0085] 이때 액티브 관리 블록 정보(BLK_NUM_A)는 N개의 복수의 관리 블록 중에서 현재 선택된 특정 관리 블록을 지정하는 정보이다.
- [0086] 한편, 영구 오류 블록 정보(BLK_NUM_B<1:N>)는 복수의 관리 블록 각각의 영구 오류 발생 여부에 관한 정보이므로 N개의 비트 중에서 복수개가 하이 레벨을 가질 수 있다.
- [0087] 따라서 검출부(710)는 액티브 관리 블록 정보(BLK_NUM_A)가 지정하는 관리 블록에 해당하는 영구 오류 블록 정보(BLK_NUM_B<1:N>)의 비트가 하이 레벨이면 영구 오류 플래그(FAIL_BLK)를 활성화시킬 수 있다.
- [0088] 즉, 영구 오류 플래그(FAIL_BLK)를 활성화시켜 현재 선택된 관리 블록이 이미 이전의 오류 분석을 통해 영구 오류로 판정된 관리 블록과 동일한 관리 블록임을 알릴 수 있다.
- [0089] 블록 차단부(720)는 영구 오류 플래그(FAIL_BLK)가 활성화되면(예를 들어, 하이 레벨이면) 어드레스 신호(ADD)를 메모리 사용 정보를 기반으로 새로운 값을 갖는 제어된 어드레스 신호(ADDN)로 대체함으로써 액티브 관리 블록 정보(BLK_NUM_A)에 해당하는 관리 블록을 사용 차단할 수 있다.
- [0090] 한편, 블록 차단부(720)는 영구 오류 플래그(FAIL_BLK)가 비 활성화 상태이면(예를 들어, 로우 레벨이면) 어드레스 신호(ADD)를 바이패스(bypass) 시킨다.
- [0091] 도 7 및 도 8을 참조하여, 본 발명의 실시예에 따른 오류 관리 방법을 설명하면 다음과 같다.
- [0092] 먼저, 리드 명령 카운팅 및 오류 정정 카운팅을 수행한다(S1).
- [0093] 클럭 신호(CLK)를 기준으로 칩 선택 신호(CS)가 활성화되고, 리드 명령(RD) 및 해당 어드레스 신호(ADD)가 입력될 수 있다. 이때 리드 명령 카운팅 및 오류 정정 카운팅은 복수의 관리 블록을 구분하지 않고 리드 명령(RD)에 따라 특정 관리 블록이 지정될 때마다 실시간으로 이루어질 수 있다. 다만, 설명의 편의를 위하여 어드레스 신호(ADD)에 따라 관리 블록 43이 선택된 것으로 가정한다.
- [0094] 또한 리드 명령(RD)에 따른 데이터 리드 동작이 이루어짐에 따라 오류 정정 발생 신호(ECC_INF)가 생성될 수 있다.
- [0095] 이때 리드 명령 카운팅은 관리 블록 43을 지정하여 입력되는 리드 명령에 따라 생성된 리드 태그(RD_TAG)을 카운팅하는 동작(CNT43)일 수 있으며, 오류 정정 카운팅은 관리 블록 43에 대하여 오류 정정이 수행될 때마다 발생하는 오류 정정 발생 신호(ECC_INF)를 카운팅하는 동작일 수 있다.
- [0096] 이어서 리드 명령 카운팅 값이 제 1 기준 값(REF1) 보다 큰지 여부를 판단한다(S2).
- [0097] 판단 결과(S2), 리드 명령 카운팅 값이 제 1 기준 값(REF1) 보다 크면(REF1 + 1), 오류 분석 주기 신호(P_CLK<43>)가 생성될 때까지 누적된 오류 정정 카운팅 값을 쉬프트시킨다(S3)(도 5 참조).
- [0098] 이때 카운터(ECC CNT)는 오류 정정 발생 신호(ECC_INF)를 카운트하여 자신의 카운팅 값을 증가시키고(D0 - D1), 오류 분석 주기 신호(P_CLK<43>)에 따라 '0'으로 초기화시킨다. 또한 제 1 및 제 2 레지스터(REG1, REG2)는 오류 분석 주기 신호(P_CLK<43>)에 따라 각각의 저장 값을 다음 단으로 쉬프트시킬 수 있다(D2 - D1, D3 - D2).
- [0099] 그리고 현재 주기의 오류 정정 카운팅 값 즉, 제 1 레지스터(512)의 출력 값(R2)과 이전 주기의 오류 정정 카운팅 값 즉, 제 2 레지스터(513)의 출력 값(R3)의 차이 값(SUBOUT)을 계산한다(S4)(도 5 참조).
- [0100] 이어서 차이 값(SUBOUT)이 제 2 기준 값(REF<2>)을 초과하고 제 2 레지스터(513)의 출력 값(R3)이 제 3 기준 값(REF<3>)을 초과하는지 비교한다(S5).
- [0101] 비교 결과(S5), 차이 값(SUBOUT)이 제 2 기준 값(REF<2>)을 초과하고 제 2 레지스터(513)의 출력 값(R3)이 제 3 기준 값(REF<3>)을 초과하면 관리 블록 43을 영구 오류로 판단한다(S6).
- [0102] 한편, 비교 결과(S5), 차이 값(SUBOUT)이 제 2 기준 값(REF<2>) 이하이거나, 제 2 레지스터(513)의 출력 값(R3)이 제 3 기준 값(REF<3>) 이하이면 관리 블록 43을 임시 오류로 판단한다(S7).

- [0103] 그리고 액티브 관리 블록 정보(BLK_NUM_A)과 영구 오류 블록 정보(BLK_NUM_B<1:N>)를 비교하여, 관리 블록 43이 이미 이전의 오류 분석을 통해 영구 오류로 판정된 관리 블록과 동일한 관리 블록인지 여부를 판단한다(S8).
- [0104] 판단결과(S8), 관리 블록 43이 이미 이전의 오류 분석을 통해 영구 오류로 판정된 관리 블록과 동일한 관리 블록이면 관리 블록 43을 사용차단하고 현재 입력된 어드레스를 새로운 어드레스로 대체한다(S9).
- [0105] 한편, 판단결과(S8), 관리 블록 43이 이미 이전의 오류 분석을 통해 영구 오류로 판정된 관리 블록과 동일한 관리 블록이 아니면 현재 입력된 어드레스를 바이패스시킨다(S10).
- [0106] 대체된 어드레스 또는 현재 입력된 어드레스는 캐시 메모리 컨트롤러(150) 또는/및 메인 메모리 컨트롤러(160)를 통해 캐시 메모리(102) 또는 메인 메모리(101)에 제공되어 명령(CMD)에 해당하는 동작이 수행될 수 있다.
- [0107] 이와 같이, 본 발명이 속하는 기술분야의 당업자는 본 발명이 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해해야만 한다. 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

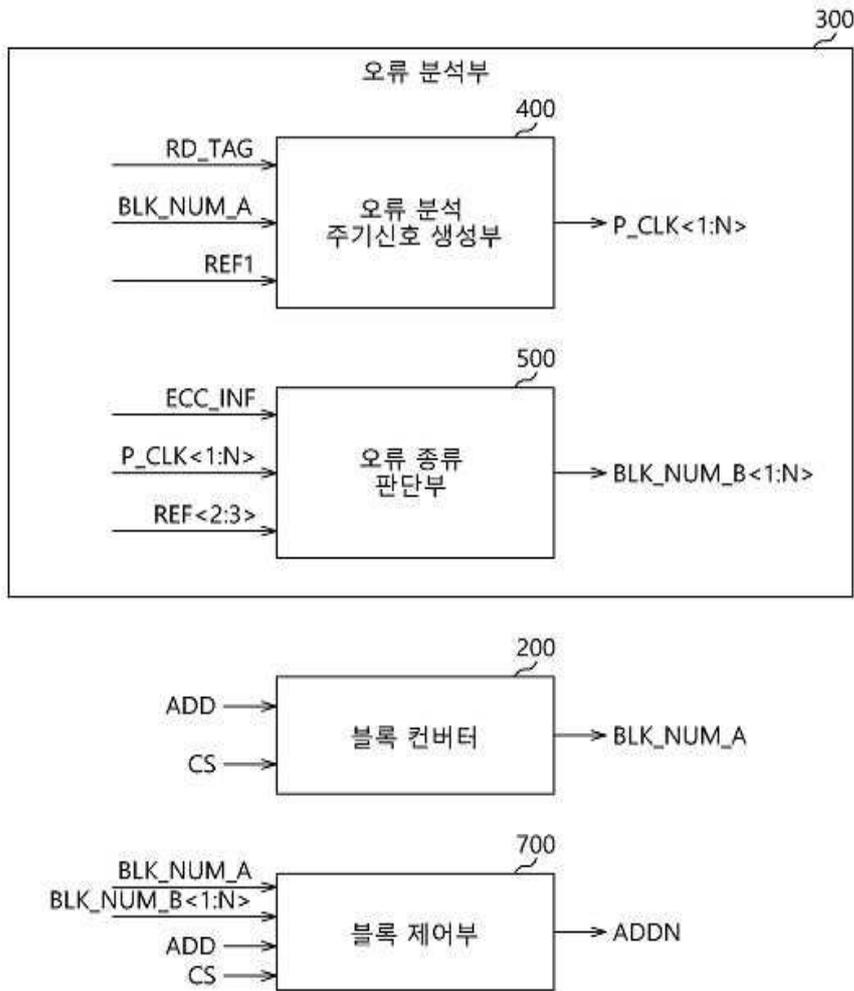
도면

도면1



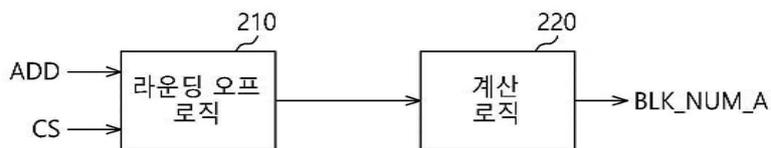
도면2

107



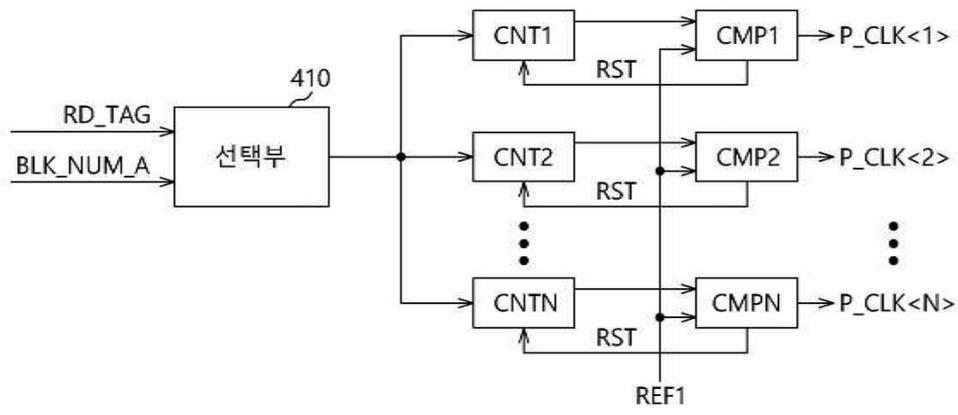
도면3

200

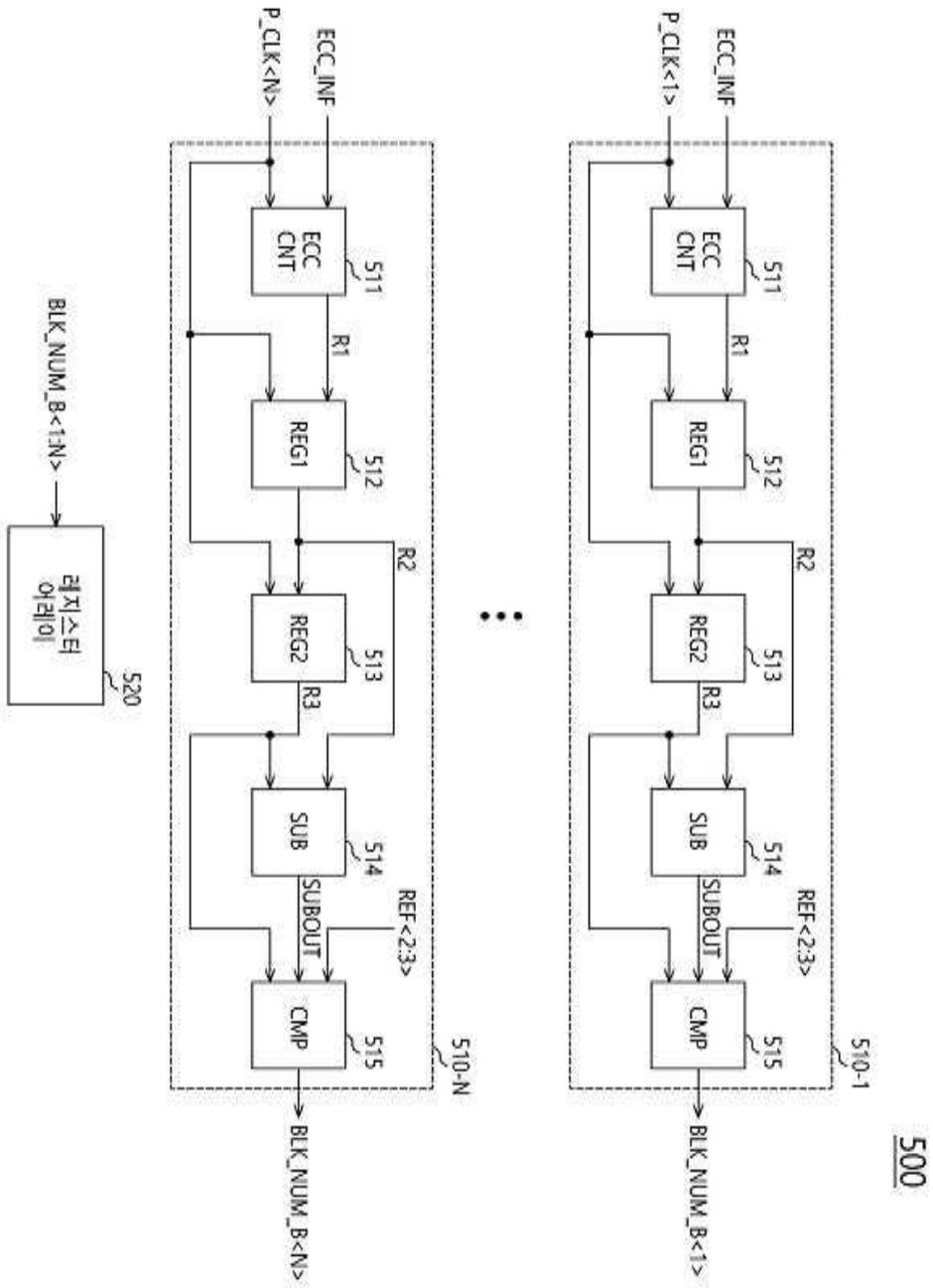


도면4

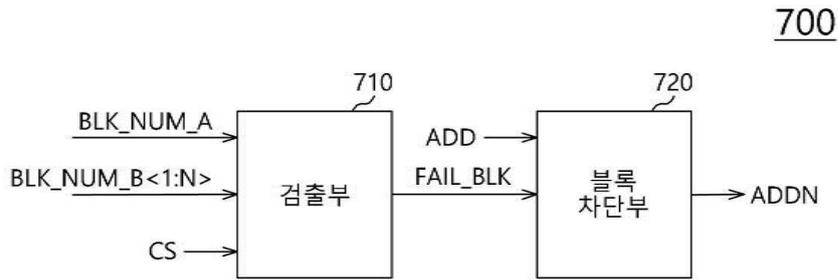
400



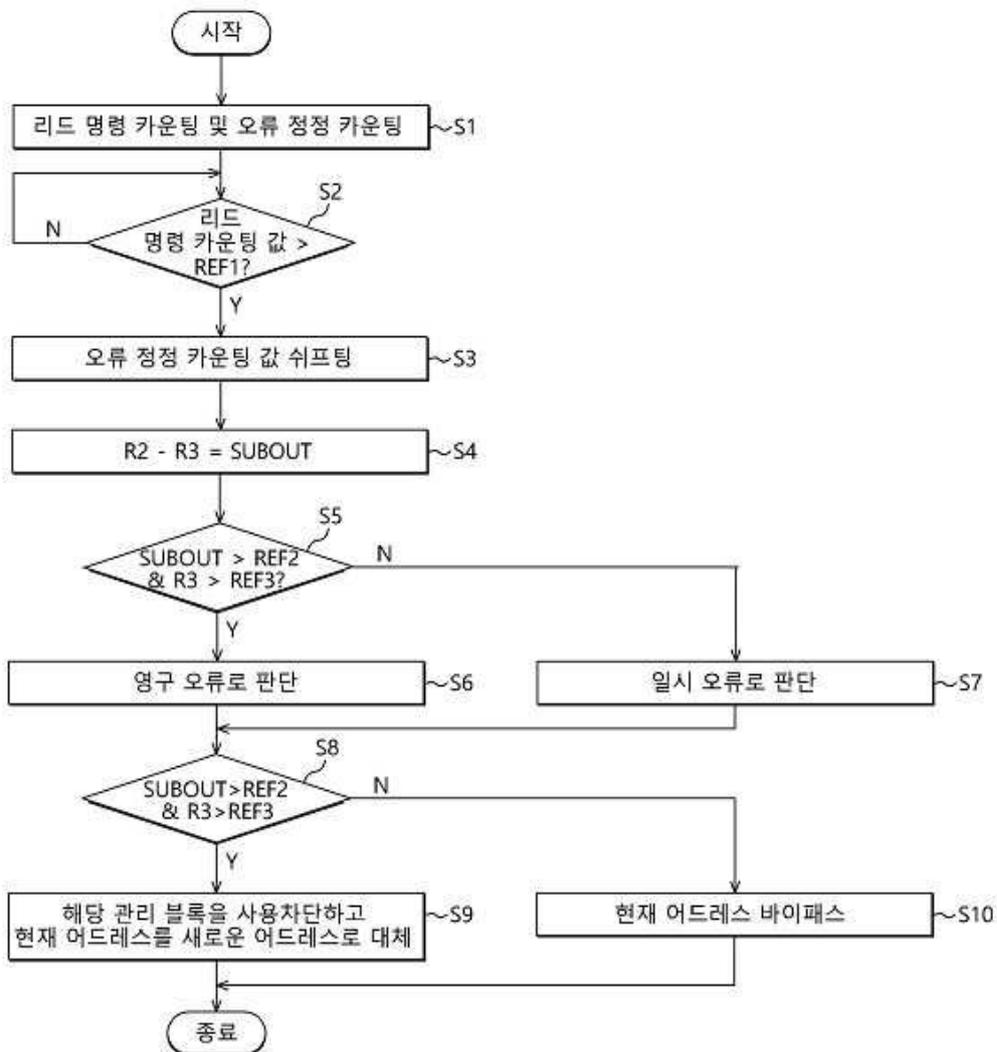
도면5



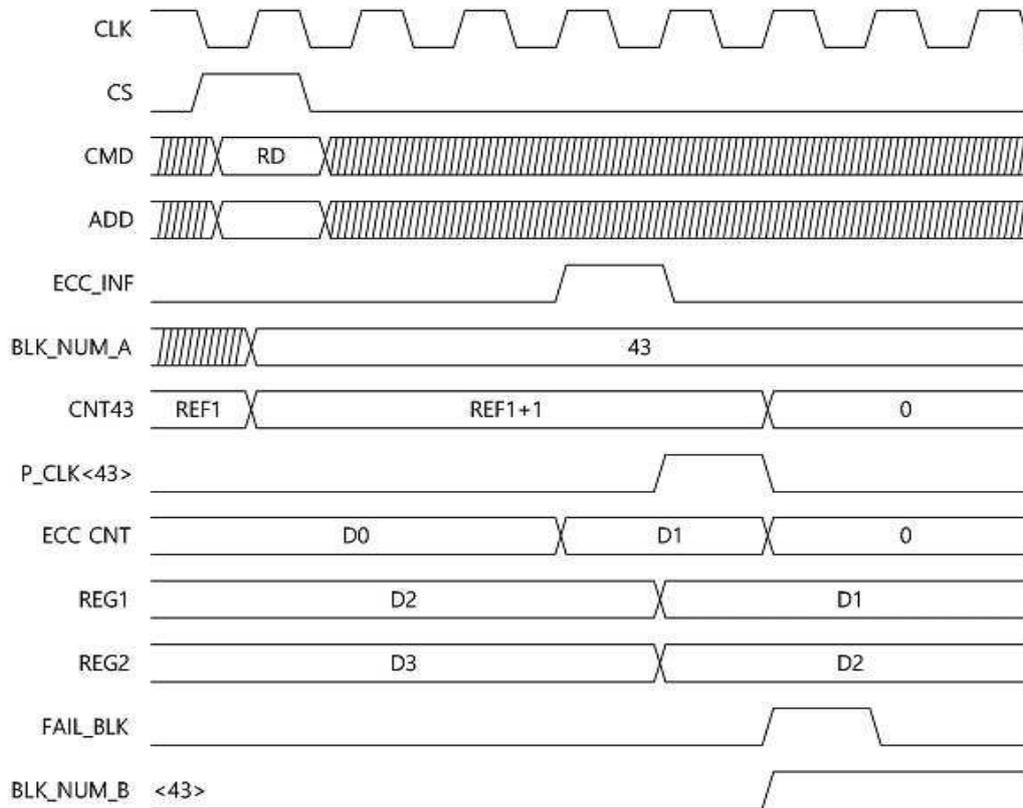
도면6



도면7



도면8



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 청구항 1

【변경전】

복수의 관리 블록 중에서 어드레스 신호에 따라 선택된 관리 블록이 상기 영구 오류 블록 정보에 이미 지정되어 있으면 상기 어드레스 신호를 새로운 어드레스 신호로 대체하는 블록 제어부;

리드 명령, 액티브 관리 블록 정보 및 제 1 기준값에 따라 오류 분석 주기 신호를 생성하도록 구성된 오류 분석 주기 신호 생성부; 및

오류 정정 발생 신호, 상기 오류 분석 주기 신호와 상기 제 2 및 제 3 기준 값에 따라 상기 영구 오류 블록 정보를 생성하도록 구성된 오류 종류 판단부를 포함하며,

상기 오류 종류 판단부는

상기 복수의 관리 블록 각각에 대응되는 복수의 오류 종류 판단 유닛을 포함하며,

상기 복수의 오류 종류 판단 유닛은 각각

상기 오류 정정 발생 신호를 카운트 한 값을 상기 오류 분석 주기 신호가 활성화되면 다음 단으로 쉬프팅시키도록 구성된 카운터,

상기 오류 분석 주기 신호에 따라 상기 카운터의 출력을 순차적으로 쉬프팅시키도록 구성된 복수의 레지스터,

상기 복수의 레지스터의 출력 값들의 차이 값을 생성하도록 구성된 감산기, 및

상기 차이 값과 상기 복수의 레지스터 중에서 어느 하나의 출력 값을 상기 제 2 및 제 3 기준 값과 비교하여 상기 영구 오류 블록 정보를 생성하도록 구성된 비교기를 포함하는 오류 관리 시스템.

【변경후】

복수의 관리 블록 중에서 어드레스 신호에 따라 선택된 관리 블록이 영구 오류 블록 정보에 이미 지정되어 있으면 상기 어드레스 신호를 새로운 어드레스 신호로 대체하는 블록 제어부;

리드 명령, 액티브 관리 블록 정보 및 제 1 기준값에 따라 오류 분석 주기 신호를 생성하도록 구성된 오류 분석 주기 신호 생성부; 및

오류 정정 발생 신호, 상기 오류 분석 주기 신호와 제 2 및 제 3 기준 값에 따라 상기 영구 오류 블록 정보를 생성하도록 구성된 오류 종류 판단부를 포함하며,

상기 오류 종류 판단부는

상기 복수의 관리 블록 각각에 대응되는 복수의 오류 종류 판단 유닛을 포함하며,

상기 복수의 오류 종류 판단 유닛은 각각

상기 오류 정정 발생 신호를 카운트 한 값을 상기 오류 분석 주기 신호가 활성화되면 다음 단으로 쉬프팅시키도록 구성된 카운터,

상기 오류 분석 주기 신호에 따라 상기 카운터의 출력을 순차적으로 쉬프팅시키도록 구성된 복수의 레지스터,

상기 복수의 레지스터의 출력 값들의 차이 값을 생성하도록 구성된 감산기, 및

상기 차이 값과 상기 복수의 레지스터 중에서 어느 하나의 출력 값을 상기 제 2 및 제 3 기준 값과 비교하여 상기 영구 오류 블록 정보를 생성하도록 구성된 비교기를 포함하는 오류 관리 시스템.

【직권보정 2】

【보정항목】 청구범위

【보정세부항목】 청구항 10

【변경전】

입/출력 버스를 통해 연결된 프로세서, 메모리 시스템, 메모리 컨트롤러 및 오류 관리 시스템을 포함하며,

상기 메모리 시스템의 메모리 영역은 복수의 관리 블록으로 구분되고, 오류 정정 코드 회로에 의한 오류 정정이 발생할 때마다 오류 정정 발생 신호를 생성하며,

상기 오류 관리 시스템은

복수의 관리 블록 중에서 어드레스 신호에 따라 선택된 관리 블록이 영구 오류 블록 정보에 이미 지정되어 있으면 상기 어드레스 신호를 새로운 어드레스 신호로 대체하는 블록 제어부;

리드 명령, 액티브 관리 블록 정보 및 제 1 기준값에 따라 오류 분석 주기 신호를 생성하도록 구성된 오류 분석 주기 신호 생성부; 및

오류 정정 발생 신호, 상기 오류 분석 주기 신호와 제 2 및 제 3 기준 값에 따라 상기 영구 오류 블록 정보를 생성하도록 구성된 오류 종류 판단부를 포함하며,

상기 오류 종류 판단부는

상기 복수의 관리 블록 각각에 대응되는 복수의 오류 종류 판단 유닛을 포함하며,

상기 복수의 오류 종류 판단 유닛은 각각

상기 오류 정정 발생 신호를 카운트 한 값을 상기 오류 분석 주기 신호가 활성화되면 다음 단으로 쉬프팅시키도록 구성된 카운터,

상기 오류 분석 주기 신호에 따라 상기 카운터의 출력을 순차적으로 쉬프팅시키도록 구성된 복수의 레지스터,

상기 복수의 레지스터의 출력 값들의 차이 값을 생성하도록 구성된 감산기, 및

상기 차이 값과 상기 복수의 레지스터 중에서 어느 하나의 출력 값을 상기 제 2 및 제 3 기준 값과 비교하여 상기 영구 오류 블록 정보를 생성하도록 구성된 비교기를 포함하는 데이터 처리 시스템.

【변경후】

입/출력 버스를 통해 연결된 프로세서, 메모리 시스템, 메모리 컨트롤러 및 오류 관리 시스템을 포함하며,

상기 메모리 시스템의 메모리 영역은 복수의 관리 블록으로 구분되고, 오류 정정 코드 회로에 의한 오류 정정이 발생할 때마다 오류 정정 발생 신호를 생성하며,

상기 오류 관리 시스템은

복수의 관리 블록 중에서 어드레스 신호에 따라 선택된 관리 블록이 영구 오류 블록 정보에 이미 지정되어 있으면 상기 어드레스 신호를 새로운 어드레스 신호로 대체하는 블록 제어부;

리드 명령, 액티브 관리 블록 정보 및 제 1 기준값에 따라 오류 분석 주기 신호를 생성하도록 구성된 오류 분석 주기 신호 생성부; 및

오류 정정 발생 신호, 상기 오류 분석 주기 신호와 제 2 및 제 3 기준 값에 따라 상기 영구 오류 블록 정보를 생성하도록 구성된 오류 종류 판단부를 포함하며,

상기 오류 종류 판단부는

상기 복수의 관리 블록 각각에 대응되는 복수의 오류 종류 판단 유닛을 포함하며,

상기 복수의 오류 종류 판단 유닛은 각각

상기 오류 정정 발생 신호를 카운트 한 값을 상기 오류 분석 주기 신호가 활성화되면 다음 단으로 쉬프팅시키도록 구성된 카운터,

상기 오류 분석 주기 신호에 따라 상기 카운터의 출력을 순차적으로 쉬프팅시키도록 구성된 복수의 레지스터,

상기 복수의 레지스터의 출력 값들의 차이 값을 생성하도록 구성된 감산기, 및

상기 차이 값과 상기 복수의 레지스터 중에서 어느 하나의 출력 값을 상기 제 2 및 제 3 기준 값과 비교하여 상기 영구 오류 블록 정보를 생성하도록 구성된 비교기를 포함하는 데이터 처리 시스템.