



發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：94100017

※申請日期：94-1-3

※IPC 分類：

H03M7/00
G06K7/00

一、發明名稱：(中文/英文)

乘積碼之解碼裝置及解碼方法

DECODING DEVICE FOR PRODUCT CODE

DECODING AND METHOD THEREOF

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

凌陽科技股份有限公司/SUNPLUS TECHNOLOGY CO., LTD.

代表人：(中文/英文) 黃洲杰/CHOU-CHYE HUANG

住居所或營業所地址：(中文/英文)

新竹科學工業園區創新一路 19 號/NO.19, INNOVATION ROAD 1,
SCIENCE-BASED INDUSTRIAL PARK, HSINCHU, TAIWAN, R.O.C.

國籍：(中文/英文) 中華民國/TW

三、發明人：(共 1 人)

姓名：(中文/英文)

1. 陳佳蘋/CHEN, JIA-PING

國籍：(中文/英文) 中華民國/TW

四、聲明事項：

主張專利法第二十二條第二項第一款或第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明是有關於一種解碼裝置及解碼方法，且特別是有關於一種乘積碼(product code)之解碼裝置及解碼方法。

【先前技術】

在數位影音的撥放或是錄製系統中，乘積碼的運用已成為了主要的編碼方式之一。圖 1 繪示為習知之一種乘積碼區塊之示意圖。請參照圖 1，乘積碼區塊 100 係可被區分為多個位於列方向長度為 n_1 且維度為 k_1 的內碼 110 與一個行方向的長度 n_2 以及維度 k_2 的外碼 120。如此一來，解碼器在解碼的過程中便可以先對乘積碼區塊 100 進行一個方向的解碼動作，以更正部分之錯誤，之後再進行另一方向的解碼，以更正剩下的錯誤。藉由此一交錯式的解碼步驟並且反覆地進行數次，採用乘積碼之數位影音的撥放或是錄製系統便可以提高資料的錯誤更正率。

習知之乘積碼解碼法中，當某一個方向的解碼完成，並發現有不可更正(uncorrectable)的行或列存在時，會利用不確定旗標，將此無法更正的行或列上的符號(symbol)全部標示成不確定，並且將剩下的行或列上的符號全部標示為正確，之後將這些已標示為正確或不確定的符號送入解碼器以進行行(列)方向的解碼。然而，當欲解碼的資料包含太多的錯誤符號時，誤更正(mis-correction)的狀況便會發生。此時，解碼器不但無法更正原本錯誤的符號，還會將原本正確的符號進行錯誤更正，使其成為另一個錯

誤的符號，進而產生更多的錯誤符號。

圖 2 繪示為習知之一種乘積碼的解碼器架構。為了解決上述之問題，專利 U.S. Patent 6415411B1 便提出一種分別計算經過內碼錯誤更正過的列數與被不確定旗標標示為不確定之符號的個數的方法，並且提出了一種乘積碼的解碼器架構。請共同參照圖 1 與圖 2，此一習知之解碼裝置 200 係先將乘積碼區塊 100 內之每一列之內碼 110 送入列解碼器 210 進行內碼解碼，之後藉由錯誤更正列計數器 220 (error corrected row counter) 來計算內碼解碼所無法更正之內碼 110 的列數並且將計算結果儲存於錯誤更正列狀態儲存裝置 230，然後藉由行錯誤更正符號計數器 250 (error corrected symbol in column counter) 來計算內碼解碼後每一行的符號中被更正的符號個數，並且將計算結果儲存於錯誤更正符號狀態儲存裝置 240。其後，不確定旗標選擇器 260 (erasure flag selector) 依據上述錯誤更正列計數器 220、錯誤更正列狀態儲存裝置 230、錯誤更正符號儲存裝置 240 與行錯誤更正符號計數器 250 之計算結果，於每一行外碼 120 上獨立地標示出多個不確定旗標 (erasure flag)，接著行解碼器 270 依據這些不確定旗標進行行方向的外碼 120 的錯誤更正。

圖 3 繪示為習知之乘積碼的解碼器應用於 DVD 之錯誤更正區之示意圖。請參照圖 2 與圖 3，舉例而言，假設行解碼器 270 之解碼能力為 16 個符號，並且假設 DVD 之錯誤更正區塊 (error-correcting code block, ECC) 130 在由

解碼器 210 完成一次的內碼解碼程序後被列錯誤更正列計數器 220 發現了 17 列不可更正的列 132。根據此一解碼結果，行 A 與前述 17 列不可更正列 132 交集的符號的不確定旗標會全部被標定不確定值 (X)，因此行解碼器 270 會判斷行 A 為不可更正行，而無法對行 A 進行任何錯誤更正動作

基於上述，習知技術的最大缺點在於當內碼解碼完畢後，如果乘積碼區塊內包含的不可更正列數總和大於外碼解碼的更錯能力時，則此行上所有無法被更正的符號都會被標上不確定旗標。如此一來，外碼解碼器將完全無法動作，進而降低了解碼裝置的效能。

【發明內容】

本發明的目的就是在提供一種乘積碼之解碼裝置及解碼方法。

本發明提出一種乘積碼之解碼裝置，其包括一不確定旗標處理器、一解碼器以及一信心旗標處理器。不確定旗標處理器係依據多個信心旗標，而分別將多個不確定旗標設定為一設定值或一不設定值。其中，每一符號係對應一個信心旗標以及一個不確定旗標，而且每一個信心旗標均具有一信心旗標值，此外這些信心旗標值均屬於一信心旗標值集合 $\{C_0 C_p C_{p-1} \cdots C_2 C_1\}$ ，其中 C_0 代表對相應之符號為正確符號之可能性具有最高的信心程度， C_p 代表對相應之符號為正確符號之可能性具有次高的信心程度，依此類推， C_1 代表對相應之符號為正確符號之可能性具有最低

的信心程度，而 P 為一大於等於 2 之正整數。解碼器係耦接至不確定旗標處理器，用以依據不確定旗標來更正這些符號，並將這些符號之更正結果輸出。信心旗標處理器係耦接至不確定旗標處理器與解碼器，用以依據這些不確定旗標與符號之更正結果，重新設定這些信心旗標之信心旗標值。

依照本發明的較佳實施例所述的乘積碼之解碼裝置，其中不確定旗標處理器係利用關係式： $N_{C_x} + N_{C_{x-1}} + \dots + N_{C_1} \leq \text{THR}$ 來設定不確定旗標，首先將 x 以 p 代入關係式並判斷是否符合關係式，若否，則逐次降低信心旗標值之信心程度並再次代入 x 中計算是否符合關係式直到 $x=2$ 為止，在此過程中若代入 x 之信心旗標值符合關係式時，不確定旗標處理器便將信心旗標值為 $C_1 \sim C_x$ 之信心旗標所相對應之不確定旗標設定為設定值，若代入 x 之值自 $x=p$ 至 $x=2$ 均無法符合關係式時，則將信心旗標值為 C_1 之信心旗標相應之不確定旗標設定為設定值，其中 N_i 表示符號中信心旗標值為 i 之信心旗標的個數，THR 係為屬於正整數之第一預定值。

依照本發明的較佳實施例所述的乘積碼之解碼裝置，其中不確定旗標處理器係包括一信心旗標計數器以及一不確定旗標產生器。信心旗標計數器係用以計算符號中具有相同信心旗標值之信心旗標的個數。不確定旗標產生器係耦接至信心旗標計數器，用以依據信心旗標計數器之輸出，分別將不確定旗標設定為設定值或與不設定值。

依照本發明的較佳實施例所述的乘積碼之解碼裝置，其中信心旗標處理器之演算流程係先判斷符號是否為無法更正，若是，則進一步逐一檢查每一符號之不確定旗標是否被設定為設定值，若是，則將符號之信心旗標值重新設定為 C_1 ，若否，則將符號之信心旗標值重新設定為 C_2 ，若符號係為可以更正時，則進行下一個步驟。若信心旗標值集合之元素個數等於三個時，則將上一步驟中尚未重新設定之信心旗標的信心旗標值全部重新設定為 C_0 ，若否，則進行下一步驟。判斷符號中已被解碼器更正之符號之數目是否超過第二預定值，若是，則依據符號中已被更正之符號之數目，將被更正之符號之信心旗標重新設定高於 C_2 之信心旗標值 C_i ，並且將未被更正之符號重新設定高於 C_i 之信心旗標值 C_j ，當已被更正之符號之數目越多時，重新設定之信心旗標值 C_i 與 C_j 所對應之信心程度就越低，若否，則將符號之信心旗標值重新設定為 C_0 ，其中第二預定值為一正整數。

本發明提出一種乘積碼之解碼方法，其步驟係先依據多個信心旗標，而分別將多個不確定旗標設定為一設定值或一不設定值，其中每一符號均對應一個信心旗標以及一個不確定旗標，而每一信心旗標均具有一信心旗標值，且信心旗標值係屬於一信心旗標值集合 $\{C_0, C_p, C_{p-1}, \dots, C_2, C_1\}$ ，其中 C_0 代表對相應之符號為正確符號之可能性具有最高的信心程度， C_p 代表對相應之符號為正確符號之可能性具有次高的信心程度，依此類推， C_1 代表對相應之符號

為正確符號之可能性具有最低的信心程度，而 P 為一大於等於 2 之正整數。之後，依據不確定旗標來更正符號。然後，依據不確定旗標與符號之更正結果，重新設定信心旗標之信心旗標值。

依照本發明的較佳實施例所述的乘積碼之解碼方法，其中設定不確定旗標之方法為利用一關係式： $N_{C_x} + N_{C_{x-1}} + \dots + N_{C_1} \leq \text{THR}$ 。首先，將 x 以 p 代入關係式並判斷是否符合關係式，若否，則逐次降低信心旗標值之信心程度並再次代入 x 中計算是否符合關係式直到 $x=2$ 為止，在此過程中若代入 x 之信心旗標值符合關係式時，不確定旗標處理器便將信心旗標值為 $C_1 \sim C_x$ 之信心旗標所相對應之不確定旗標設定為設定值，若代入 x 之值自 $x=p$ 至 $x=2$ 均無法符合關係式時，則將信心旗標值為 C_1 之信心旗標相應之不確定旗標設定為設定值，其中 N_i 表示符號中信心旗標值為 i 之信心旗標的個數， THR 係為屬於正整數之一第一預定值。

依照本發明的較佳實施例所述的乘積碼之解碼方法，其中重新標定信心旗標值之流程包括先判斷符號是否為無法更正，若是，則進一步逐一檢查每一符號之不確定旗標是否被設定為設定值，若是，則將符號之信心旗標值重新設定為 C_1 ，若否，則將符號之信心旗標值重新設定為 C_2 ，若符號係為可以更正時，則進行下一個步驟。若信心旗標值集合之元素個數等於三個時，則將上一步驟中尚未重新設定之信心旗標的信心旗標值全部重新設定為 C_0 ，若

否，則進行下一步驟。判斷符號中已被解碼器更正之符號之數目是否超過一第二預定值，若是，則依據符號中已被更正之符號之數目，將被更正之符號之信心旗標重新設定高於 C_2 之信心旗標值 C_i ，並且將未被更正之符號重新設定高於 C_i 之信心旗標值 C_j ，當已被更正之符號之數目越多時，重新設定之信心旗標值 C_i 與 C_j 所對應之信心程度就越低，若否，則將符號之信心旗標值重新設定為 C_0 ，其中第二預定值為一正整數。

本發明提出了一個乘積碼之解碼裝置及解碼方法，其依據每個符號發生錯誤的可能性高低，對每一個符號設定一個具有信心旗標值之信心旗標。之後依據各個信心旗標值所對應之信心旗標個數，來設定每一個符號所對應之不確定旗標。因此本發明不但可以在一串符號中的錯誤更正碼的錯誤更正能力容許範圍內考慮到誤更正的狀況，更可以避免因為太多不可更正的符號致使解碼器無法動作的情形發生。

為讓本發明之上述和其他目的、特徵和優點能更明顯易懂，下文特舉較佳實施例，並配合所附圖式，作詳細說明如下。

【實施方式】

〔第一實施例〕

本發明提出一種乘積碼之解碼方法，其主要係將每一符號均設定一個信心旗標以及一個不確定旗標，而且每一個信心旗標均具有一個信心旗標值。這些信心旗標值均屬

於一信心旗標值集合 $\{C_0 C_p C_{p-1} \cdots C_2 C_1\}$ ，而且每一個信心旗標值均代表對相對應之符號為正確符號之信心程度， C_0 代表最高之信心程度， C_p 次之，以此類推，以 C_1 代表最低的信心程度， P 為一大於等於 2 之正整數。值得注意的是，此一信心旗標值集合係用以定義對相對應之符號之信心程度之高低，因此此信心旗標值集合具有多種之表達方式，端視實際上之需要而定。

此一乘積碼之解碼方法係先依據多個信心旗標，而分別將多個不確定旗標設定為一設定值或不設定值，之後依據這些不確定旗標來更正乘積碼區塊所包含之符號，然後依據這些不確定旗標與符號之更正結果，重新設定信心旗標之信心旗標值。關於詳細之解碼方碼以及相對應之設備將以以下之實施例加以舉例說明。

圖 4 繪示為本發明第一實施例之乘積碼之解碼裝置的示意圖。圖 5 繪示為本發明第一實施例之不確定旗標處理器之示意圖。請再次參照圖 1，在乘積碼區塊 100 之中可將儲存於其中之資料視為多個符號 S ，這些符號 S 可例如為未經解碼過的原始資料，或者例如為經過多次反覆的乘積碼解碼後所輸出的資料。此外，每一個符號 S 均具有一個信心旗標以及一個不確定旗標，而且每一個信心旗標均具有一個信心旗標值。請共同參照圖 1 與圖 4，乘積碼之解碼裝置 300 係為一實現上述乘積碼之解碼方法的解碼裝置，其包括一不確定旗標處理器 310、一解碼器 320 以及一信心旗標處理器 330。不確定旗標處理器 310 自乘積碼

區塊 100 讀取之一串符號 S，並依據這些符號之信心旗標，而分別將多個不確定旗標設定為一設定值與一不設定值，其中此串符號 S 例如包括多個資料符號 S 與多個錯誤更正碼符號 S。解碼器 320 係耦接至不確定旗標處理器 310，用以依據不確定旗標來更正符號 S，並輸出符號 S 之更正結果，而信心旗標處理器 330 係耦接至不確定旗標處理器 310 與解碼器 320，用以依據不確定旗標與符號 S 之更正結果，重新設定信心旗標之信心旗標值。除此之外，請參照圖 5，不確定旗標處理器 310 更例如可以包括一信心旗標計數器 312 以及一不確定旗標產生器 314，其中信心旗標計數器 312 係用以計算符號 S 中具有相同信心旗標值之信心旗標的個數，而不確定旗標產生器 314 係耦接至信心旗標計數器 312，用以依據信心旗標計數器 312 之輸出，將不確定旗標設定為設定值與不設定值二者之一。

為了明確地敘述本發明之精神，本實施例選擇一集合 $\{0 P P-1 \dots 2 1\}$ 作為本實施例之信心旗標值集合，並以此為例加以舉例說明。其中，0 代表對相應之符號 S 為正確的符號 S 之可能性具有最高的信心程度，P 代表對相應之符號 S 為正確的符號 S 之可能性具有次高的信心程度，依此類推，1 代表對相應之符號 S 為正確的符號 S 之可能性具有最低的信心程度，而且 P 為一大於等於 2 之正整數。

圖 6 繪示為本發明第一實施例之不確定旗標處理器的演算法流程圖。請共同參照圖 4 與圖 6，當不確定旗標處理器 310 接收到一串符號 S 時，不確定旗標處理器 310 會

分別計算這些符號 S 所對應的信心旗標值為 1 到 P 的個數，其中若收到的符號 S 為未經解碼過的原始資料時，則信心旗標的初始值例如係被全部設為零，或者由乘積碼之解碼裝置 300 的前級提供。之後，不確定旗標處理器 310 以第一預設值 THR 作為一臨界值，並檢查這些符號 S 中信心旗標值為 1 到 P 的個數總和是否小於或等於第一預設值 THR，亦即步驟 S1，其中第一預設值 THR 為一正整數。若此條件成立，則不確定旗標處理器 310 會將這些符號 S 中所有信心旗標值為 1 到 P 的符號標示成不確定符號，亦即執行步驟 S2；若信心旗標值為 1 到 P 的個數總和大於第一預設值 THR 時，則進行步驟 S3，此時不確定旗標處理器 310 將會檢查信心旗標值為 1 到 (P-1) 的個數總和是否小於或等於第一預設值 THR。同樣的，若此總和小於或等於第一預設值 THR 時，則進行步驟 S4，亦即欲進入解碼器 320 的符號 S 中所有信心旗標值為 1 到 (P-1) 的符號都會被標示成不確定符號。以此類推，當此種檢查信心旗標值的個數總和的步驟進行了 (P-2) 次，而每次的總和都大於第一預設值 THR (亦即信心旗標值為 1 到 3 的個數總和大於第一預設值 THR) 時，則執行檢查步驟 S5，不確定旗標處理器 310 將會檢查信心旗標值為 1 和 2 的個數總和是否小於或等於第一設定值 THR。同樣的，若此總和小於或等於第一設定值 THR 時，則進行步驟 S6，亦即欲輸入解碼器 320 之符號 S 的所有信心旗標值為 1 和 2 的符號都會被標示成不確定符號；否則進行步驟 S7，只有信

心旗標值為 1 的符號才會被標成不確定旗標。

由上可知，不確定旗標處理器 310 及其演算法之主要精神在於利用一關係式： $N_{C_x} + N_{C_{x-1}} + \dots + N_{C_1} \leq \text{THR}$ 來設定不確定旗標，首先將 x 以 p 代入關係式中並判斷是否符合此關係式，若否，則逐次降低信心旗標值之信心程度並再次代入 x 中計算是否符合關係式直到 $x=2$ 為止，在此過程中若代入 x 之信心旗標值符合關係式時，不確定旗標處理器便將信心旗標值為 $C_1 \sim C_x$ 之信心旗標所相對應之不確定旗標設定為設定值，若代入 x 之值自 $x=p$ 至 $x=2$ 均無法符合關係式時，則將信心旗標值為 C_1 之信心旗標相應之不確定旗標設定為設定值，其中 N_i 表示符號中信心旗標值為 i 之信心旗標的個數，THR 係為屬於正整數之一第一預定值。

當輸入至不確定旗標處理器 310 之一串符號 S 的不確定旗標被決定後，這些符號 S 以及其對應的不確定旗標則會被輸入至解碼器 320，進行錯誤更正。若解碼器 320 發現此串符號 S 為不可更正 (uncorrectable) 時，則不對此串符號作任何改變，並且將這些符號直接輸出；否則解碼器 320 會找出此串符號 S 中發生錯誤的符號 S 的錯誤位置 (error locations) 以及更正錯誤位置上的錯誤值 (error values)，之後將更正的結果輸出。

當一串符號 S 中發生錯誤之符號 S 的數目大於包含在這些符號 S 中之錯誤更正碼符號 S 之解碼能力時，就會有發生誤更正的機率。因此，當一串符號 S 中被解碼器 320 所更正之符號 S 的數目愈多時，此符號 S 被誤更正的機率

就愈大。若此串符號 S 中被錯誤更正的符號數目與兩倍的不確定符號數目總和大於或等於 (d-M) 時，則此串符號 S 則應被視為有可能發生錯誤之嫌疑的一串符號。之後，信心旗標處理器 330 便根據此串符號 S 中被解碼器 320 所更正的符號 S 的總數來重新設定此串符號 S 的信心旗標值。上述 M 值與信心旗標值 p 的關係例如為

$$M = \max_i (2i + 1) \leq P,$$

，而 d 為錯誤更正碼符號 S 的最小距離。

圖 7 繪示為本發明第一實施例之信心旗標處理器的演算法流程圖。請共同參照圖 4 與圖 7，信心旗標處理器 330 首先判斷收到之一串符號 S 是否為一串不可更正的符號 S，即步驟 S10，若結果為是，則再進行步驟 S11，個別判斷每一個符號 S 之不確定符號原先是否設定為設定值，若步驟 S11 的答案為是，則此符號 S 正確的機率很低，因此執行步驟 S12，將此符號 S 重新設定一個最低的信心旗標狀態 1；若步驟 S11 的答案為否，則執行步驟 S13 將此符號 S 重新設定一個次低信心旗標狀態 2。若步驟 S10 的答案為否，亦即收到的一串符號 S 是可被更正的，則信心旗標處理器 330 將根據信心旗標的信心旗標值 0~P 來決定是否考慮誤更正情況，如步驟 S14 所示，若 P 小於或等於 2，則誤更正的情況將不被列入考慮，此時所有符號 S 所對應的信心旗標值都會被設定成最大的信心狀態 0，亦即進行步驟 S30；若 P 大於 2，則信心旗標處理器將會誤更正的情形列入考慮，進行以下的步驟。假設第二設定值 E

為輸入解碼器 320 的一串符號 S 中被錯誤更正之符號 S 的數目與兩倍的不確定旗標設定為設定值之符號 S 之數目總和。接下來，信心旗標處理器 330 判斷此串符號 S 發生誤更正的機率是否最高？進行步驟 S15 中設定 $k=1$ 以及判斷步驟 S16 中之第二設定值 E 是否等於 $d-1$ 。若步驟 S16 的結果為是，則信心旗標處理器 330 再進行步驟 S17，判斷收到的符號 S 是否為已更正過錯誤的符號 S，若為是，則進行步驟 S18，將此符號 S 所對應的信心旗標值設定為 3；否則信心旗標處理器 330 將進行步驟 S19，視信心旗標之信心旗標值 P 來決定新的信心旗標狀態，若 $P \geq 4$ ，則新的信心旗標值設定成 4，即步驟 S20；否則此符號 S 將被給予最大信心狀態 0，即步驟 S30。若步驟 S16 的結果為否，則進行步驟 S21，考慮此串符號 S 發生誤更正機率是否為次高的狀況？並且進行步驟 S22。若此串符號 S 為有嫌疑的，則重複執行上述步驟之 S17 及 S18 或 S19 及 S20 或 S30，以更新信心旗標的狀態。否則直接進行步驟 S30，將此串符號 S 中之每一個符號 S 的信心旗標值都設為 0。當信心旗標值被更新後，所得的新的信心旗標與解碼完畢的符號 S，可被輸出做為解碼器 320 下一次的解碼步驟應用，或者直接當成乘積碼之解碼裝置 300 的輸出。

由上可知，信心旗標處理器 330 及其演算法之主要精神在於，若一串符號 S 為無法更正時，則符號 S 的信心旗標值可依據其不確定旗標值而被設定成 C_1 或 C_2 ；當其對應的不確定旗標被設定為設定值時，給予最低之信心旗標

值 C_1 ，而當其對應的不確定旗標被設定為不設定值時，給予次低之信心旗標值 C_2 。若信心旗標值集合之元素個數等於三個時，則將尚未重新設定符號 S 之信心旗標值全部重新設定為信心程度最高之 C_0 。若信心旗標值集合之元素個數多於三個時，則判斷符號中已被解碼器 320 更正之符號 S 之數目是否超過一第二預定值。若是，則依據此串符號 S 中已被更正之符號之數目，將被更正之符號之信心旗標重新設定高於 C_2 之信心旗標值 C_i ，並且將未被更正之符號重新設定高於 C_i 之信心旗標值 C_j ，當已被更正之符號之數目越多時，重新設定之信心旗標值 C_i 與 C_j 所對應之信心程度就越低，若否，則將符號之信心旗標值重新設定為 C_0 ，其中第二預定值為一正整數。

〔第二實施例〕

圖 8A 與圖 8B 繪示為本發明第二實施例之乘積碼之解碼方法及解碼裝置應用於 DVD 之錯誤更正區之示意圖。請共同參考圖 4、圖 8A 與圖 8B，本發明之乘積碼之解碼方法及解碼裝置例如可以應用於 DVD 的錯誤更正區塊 400 之解碼。假設解碼器 320 之解碼能力為 16 個符號，並且假設在一次的內碼解碼完成後，解碼器 320 於錯誤更正區塊 400 發現了 17 列不可更正的列 410。根據此一解碼結果，信心旗標處理器 330 例如會給予此錯誤更正區塊 400 中各個符號所相對應之信心旗標，其中信心旗標值例如為 1 與 2（如圖 8A 所示），之後再進行外碼解碼。在行 A 的符號中信心旗標值 1 係表示此位置的符號在解碼前

原本之不確定旗標值係設定為設定值，而信心旗標值 2 表示此位置的符號在解碼前原本之不確定旗標設定為不設定值。當行 B 中信心旗標值為 1 的符號個數小於 17 個並且信心旗標值為 1 的符號個數與信心旗標值為 2 的符號個數總和大於解碼器 320 的更正能力 16 個符號時，依據第一實施例中所述之乘積碼之解碼方法，不確定旗標處理器只會將行 B 中信心旗標值為 1 之符號的不確定旗標值設定為設定值 (X)，而將信心旗標值為 2 之符號的不確定旗標值設定為不設定值 (○)，所以解碼器 320 便可對行 B 上的錯誤進行更正動作，增加行 B 上的錯誤被更正的機率。如此一來，在每一次交錯式的解碼步驟中，可被更正的行或列數便會增加，而錯誤更正率也因此可以提高。反觀習知的技術，行 B 上與前述 17 個不可更正列的交集上的符號卻會全部被設成不確定符號，因此解碼器會判斷行 B 為不可更正行，而無法對行 B 進行任何錯誤更正動作。

綜上所述，本發明提出之乘積碼之解碼裝置及解碼方法，係依據每個符號發生錯誤的可能性高低，對每一個符號設定一個具有信心旗標值之信心旗標。之後再依據各個信心旗標值所對應之信心旗標個數，來設定每一個符號所對應之不確定旗標。因此本發明不但可以在一串符號中的錯誤更正碼的錯誤更正能力容許範圍內考慮到誤更正的狀況，更可以避免因為太多不可更正的符號致使解碼器無法動作的情形發生。

雖然本發明已以較佳實施例揭露如上，然其並非用以

限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

【圖式簡單說明】

圖 1 繪示為習知之一種乘積碼區塊之示意圖。

圖 2 繪示為習知之一種乘積碼的解碼器架構。

圖 3 繪示為習知之乘積碼的解碼器應用於 DVD 之錯誤更正區之示意圖。

圖 4 繪示為本發明實施例之乘積碼之解碼裝置的示意圖。

圖 5 繪示為本發明實施例之不確定旗標處理器之示意圖。

圖 6 繪示為本發明實施例之不確定旗標處理器的演算法流程圖。

圖 7 繪示為本發明實施例之信心旗標處理器的演算法流程圖。

圖 8A 與圖 8B 繪示為本發明第二實施例之乘積碼之解碼方法及解碼裝置應用於 DVD 之錯誤更正區之示意圖。

【主要元件符號說明】

100 : 乘積碼區塊

110 : 內碼

120 : 外碼

130 : 錯誤更正區塊

132 : 不可更正的列

- 200 : 解碼裝置
- 210 : 列解碼器
- 220 : 錯誤更正列計數器
- 230 : 錯誤更正列狀態儲存裝置
- 240 : 錯誤更正符號狀態儲存裝置
- 250 : 行錯誤更正符號計數器
- 260 : 不確定旗標選擇器
- 270 : 行解碼器
- 300 : 乘積碼之解碼裝置
- 310 : 不確定旗標處理器 :
- 312 : 信心旗標計數器
- 314 : 不確定旗標產生器
- 320 : 解碼器
- 330 : 信心旗標處理器
- 400 : 錯誤更正區塊
- 410 : 不可更正的列
- A、B : 行
- S : 符號
- THR : 第一預定值
- E : 第二預定值
- : 不設定值
- X : 設定值

五、中文發明摘要：

一種乘積碼之解碼裝置包括一不確定旗標處理器、一解碼器以及一信心旗標處理器。不確定旗標處理器係依據多個信心旗標，而將多個不確定旗標設定為一設定值或一不設定值，其中每一符號均對應一個信心旗標以及一個不確定旗標，而每一信心旗標具有一信心旗標值。解碼器係耦接至不確定旗標處理器，用以依據不確定旗標來更正符號，並輸出符號之更正結果。信心旗標處理器係耦接至不確定旗標處理器與解碼器，用以依據不確定旗標與符號之更正結果，重新設定信心旗標之信心旗標值。此外，本發明亦提出一種乘積碼之解碼方法。

六、英文發明摘要：

A decoding device which is designed for product codes decoding, including an erasure flag processor, a decoder and a confidence flag processor, is provided. The erasure flag processor decides to set each erasure flag as a particular value or not, according to a plurality of the confidence flags, wherein each symbol has a confidence flag and an erasure flag correspondingly and each confidence flag has a confidence flag value. The decoder is connected to the erasure flag processor to correct the symbols according to the erasure flags and output the symbols after the correction. The confidence flag processor is connected to both the

erasure flag processor and the decoder to reset the confidence flag values of the confidence flags according to the erasure flags and the symbols after the correction. Besides, a method for product code decoding is also provided.

七、指定代表圖：

(一)本案指定代表圖為：圖(3)。

(二)本代表圖之元件符號簡單說明：

300 : 乘積碼之解碼裝置

310 : 不確定旗標處理器：

320 : 解碼器

330 : 信心旗標處理器

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

十、申請專利範圍：

1. 一種乘積碼之解碼裝置，其包括：

一不確定旗標處理器，用以依據多數個信心旗標，而將多數個不確定旗標設定為一設定值與一不設定值二者之一，其中每一符號對應一個信心旗標以及一個不確定旗標，而每一信心旗標具有一信心旗標值，且該信心旗標值係屬於一信心旗標值集合 $\{C_0 C_p C_{p-1} \cdots C_2 C_1\}$ ，其中 C_0 代表對相應之該符號為正確符號之可能性具有最高的信心程度， C_p 代表對相應之該符號為正確符號之可能性具有最次高的信心程度，依此類推， C_1 代表對相應之該符號為正確符號之可能性具有最低的信心程度，而 P 為一大於等於 2 之正整數；

一解碼器，耦接至該不確定旗標處理器，用以依據該些不確定旗標來更正該些符號，並輸出該些符號之更正結果；以及

一信心旗標處理器，耦接至該不確定旗標處理器與該解碼器，用以依據該些不確定旗標與該些符號之更正結果，重新設定該些信心旗標之該些信心旗標值。

2. 如申請專利範圍第 1 項所述之乘積碼之解碼裝置，其中該不確定旗標處理器係利用一關係式： $N_{C_x} + N_{C_{x-1}} + \cdots + N_{C_1} \leq \text{THR}$ 來設定該些不確定旗標，首先將 x 以 p 代入該關係式並判斷是否符合該關係式，若否，則逐次降低該信心旗標值之信心程度並再次代入 x 中計算是否符合該關係式直到 $x=2$ 為止，在此過程中若代入 x 之該信心旗標值符

合該關係式時，該不確定旗標處理器便將該些信心旗標值為 $C_1 \sim C_x$ 之該些信心旗標所相對應之該些不確定旗標設定為該設定值，若代入 x 之值自 $x=p$ 至 $x=2$ 均無法符合該關係式時，則將該信心旗標值為 C_1 之該些信心旗標相應之該些不確定旗標設定為該設定值，其中 N_i 表示該些符號中該信心旗標值為 i 之該些信心旗標的個數， THR 係為屬於正整數之一第一預定值。

3.如申請專利範圍第 1 項所述之乘積碼之解碼裝置，其中該不確定旗標處理器包括：

一信心旗標計數器，用以計算該些符號中具有相同該信心旗標值之該些信心旗標的個數；

一不確定旗標產生器，耦接至該信心旗標計數器，用以依據該信心旗標計數器之輸出，設定該些不確定旗標為該設定值與該不設定值二者之一。

4.如申請專利範圍第 1 項所述之乘積碼之解碼裝置，其中該信心旗標處理器之演算流程包括：

若該些符號為無法更正，則進一步逐一檢查每一該些符號之該不確定旗標是否被設定為該設定值，若是，則將該符號之該信心旗標值重新設定為 C_1 ，若否，則將該符號之該信心旗標值重新設定為 C_2 ，若該些符號係為可以更正時，則進行下一個步驟；

若該信心旗標值集合之元素個數等於三個時，則將上一步驟中尚未重新設定之該些信心旗標的該些信心旗標值全部重新設定為 C_0 ，若否，則進行下一步驟；

判斷該些符號中已被該解碼器更正之該些符號之數目是否超過一第二預定值，若是，則依據該些符號中已被更正之該些符號之數目，將被更正之該些符號之該些信心旗標重新設定高於 C_2 之該信心旗標值 C_i ，並且將未被更正之該些符號重新設定高於 C_i 之該信心旗標值 C_j ，當已被更正之該些符號之數目越多時，重新設定之該些信心旗標值 C_i 與 C_j 所對應之信心程度就越低，若否，則將該些符號之該些信心旗標值重新設定為 C_0 ，其中該第二預定值為一正整數。

5. 一種乘積碼之解碼方法，其步驟包括：

以依據多數個信心旗標，而將多數個不確定旗標設定為一設定值與一不設定值二者之一，其中每一符號對應一個信心旗標以及一個不確定旗標，而每一信心旗標具有一信心旗標值，且該信心旗標值係屬於一信心旗標值集合 $\{C_0, C_p, C_{p-1}, \dots, C_2, C_1\}$ ，其中 C_0 代表對相應之該符號為正確符號之可能性具有最高的信心程度， C_p 代表對相應之該符號為正確符號之可能性具有最次高的信心程度，依此類推， C_1 代表對相應之該符號為正確符號之可能性具有最低的信心程度，而 P 為一大於等於 2 之正整數；

依據該些不確定旗標來更正該些符號；以及

依據該些不確定旗標與該些符號之更正結果，重新設定該些信心旗標之該些信心旗標值。

6. 如申請專利範圍第 5 項所述之乘積碼之解碼方法，其中設定該些不確定旗標之方法為利用一關係式：

$N_{C_x} + N_{C_{x-1}} + \dots + N_{C_1} \leq \text{THR}$ ，先將 x 以 p 代入該關係式並判斷是否符合該關係式，若否，則逐次降低該信心旗標值之信心程度並再次代入 x 中計算是否符合該關係式直到 $x=2$ 為止，在此過程中若代入 x 之該信心旗標值符合該關係式時，該不確定旗標處理器便將該些信心旗標值為 $C_1 \sim x$ 之該些信心旗標所相對應之該些不確定旗標設定為該設定值，若代入 x 之值自 $x=p$ 至 $x=2$ 均無法符合該關係式時，則將該信心旗標值為 C_1 之該些信心旗標相應之該些不確定旗標設定為該設定值，其中 N_i 表示該些符號中該信心旗標值為 i 之該些信心旗標的個數， THR 係為屬於正整數之一第一預定值。

7. 如申請專利範圍第 5 項所述之乘積碼之解碼方法，其中重新標定該些信心旗標值之流程包括：

若該些符號為無法更正，則進一步逐一檢查每一該些符號之該不確定旗標是否被設定為該不設定值，若是，則將該符號之該信心旗標值重新設定為 C_1 ，若否，則將該符號之該信心旗標值重新設定為 C_2 ，若該些符號係為可以更正時，則進行下一個步驟；

若該信心旗標值集合之元素個數等於三個時，則將上一步驟中尚未重新設定之該些信心旗標的該些信心旗標值全部重新設定為 C_0 ，若否，則進行下一步驟；

判斷該些符號中已被該解碼器更正之該些符號之數目是否超過一第二預定值，若是，則依據該些符號中已被更正之該些符號之數目，將被更正之該些符號之該些信心

旗標重新設定高於 C_2 之該信心旗標值 C_i ，並且將未被更正之該些符號重新設定高於 C_i 之該信心旗標值 C_j ，當已被更正之該些符號之數目越多時，重新設定之該信心旗標值 C_i 與 C_j 所對應之信心程度就越低，若否，則將該些符號之該些信心旗標值重新設定為 C_0 ，其中該第二預定值為一正整數。

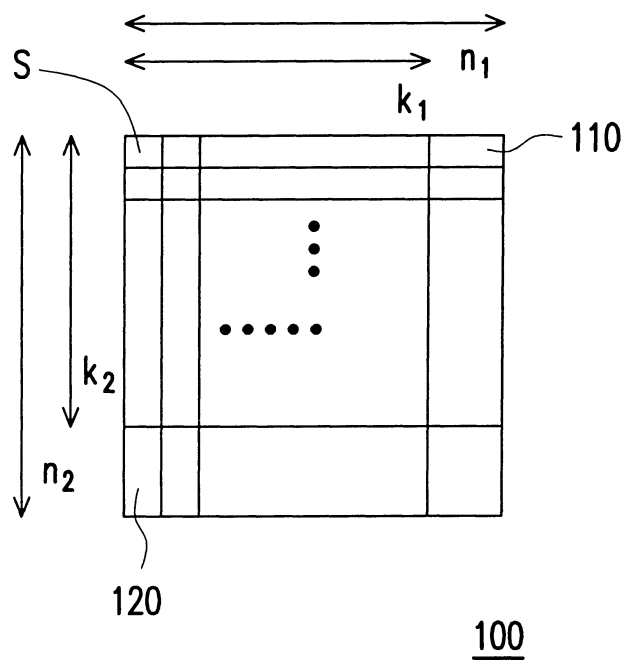


圖 1

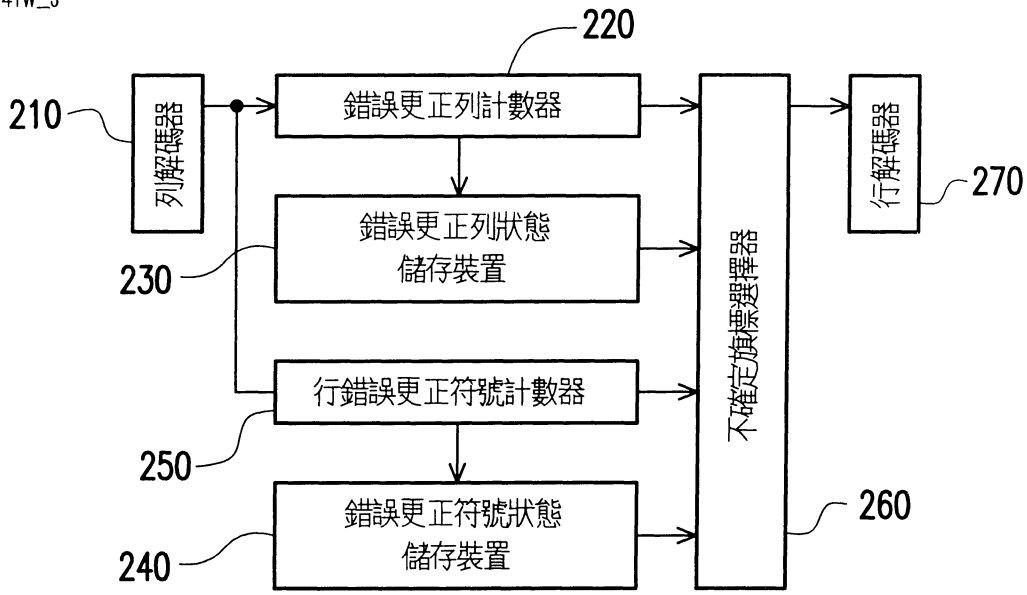


圖 2

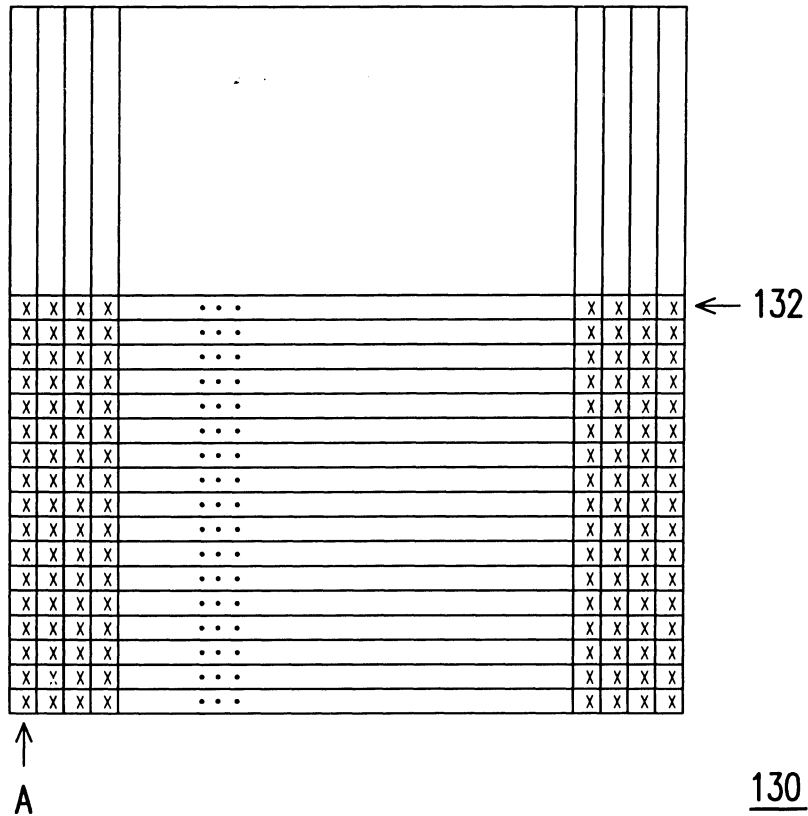


圖 3

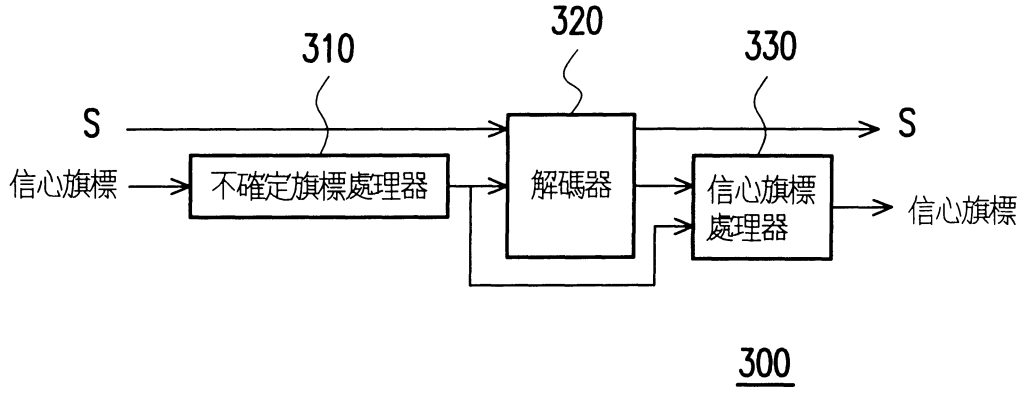


圖 4

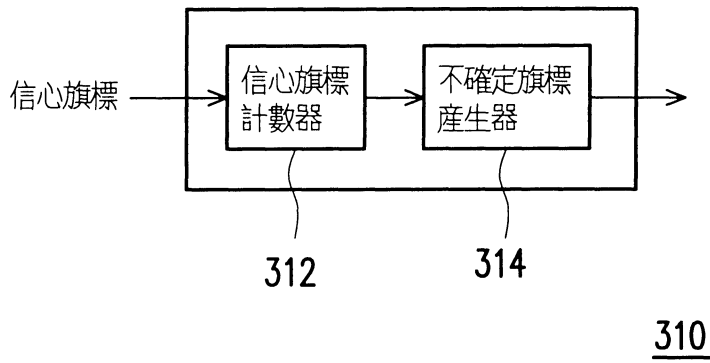


圖 5

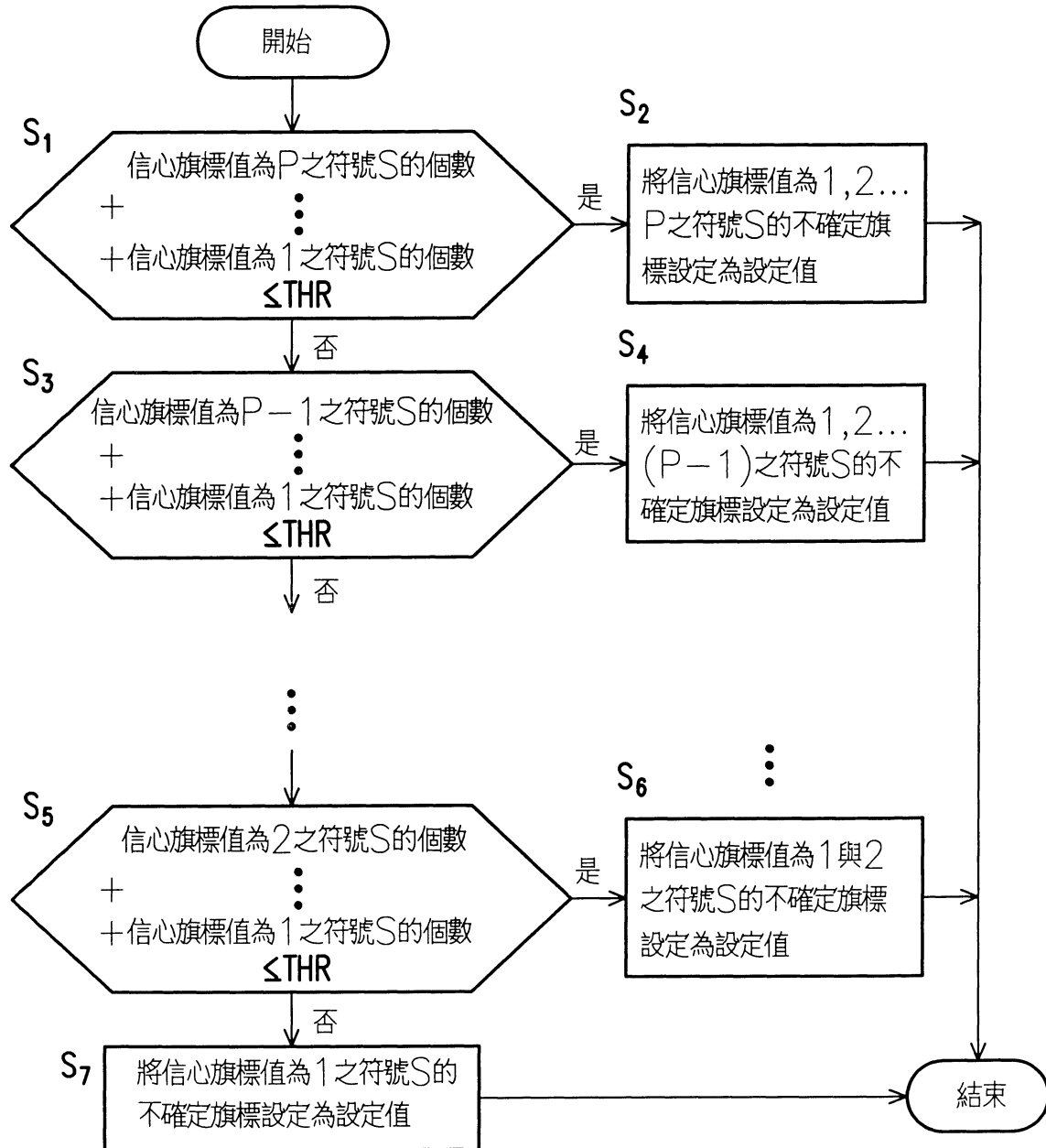


圖 6

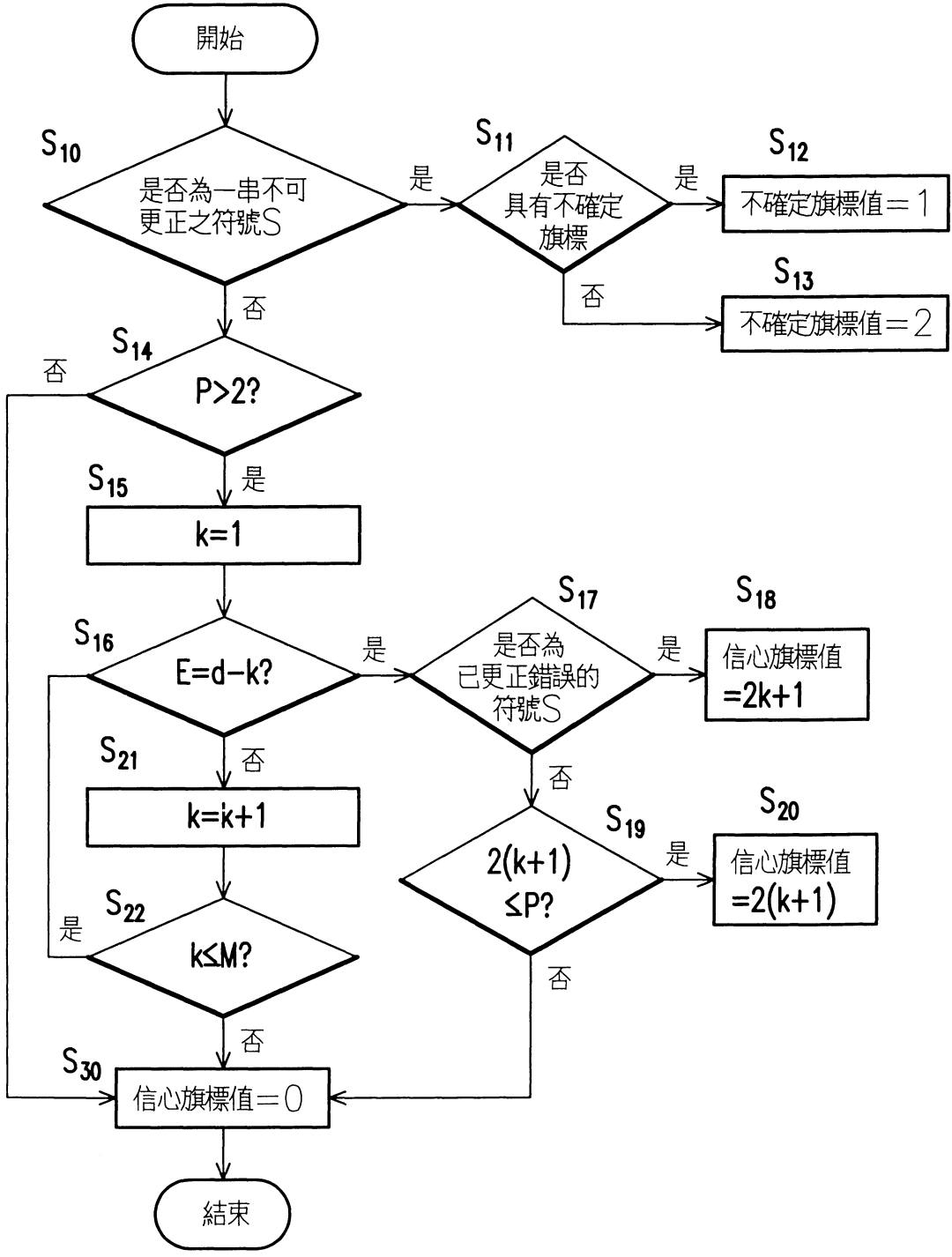


圖 7

15224TW_J

1			...					X	X	X	X
1			...					X	X	X	X
2			...					X	X	X	X
1			...					X	X	X	X
1			...					X	X	X	X
2			...					X	X	X	X
1			...					X	X	X	X
1			...					X	X	X	X
2			...					X	X	X	X
1			...					X	X	X	X
1			...					X	X	X	X
2			...					X	X	X	X
1			...					X	X	X	X
1			...					X	X	X	X
2			...					X	X	X	X
1			...					X	X	X	X
1			...					X	X	X	X

↑

B

圖 8A

400

X			...					X	X	X	X
X			...					X	X	X	X
O			...					X	X	X	X
X			...					X	X	X	X
X			...					X	X	X	X
O			...					X	X	X	X
X			...					X	X	X	X
X			...					X	X	X	X
O			...					X	X	X	X
X			...					X	X	X	X
X			...					X	X	X	X
O			...					X	X	X	X
X			...					X	X	X	X
X			...					X	X	X	X
O			...					X	X	X	X
X			...					X	X	X	X
X			...					X	X	X	X

↑

B

圖 8B

400