



(12) 发明专利

(10) 授权公告号 CN 1573806 B

(45) 授权公告日 2013.06.19

(21) 申请号 200410064265.4

US 4833595 A, 1989.05.23, 全文.

(22) 申请日 1997.06.24

US 4734568 A, 1988.03.29, 全文.

(30) 优先权数据

US 5161231 A, 1992.11.03, 全文.

168966/96 1996.06.28 JP

US 4849614 A, 1989.07.18, 全文.

(62) 分案原申请数据

审查员 刘莹

97191139.8 1997.06.24

(73) 专利权人 索尼株式会社

地址 日本东京

(72) 发明人 日下部进 高田昌幸

(74) 专利代理机构 北京东方亿思知识产权代理
有限责任公司 11258

代理人 宋鹤

(51) Int. Cl.

G06F 12/16 (2006.01)

G06K 19/00 (2006.01)

G06K 17/00 (2006.01)

G06F 11/14 (2006.01)

(56) 对比文件

US 4797543 A, 1989.01.10, 全文.

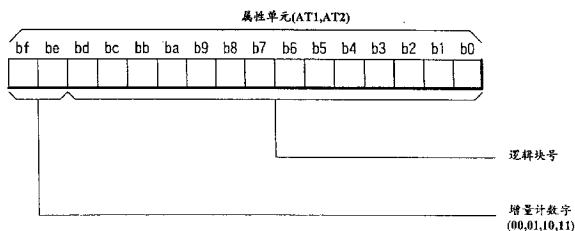
权利要求书1页 说明书17页 附图21页

(54) 发明名称

信息处理装置

(57) 摘要

以抑制存储器出错为课题。解决的手段是,在
读出随机存取区所存储的数据时,按逻辑块号检
索要读出数据(物理块),参照具有该逻辑块号
的数据的增量计数字读出最新的数据。在将数据存
储在随机存取区时,参照已存于随机存取区的数
据的逻辑号和增量计数字,将不需要的物理块作
为写缓冲区后,将数据写入该写缓冲区。



1. 一种信息处理装置,其特征在于,备有:

接收来自用户设备的指令的接收手段;

处理所述指令的处理手段;

向所述用户设备发送所述处理的结果的发送手段;

构成为形成用户块区和区定义块区的存储器,所述存储器用于存储所述处理所需的数据,所述用户块区包含多个用户块,所述用户块区被存储于所述区定义块区中的多个用户使用、并按规定大小的块单位进行管理,所述区定义块区存储多个用户数据,并包含多个区定义块;

所述存储器将规定所述用户块区中规定区的及对多个用户规定各个不同访问权的多个数据存储于区定义块区,

所述用户块根据所述区定义块的分配表分配给各个用户,能够对多个用户分配同一用户块,按照登记有这些用户的供应者区定义块的分配表分配同一用户块,通过对各用户制定供应者区定义块的划分表,能够对每个用户设定不同的访问权。

2. 一种信息处理装置,其特征在于,备有:

接收来自用户设备的指令的接收手段;

处理所述指令的处理手段;

向所述用户设备发送所述处理的结果的发送手段;

构成为形成用户块区和区定义块区的存储器,所述存储器用于存储所述处理所需的数据,所述用户块区包含多个用户块,所述用户块区被存储于所述区定义块区中的多个用户使用、并按规定大小的块单位进行管理,所述区定义块区存储多个用户数据,并包含多个区定义块;

所述存储器将规定所述用户块区中规定区的及对多个用户规定各个不同访问权的多个数据存储于区定义块区,

能够向多个用户分配同一用户块,按照登记有这些用户的供应者区定义块的分配表分配同一用户块,通过对各用户制定供应者区定义块的划分表,能够对每个用户设定不同的访问权。

信息处理装置

[0001] 本申请是申请日为 1997 年 6 月 24 日、申请号为 97191139.8、发明名称为“信息处理方法及信息处理装置”的发明专利申请的分案申请。

技术领域

[0002] 本发明涉及信息处理方法及信息处理装置,尤其涉及在不稳定状态下接收规定用户来的指令、处理该指令、发送处理结果的信息处理方法及信息处理装置。

背景技术

[0003] 人们在不断地开发着用于电子货币系统或安全系统的 IC 卡(灵巧卡(smartcard))。

[0004] 这类 IC 卡内设有进行各种处理的 CPU 和存储为处理所需数据等的存储器,并在使之与规定读/写(R/W)接触的状态下,进行数据的收发。

[0005] IC 卡中还有一种自身不带电池的无电池型 IC 卡。该无电池型 IC 卡由 R/W 提供电力。

[0006] 但是,在这类 IC 卡中,作为前提是要在与 R/W 相接触状态下才能使用,在 IC 卡与 R/W 间接触不稳定之类非接触使用时,出现的问题是难以获得电力。

[0007] 因而,在非接触型 IC 卡中,人们也考虑到这样一种方法,即利用电磁波进行 IC 卡与 R/W 间的数据收发,同时用该电磁波向 IC 卡提供所需电力。但是在该方法中,在读写设于 IC 卡内的存储器的途中,当电磁波接收状态不良时,不能获得足够的电力,出现的问题是在存储器中数据的一致性方面可能有缺陷(存储器出错:Meaory Corruption)。

[0008] 进而,按照 MS-DOS(微软—盘操作系统)的 FAT(文档配置表),若每个数据存储单位(MS-DOS 下为扇区)存储数据,则有必要形成与数据存储区大小成比例的用于数据管理的区域,从而出现降低存储器利用率的问题。若按规定的数据存储单位管理存储区,当存储未满足该单位大小的数据时,会产生未使用的存储区,从而出现使存储器利用率进一步下降的问题。

[0009] 而且,在上述 IC 卡中还存在的问题,即由于对 R/W 进行的处理都相同,因此根据多个 R/W 分别进行处理有困难。

[0010] 本发明鉴于上述状况,利用逻辑抑制存储器中发生存储器出错。即,利用存储单元,该存储单元包含存储多个用户数据的第一区和由存储于所述第一区的所述多个用户使用的并按规定大小的物理块单位进行管理的第二区,同时对存储于该物理块的数据分配逻辑块号,并将该数据存储于存储着具有该逻辑块号数据的物理块以外的物理块,对存储于物理块的数据分配对应于存储顺序的号,当有最后号的物理块为最后的物理块时,该数据存储于起始物理块,当有最后号的物理块不是最后的物理块时,该数据存储于具有最后尾号的物理块的下一物理块。

[0011] 本发明由于保持对应于各用户使用区中起始物理块的号及对应于最后物理块的号,故可以按照不是用户使用区的大小而是与用户数成比例量的信息(对应于起始物理块

的号及对应于最后物理块的号) 来管理数据。

[0012] 本发明在上述存储单元中, 进一步将规定第二区中规定区的及各个不同访问权的多个数据对应于一用户存储在第一区, 将规定第二区中规定区的数据对应于多个用户存储在第一区, 故能对应于多个用户 (R/W) 进行各别处理。

发明内容

[0013] 本发明第 1 方面记载的信息处理方法, 其特征在于, 包含:

[0014] 接收来自规定用户指令的步骤;

[0015] 利用含有第一区和第二区的存储单元处理指令的步骤, 所述第一区存储 1 个以上用户的数据, 所述第二区设置成不用作第一区而被存储在第一区的 1 个以上用户使用的空区;

[0016] 发送处理结果的步骤。

[0017] 本发明第 3 方面记载的信息处理装置, 其特征在于, 备有:

[0018] 接收来自规定用户指令的接收手段;

[0019] 含有第一区和第二区的存储手段, 所述第一区存储一个以上用户的数据, 所述第二区设置成不用作第一区而被存储在第一区的一个以上用户使用的空区;

[0020] 利用存储手段处理指令的处理手段;

[0021] 发送处理结果的发送手段。

[0022] 本发明第 5 方面记载的信息处理方法, 其特征在于, 包含:

[0023] 处理手段将逻辑块号分配给存储于物理块的数据的步骤;

[0024] 存储手段将具有规定逻辑块号的新数据存储于存储有该逻辑块号的数据的物理块以外的物理块的步骤。

[0025] 本发明第 9 方面记载的信息处理装置, 其特征在于, 备有:

[0026] 接收来自规定用户的指令的接收手段;

[0027] 处理指令的处理手段;

[0028] 发送处理结果的发送手段;

[0029] 含有第一区和第二区的存储手段, 所述第一区存储一个以上用户的数据, 所述第二区被存储在第一区中一个以上用户使用并按规定大小的物理块单位进行管理;

[0030] 处理手段将逻辑块号分配给存储在物理块中的数据;

[0031] 存储手段将具有规定逻辑块号的新数据存储于存储有该逻辑块号数据的物理块以外的物理块。

[0032] 本发明第 14 方面记载的信息处理方法, 其特征在于, 第二区中规定块的数据具有识别号, 处理手段将用户提供的指令具有的识别号与数据具有的识别号进行比较, 对相同指令不重复处理。

[0033] 本发明第 16 方面记载的信息处理装置, 其特征在于, 备有:

[0034] 接收来自规定用户的指令的接收手段;

[0035] 处理指令的处理手段;

[0036] 发送处理结果的发送手段;

[0037] 含有第一区和第二区的存储手段, 所述第一区存储一个以上用户的数据, 所述第

二区被存储于第一区的一个以上用户使用并按规定大小的块单位进行管理；

[0038] 存储手段的第二区中规定块的数据有识别号；

[0039] 处理手段将用户提供的指令具有的识别号与数据具有的识别号进行比较,对相同指令不重复处理。

[0040] 本发明第 18 方面记载的信息处理方法,其特征在于,包含：

[0041] 处理手段将对应于存储顺序的号分配给存储于块的数据的步骤；

[0042] 在将用户使用区中对应于起始块的号 and 对应于最后块的号存储于第一区的存储手段中,当具有最后号的块是最后块时将新数据存入起始块,当具有最后号的块不是最后块时将新数据存入具有最后号块的下一块的步骤。

[0043] 本发明第 20 方面记载的信息处理装置,其特征在于,备有：

[0044] 接收来自规定用户的指令的接收手段；

[0045] 处理指令的处理手段；

[0046] 发送处理结果的发送手段；

[0047] 含有第一区和第二区的存储手段,所述第一区存储一个以上用户的数据,所述第二区被存储于第一区的一个以上用户使用并按规定大小的块单位进行管理；

[0048] 处理手段将对应于存储顺序的号分配给存储于块的数据；

[0049] 存储手段将用户使用区中对应于起始块的号 and 对应于最后块的号存储于第一区,当具有最后号的块是最后块时将新数据存入起始块,当具有最后号的块不是最后块时将新数据存入具有最后号块的下一块。

[0050] 本发明第 22 方面所记载的信息处理方法,其特征在于,包含：

[0051] 接收来自规定用户的指令的步骤；

[0052] 利用含有第一区和第二区的存储单元处理指令的步骤,所述第一区存储一个以上用户的数据,所述第二区被存储于第一区的一个以上用户使用并按规定大小的块进行管理,规定第二区中规定区的及对一用户规定各个不同访问权的多个数据存储在第一区；

[0053] 发送处理结果的步骤。

[0054] 本发明第 23 方面记载的信息处理装置,其特征在于,备有：

[0055] 接收来自规定用户的指令的指令手段；

[0056] 处理指令的处理手段；

[0057] 发送处理结果的发送手段；

[0058] 含有第一区和第二区的存储手段,所述第一区存储一个以上用户的数据,所述第二区被存储于第一区中一个以上用户使用并按规定大小的块单位进行管理；

[0059] 存储手段将规定第二区中规定区的及对一用户规定各个不同访问权的多个数据存储于第一区。

[0060] 本发明第 24 方面记载的信息处理方法,其特征在于,包含：

[0061] 接收来自规定用户的指令的步骤；

[0062] 利用含有第一区和第二区的存储单元处理指令的步骤,所述第一区存储多个用户的数据,所述第二区被存储于第一区的多个用户使用并按规定大小的块单位进行管理,第一区中多个用户共同使用第二区中规定区的数据存储在第一区；

[0063] 发送处理结果的步骤。

- [0064] 本发明第 25 方面记载的信息处理电路,其特征在于,备有:
- [0065] 接收来自规定用户的指令的接收手段;
- [0066] 处理指令的处理手段;
- [0067] 发送处理结果的发送手段;
- [0068] 含有第一区和第二区的存储手段,所述第一区存储多个用户的数据,所述第二区被存储于第一区的多个用户使用并按规定大小的块单位进行管理;
- [0069] 存储手段将多个用户共同使用第二区中规定区的数据存储于第一区。
- [0070] 本发明第 26 方面记载的信息处理方法,其特征在于,包含:
- [0071] 接收来自规定用户的指令的步骤;
- [0072] 利用含有第一区和第二区的存储单元处理指令的步骤,所述第一区存储多个用户的数据,所述第二区被存储于第一区的多个用户使用并按规定大小的块单位进行管理,规定第二区中规定区的及对多个用户规定各个不同访问权的多个数据存储在第一区;
- [0073] 发送处理结果的步骤。
- [0074] 本发明第 27 方面记载的信息处理装置,其特征在于,备有:
- [0075] 接收来自规定用户的指令的接收手段;
- [0076] 处理指令的处理手段;
- [0077] 发送处理结果的发送手段;
- [0078] 含有第一区和第二区的存储手段,所述第一区存储多个用户的数据,所述第二区被存储在第二区的一个或多个用户使用将按规大小的块单位进行管理;
- [0079] 存储手段将规定第二区中规定区的及对多个用户规定各个不同访问权的多个数据存储在第一区。
- [0080] 在本发明第 1 方面记载的信息处理方法中,利用含有第一区和第二区的存储单元处理指令,所述第一区存储一个以上用户的数据,所述第二区设置为不用作第一区而被存储于第一区的一个以上用户使用的空区。
- [0081] 本发明第 3 方面记载的信息处理装置中,处理手段利用含有第一区和第二区的存储手段处理指令,所述第一区存储一个以上用户的数据,所述第二区设置成不用作第一区而被存储于第一区的一个以上用户使用的空区。
- [0082] 本发明第 5 方面记载的信息处理方法中,处理手段将逻辑块号分配给存储于物理块中的数据,存储手段将具有规定逻辑块号的新数据存储于存储有该逻辑块号的数据的物理块外的物理块。
- [0083] 本发明第 9 方面记载的信息处理装置中,处理手段将逻辑块号分配给存储于物理块中的数据,存储手段将具有规定逻辑块号的新数据存储于存储有该逻辑块号数据的物理块外的物理块。
- [0084] 本发明第 14 方面记载的信息处理方法中,第二区的规定块中数据具有识别号,处理手段将用户提供的指令具有的识别号与数据具有的识别号进行比较,对相同指令不重复处理。
- [0085] 本发明第 16 方面记载的信息处理装置中,存储手段的第二区的规定块中数据具有识别号,处理手段将用户提供的指令具有的识别号与数据具有的识别号进行比较,对相同指令不重复处理。

[0086] 本发明第 18 方面记载的信息处理方法中,处理手段将对应于存储顺序的号分配给存储于块的数据,存储手段在具有最后号的块为最后块时将新数据存储于起始块,在具有最后号的块不是最后块时将新数据存储于具有最后号块的下一块。

[0087] 本发明第 20 方面记载的信息处理装置中,处理手段将对应于存储顺序的号分配给存储于块的数据,存储手段将用户使用区中对应于起始块的号 and 对应于最后块的号存储于第一区,在具有最后号的块为最后块时将新数据存储于起始块,在具有最后号的块不是最后块时将新数据存储于具有最后号块的下一块。

[0088] 本发明第 22 方面记载的信息处理方法,利用含有第一区和第二区的存储单元处理指令,所述第一区存储一个以上用户的数据,所述第二区被存储于第一区的一个以上用户使用并按规定大小的块单位进行管理,规定第二区中规定区的及对一用户规定各个不同访问权的多个数据存储在第一区。

[0089] 本发明第 23 方面记载的信息处理装置中,存储手段将规定第二区中规定区的及对一用户规定各个不同访问权的数据存储于第一区。

[0090] 本发明第 24 方面记载的信息处理方法中,利用含有第一区和第二区的存储单元处理指令,所述第一区存储多个用户的数据,所述第二区被存储在第一区的多个用户使用并按规定大小的块单位进行管理,在第一区中多个用户共同使用第二区中规定区的数据存储在第一区。

[0091] 本发明第 25 方面记载的信息处理电路中,存储手段将多个用户共同使用第二区中规定区的数据存储在第一区。

[0092] 本发明第 26 方面记载的信息处理方法中,利用含有第一区和第二区的存储单元处理指令,所述第一区存储多个用户的数据,所述第二区被存储于第一区的多个用户使用并按规定大小的块单位进行管理,规定第二区中规定区的及对多个用户规定各个不同访问权的多个数据存储在第一区。

[0093] 本发明第 27 方面记载的信息处理装置,存储手段将规定第二区中规定区的及对多个用户规定各个不同访问权的数据存储于第一区。

附图说明

[0094] 图 1 为表示本发明信息处理装置一实施例的使用 IC 卡 2 的非接触卡系统一例的方框图;

[0095] 图 2 为图 1 中读 / 写 1 结构例的方框图;

[0096] 图 3 为表示本发明信息处理装置一实施例的 IC 卡 2 结构的方框图;

[0097] 图 4 为表示图 3 中 EEPROM66 的分配存储器的一例示图;

[0098] 图 5 为表示分配图中系统 ID 块各区的一例示图;

[0099] 图 6 为表示图 5 中属性单元的一例示图;

[0100] 图 7 为表示图 3 中区定义块的各区分分配的一例示图;

[0101] 图 8 为表示分配图 3 中用户块的一例示图;

[0102] 图 9 为表示图 7 中资金块许可的一例示图;

[0103] 图 10 为表示分配图 3 中用户块各区的一例示图;

[0104] 图 11 为表示图 8 中随机访问区的用户块的属性单元的一例示图;

- [0105] 图 12 为表示分配资金块的各区的一例示图；
- [0106] 图 13 为表示图 8 中按序访问（存取）区的用户块的属性单元的一例示图；
- [0107] 图 14 为说明图 1 中非接触卡系统运作的流程图；
- [0108] 图 15 为说明图 1 中非接触卡系统运作的时序图；
- [0109] 图 16 为表示 BPSK 调制的一例示图；
- [0110] 图 17 为说明图 8 中随机访问（存取）区的用户块写入时 IC 卡 2 的运作的流程图；
- [0111] 图 18 为说明图 8 中随机访问（存取）区的用户块写入时 IC 卡 2 的运作的流程图；
- [0112] 图 19 为说明图 8 中随机访问（存取）区的用户块写入时 IC 卡 2 的运作的流程图；
- [0113] 图 20 为说明图 8 中按序访问（存取）区的用户块写入时 IC 卡 2 的运作的流程图；
- [0114] 图 21 为说明图 8 中按序访问（存取）区的用户块写入时 IC 卡 2 的运作的流程图；

具体实施方式

[0115] 图 1 表示使用 R/W1 及 IC 卡 2 的非接触卡系统的一例。R/W1 及 IC 卡 2 利用电磁波，非接触进行数据的收发。

[0116] R/W1 一旦规定指令发送给 IC 卡 2，IC 卡 2 就接收该指令，进行对应于该指令的处理。

[0117] 作为本发明信息处理装置一实施例的 IC 卡 2，一旦 R/W1 将数据发送给 IC 卡 2，就接收该指令，处理所接收到的指令，并将对应于该处理结果的应答数据发送给 R/W1。

[0118] R/W1 经规定接口（如 RS-485A）连接控制器 3，控制器 3 提供规定的控制信号，按该控制信号进行处理。

[0119] 图 2 表示 R/W1 的结构。

[0120] 在 IC21 中，经总线接有：进行数据处理的 DPU(Data Processing Unit:数据处理单元)31，对发送给 IC 卡 2 的数据及从 IC 卡接收到的数据进行处理 SPU(Signal Processing Unit:信号处理单元)32，与控制器 3 通信的 SCC(SerialCommunication Controller:串行通信控制器)33，及由预先存储为数据处理所需信息的 ROM 单元 41 和暂存处理中数据的 RAM 单元 42 构成的存储单元 34。

[0121] 该总线还接有存储规定数据的闪速 (flash) 存储器 22。

[0122] DPU31 将发送给 IC 卡 2 的指令输出给 SPU32，同时从 IC2 接收到的应答数据由 SPU32 收取。

[0123] SPU32，对发送给 IC 卡 2 的指令进行规定的处理（如下文描述的 BPSK(双相移位键控:Bi Phase Shift keying)调制)后，输出给调制电路 23，同时从解调电路 25 收取 IC 卡 2 送来的应答数据，并对该数据进行规定的处理。

[0124] 调制电路 23 用 SPU32 提供的数据对振荡器 26 提供的规定频率（例如，13.56MHz）的载波进行 ASK(振幅移位键控:Amplitude Shife Keying)调制，所产生的调制波经天线

27 作为电磁波输出给 IC 卡 2。此时,调制电路 23 以小于 1 的调制度进行 ASK 调制,也即,数据为低电平时,调制波的最大振幅也不会为零。

[0125] 解调电路 24 对经天线 27 接收到的调制波(ASK 调制波)进行解调,解调后的数据输出给 SPU32。

[0126] 图 3 表示本发明一实施例的 IC 卡 2 的结构例。在该 IC 卡 2 中,IC51 经天线 53 接收 R/W1 发送的调制波。电容器 52 同天线 53 一起构成 LC 电路,与规定频率(载波频率)的电磁波调谐。

[0127] 在 IC51 中,RF 接口单元 61(接收手段,发送手段)由 ASK 解调单元 81 对经天线 53 接收到的调制波(ASK 调制波)进行检波和解调,解调后的数据输出给 BPSK 解调电路 62 及 PLL(锁相环:Phase Locked Loop)单元 63,并且由电压稳压器 82 对 ASK 解调单元 81 检波后的信号进行稳压,作为直流电力供给各电路。

[0128] RF 接口单元 61 由振荡电路 83 产生与数据时钟频率相同频率的信号,该信号输出给 PLL 单元 63。

[0129] 而且,RF 接口单元 61 的 ASK 调制单元 81 按照运算单元 64(处理手段)所提供的的数据,改变作为 IC 卡 2 电源的天线 53 的负载(例如,按照数据使规定的开关元件导通/截止,当开关元件为导通状态时,规定的负载并联连接于天线 53),从而对经天线 53 接收的调制波(当从 IC 卡 2 发送数据时,调制波的最大振幅保持不变)进行 ASK 调制,该调制分量经天线 53 发送给 R/W1(使 R/W1 的天线 27 的端电压变化)。

[0130] PLL 单元 63 从 ASK 解调部 81 供给的数据,生成与该数据同步的时钟信号,该时钟信号输出给 BPSK 解调电路 62 及 BPSK 调制电路 68。

[0131] ASK 解调单元 81 解调后的数据要进行 BPSK 解调时,BPSK 解调电路 62 根据 PLL 单元 63 供给的时钟信号对该数据进行解调,解调后的数据输出给运算单元 64。

[0132] 在对 BPSK 解调电路 62 提供的数据加密时,运算单元 64 中由加密/译码单元 92 对该数据解码后,由定序器(sequencer)91 将该数据作为指令进行处理。数据不加密时,BPSK 解调电路 62 供给的数据不经过加密/译码单元 92,直接供给定序器 91。

[0133] 定序器 91 相应于所供给的指令进行处理。例如,此时定序器 91 对存储在 EEPROM66(存储手段)的数据进行处理。

[0134] 运算单元 64 的奇偶校验运算单元 93 从存储于 EEPROM66 的数据或从存储于 EEPROM66 的数据算出读索罗门码(read solomon code)作为奇偶校验。

[0135] 定序器 91 进行了规定的处理后,运算单元 64 再将对应于该处理的应答数据(发送给 R/W1 的数据)输出给 BPSK 调制电路 68。

[0136] BPSK 调制电路 68 对运算单元 64 提供的数据进行 BPSK 调制(下文描述),调制后的数据输出给 RF 接口单元 61 的 ASK 调制单元 84。

[0137] 定序器 91 进行处理时,RAM67 暂时存储处理中数据等。

[0138] EEPROM(可电擦除和可编程 ROM)66 是非易失性存储器,在 IC 卡 2 与 R/W1 的通信结束并停止电力供应后,继续存储着数据。

[0139] 图 4 表示 EEPROM66 的存储器分配的一例。

[0140] EEPROM66 有 256 个 40 字节的物理块。各物理块由 32 字节的数据单元(D00 至 D1f),2 字节的属性单元(AT1, AT2),及 6 字节的奇偶校验单元(P0 至 P5),合计 40 个字节

构成。

[0141] EEPROM66 的物理块号 ffH(H 表示 16 进制) 分配给系统 ID 块。系统 ID 块存储着与 IC 卡 2 保密有关的数据。

[0142] 接着,从物理块号 fdH 向 00H,物理块依次分配给公用区定义块(第一区)及供应者区定义块(第一区)。

[0143] IC 卡 2 发行时,利用规定装置(发行机)在 EEPROM66 登记有提供该 IC 卡 2 所用系统的单位(供应者)。发行机按照第一供应者一个物理块从物理块号 fdH 向 00H 依次使用供应者区定义块对供应者进行登记。

[0144] 公用区定义块及供应者区定义块存储有供应者使用的存储区位置等信息。

[0145] 未用作系统 ID 块及供应者区定义块的物理块分配给被供应者使用的用户块(User Block)。

[0146] 图 5 表示对系统 ID 块分配各数据的一例。

[0147] 数据单元的 D00 至 D0f 存储着 EEPROM66 制造时的制造 ID(IDm)。区 D00 至 D03,区 D04 至 D07,区 D08 至 D0b,及区 00c 至 D0f,分别存储着 EEPROM66 的 IC 码,作成 EEPROM66 的制造机(制造设备)的码,EEPROM66 的制造日,及 EEPROM66 的制造序号。

[0148] 利用该 IDm 的信息可对 IC 卡 2(EEPROM66) 进行所有的识别。制造日设 2000 年 1 月 1 日为 0000H,则表示为从 20000 年 1 月 1 日开始的日数。制造日为 1990 年代制时,利用 2 的补数,制造日表示为从 2000 年 1 月 1 日开始的负日数。

[0149] 数据单元的 D10 至 D1f 存储着发行该 ID 卡 2 时的发行 ID(IDi)。区 D10 至 D13,区 D14 至 D17,区 D18 至 D1b,及区 D1c 至 1f,分别存储着表示 IC 卡 2 所属类别及分组的类别/分组号,发行该 IC 卡 2 的发行机的码,发行 IC 卡 2 的日期,及 IC 卡 2 的有效期。

[0150] 图 6 表示系统 ID 块的属性单元。属性单元存储着被登记着的供应者数。当登记一个供应者时,发行机使用一个物理块,此时更新该属性单元的值。

[0151] 制造时,属性单元的值设定为零,此后,将供应者登记于 IC 卡 2 时,发行机按被登记的供应者数更新属性单元。

[0152] 系统 ID 块的奇偶校验单元存储着奇偶校验运算单元 93 根据数据单元及属性单元中各比特值运算的读索罗门码(RS 码)。因此,每当数据单元或属性单元更新时,就重新计算奇偶校验单元的值。

[0153] 图 7 表示公用区定义块及供应者区定义块的一例。这些块在发行 IC 卡 2 时预先由发行机写入。

[0154] 公用区定义块设置在 EEPROM66 中物理块号 feH,存储着所有供应者使用的存储区(公用区,第二区)的设定。

[0155] 供应者区定义块,从 EEPROM66 的物理块号 fdH 朝 00H 进行配置,按照每个供应者一个物理块存储着供应者的信息。

[0156] 如图 7 所示,区定义块(公用区定义块及供应者区定义块)的数据单元 D00 至 D1f 的区 D00、D01 存储着表示供应者种类的供应者码。公用区定义块时,区 D00、D01 的值设为 0000H,供应者区定义块时,区 D00、D01 的值设为 0001H 至 FFFH 的任一值。

[0157] 区定义块的数据单元的区 D02 至 D05 存储着分配表(Allocation Table),该表由该供应者使用的存储区(供应者区,第二区)的起始物理块号 BN0(区 D02, D03)和结束物

理块号的下一物理块号 BN_1 (区 D04, D05) ($BN_1 > BN_0$) 构成。如图 8 所示, 供应者区除系统块 (系统 ID 块、区定义块) 外, 设定在 EEPROM66 中规定位置。

[0158] 这样一来, 由于用 BN_0 和 BN_1 指定供应者区, 故不占用供应者 (用户) 使用的区, 能按照与供应者数成比例的量的信息管理数据, 能提高存储器的利用率。

[0159] 区定义块中数据单元的区 D06 至 D09 存储着划分表 (Partition Table), 该表由供应者使用的存储区中随机存取区 (下文叙述) 的块数 B_{RA} (区 D06, D07) 和随机存取区的读 / 写块的块数 B_{RW} (区 D08, D09) 构成。此时, 随机存取区的块数 B_{RA} 设定为满足下式的值,

[0160] $B_{RA} = 0$ 或

[0161] $2 \times n \leq B_{RA} \leq B_{N_1} - B_{N_0}$

[0162] (n 为写缓冲区 (下文叙述) 的数),

[0163] 读 / 写块的块数 B_{RW} 在 $B_{RA} = 0$ 情况下设定为 $B_{RW} = 0$, 在 $B_{RA} \neq 0$ 情况下设定为满足下式的值,

[0164] $n \leq B_{RW} \leq B_{RA} - n$ 。

[0165] 区定义块的数据单元的区 D0a、D0b 存储着随机存取区的写缓冲区的数 n 。 n 个写缓冲区在将 n 个数据存入随机存取区的逻辑块号 00H 至 $(00+n(16 \text{ 进制表示}))H$ 时加以利用。在随机存取区中, 当将数据存储于具有其它逻辑块号的物理块时, 只用一个写缓冲区。

[0166] 如上所述, 按照图 8 所示, 根据区定义块, 物理块号 BN_0 至 (BN_1-1) 的区 (供应者区或公用区) 分配给供应者码指定的供应者, 进而该区 (供应者区或公用区) 中 B_{RA} 个物理块分配给随机存取区, 剩下的物理块分配给按序存取区 (下文叙述)。

[0167] 进而, 如图 8 所示, 随机存取区逻辑上分配给 B_{RW} 个读 / 写块、只读块、及 n 个写缓冲区。读 / 写块及写缓冲区以外的物理块分配给只读块。

[0168] 区定义块的数据单元的区 D0c、D0d 存储着资金 (purse) 块许可, 该资金块许可具有对该供应者使用的存储区 (随机存取区) 中资金块 (Purse Block) 的访问权的信息。

[0169] 图 9 表示资金块许可的一例。

[0170] 资金块许可 (16 比特, b0 至 bf) 表示对资金块的读出、加法命令、及减法命令的许可或不许可。

[0171] 在用公用区定义块设定的存储区 (公用区) 中, 公用区定义块的资金块许可将是否使用资金块存储在区 (比特) bb。即, $bb = 0$ 时, 不使用资金块。 $bb = 1$ 时使用资金块。然而不专门使用公用区定义块的资金块许可中的其它区 (比特)。 $bb = 1$ 时, 逻辑块号为 00H 的读 / 写块用作资金块。

[0172] 接着, 在供应者区定义块的资金块许可, 将是否在由该供应者区定义块设定的存储区中使用资金块存储于区 b3。即, $b3 = 0$ 时, 不使用资金块。 $b3 = 1$ 时使用资金块。 $b3 = 1$ 时, 逻辑块号为 00H 的读 / 写块用作资金块。

[0173] 在区 b2 存储是否对该资金块执行加法指令, 在区 b1 存储是否对该资金块执行减法指令, 在区 b0 存储是否对该资金块执行读出指令, 当 $b_i = 1$ ($i = 0, 1, 2$) 时, 该指令被许可, $b_i = 0$ 时该命令不许可。区 bb 存储着是否在公用区定义块设定的存储区使用资金块。区 bb 还存储着与公用区定义块中资金块许可的 bb 相同的值。

[0174] 在区 ba 存储是否对该资金块执行加法指令, 在区 b9 存储是否对该资金块执行减法指令, 在区 b8 存储是否对该资金块执行读出, 当 $b_i = 1$ ($i = 8, 9, a$), 该指令允许, 当 b_i

= 0, 该指令不允许。

[0175] 区定义块的数据单元中区 D0e、D0f 存储着保密键 (security key) (公用键和供应者键) 的模式 (version) 号, 该保密键用于供应者 (R/W1) 的认证及加密和解码, 区 D10 至 D1f 存储着该保密键。

[0176] R/W1 查询时, IC 卡 2 回送这两种键 (公用键和供应者键) 的模式号。因此, 在 R/W1 与 IC 卡 2 间的认证过程中可分别使用多个模式的保密键。

[0177] 区定义块的属性单元 AT1、AT2 设定为预备, 不存储特定信息。区定义块的奇偶校验单元存储着由数据单元及属性单元的所有比特的值所运算的奇偶校验 (RS 码)。

[0178] 这样一来, 发行机设定的区定义块存储着供应者码, 分配表, 划分表, 资金块许可, 保密键模式, 及保密键。

[0179] 图 10 表示用户块的一例。存储空间内, 系统 ID 块、公用区定义块、供应者区定义块以外的物理块, 作为用户块用于供应者。

[0180] 如图 4 所示, 存储空间由 256 个块构成时, 若登记有 8 个供应者, 则除了系统 ID 块, 公用区定义块及 8 个供应者区定义块共计 $10 (= 1+1+8)$ 个系统块外, $246 (= 256-10)$ 个块用作用户块。若登记 40 个供应者, 则系统块合计为 $42 (= 1+1+40)$ 个, 能保证 $214 (= 256-42)$ 个用户块。

[0181] 用户块根据区定义块的分配表分配给各个供应者。供应者参照分配表使用预先分配的用户块, 而不会访问分配表所分配区域 (供应者区或公用区) 外的区域。

[0182] 分配表所分配区 (供应者区或公用区) 的用户块根据上述划分表分为随机存取区和按序存取区。

[0183] 随机存取区的用户块用作读 / 写块、只读块、及写缓冲区的任一种, 如上所述, 这些块的数目根据划分表及写缓冲区的数目进行设定。

[0184] 如上分配的用户块的数据单元 D00 至 D1f 按照分配该用户块的供应者的处理进行应用。

[0185] 随机存取区的用户块的属性单元, 如图 11 所示, 存储着增量计数字 (比特 bf, be) 及逻辑块号 (比特 bd 至 b0)。

[0186] 逻辑块号和增量计数字用于访问随机存取区的用户块。

[0187] 当读出随机存取区中存储的数据时, 用逻辑块号检索读出的数据 (物理块), 参照具有该逻辑块号数据的增量计数字, 读出最新数据。

[0188] 相反, 当将数据存入随机存取区时, 参照已存于随机存取区的数据的逻辑块号和增量计数字, 将不需要的物理块 (下文叙述) 作为写缓冲区后, 将数据写入该写缓冲区。

[0189] 在上述区定义块的资金块许可设定为使用资金块的情况下, 逻辑块号为 00H 的读 / 写块用作资金块。

[0190] 在数据进行频繁的加、减运算情况下, 当不希望读出已存储的值时 (因为会增加泄漏信息的可能性), 或对数据的访问 (存取) 权进行仔细设定等时, 应用资金块。

[0191] 图 12 表示资金块的一例。资金块的数据单元 D00 至 D1f 的区 D00 至 D07 用作资金数据单元。资金块的数据单元 D00 至 D1f 的区 D08 至 D0f 存储着执行 ID (Execution ID)。资金块的数据单元的区 D10 至 D1f 用作用户数据单元, 设定为读出专用。

[0192] 资金数据单元存储着规定数据。执行对资金块加法命令或减法命令时参照执行

ID,与包含在该加法命令或减法命令的执行 ID 进行比较。

[0193] 另一方面,如图 13 所示,按序存取区的用户块的属性单元存储着环绕(wraparound)号(比特 bf 至 b0)。在按序存取区,从区的起始物理块依序(按序)存储着数据,当存储数据直至区的最后物理块时,再次从区的起始物理块依次存储数据(书写姓名、地址等)。环绕号存储着其轮番的号。

[0194] 因此,环绕号用于对按序存取区的用户块的访问(存取),同时,当将数据存储于按序存取区时,依次参照环绕号。然后,数据存储于具有最后环绕号的物理块的下一物理块。此时,存储有数据的物理块的环绕号设定为最后环绕号加 1 的数。

[0195] 例如,上次写入时写入途中发生故障,当具有最后环绕号的物理块产生奇偶校验差错(物理存储器出错(corruption))时,新数据存储在该物理块。具有最后环绕号的物理块为按序存取区的最后物理块时,新数据存储在按序存取区的起始物理块。

[0196] 如上所述,EEPROM66 适用于各供应者。

[0197] 下面,参照图 14 的流程图及图 15 的时序图,说明 IC 卡 2 及 R/W1 的工作。

[0198] 在起始的步骤 S1,与登记于 IC 卡 2 的供应者对应的 R/W1 从天线 27 发射规定的电磁波,监视天线 27 的负载状态,直到 IC 卡 2 靠近检测出负载状态变化为止,处于待机状态。在步骤 S1, R/W1 按规定的短模式数据发射 ASK 调制的电磁波,反复查询 IC 卡 2,直至在一定时间得到 IC 卡 2 的应答为止。

[0199] R/W1 在步骤 S1 检测出 IC 卡 2 靠近时(图 15 中时刻 t0),进入步骤 S2, R/W1 的 SPU32 将图 16(a) 所示规定的频率(例如,数据时钟频率的 2 倍频率)的方波作为载波,用发送给 IC 卡 2 的数据(与 IC 卡 2 中执行处理相对应的命令)(例如,图 16(b) 所示数据)进行 BPSK 调制,将生成的调制波(BPSK 调制信号)(图 16(c))输出给调制电路 23。

[0200] 在 BPSK 调制时,利用差动变换,如图 16(c) 所示,当出现值为 0 的数据时,取与紧挨前面的 BPSK 调制信号(“1”、“0”或“0”、“1”)相同的信号为 BPSK 调制信号,当出现值为 1 的数据时,取与紧挨前面的 BPSK 调制信号的相位相反的信号(“1”反相为“0”,“0”反相为“1”)为 BPSK 调制信号。

[0201] 利用上述差动变换,用调制波的相位变化保持数据,BPSK 调制信号反相时,也能解调为原来的数据,解调时,无需考虑调制波的极性。

[0202] 然后,调制电路 23,用该 BPSK 调制信号对规定载波进行调制度(=数据信号的最大振幅/载波的最大振幅)小于 1(例如 0.1)的 ASK 调制,所生成的调制波(ASK 调制波)通过天线 27 发送给 IC 卡 2(图 15 中时刻 t0 至时刻 t1 间)。

[0203] 未发送时,调制电路 23 用数字信号 2 个电平(高电平和低电平)中的高电平生成调制波。

[0204] 在步骤 S3, IC 卡 2 经天线 53 及电容器 52,将 R/W1 的天线 27 发射的电磁波的一部分变换为电信号,该电信号(调制波)输出给 IC51 的 RF 接口 61。然后 RF 接口 61 中 ASK 解调单元 81 对该调制波进行整流和滤波(即,包络线检波),所生成的信号加给稳压器 82,同时滤除所生成信号中直流分量,提取数字信号,该数字信号输出给 BPSK 解调电路 62 及 PLL 单元 63。

[0205] 稳压器 82 对 ASK 解调单元 81 所提供的信号进行稳压,生成直流电力供给各电路。

[0206] 此时,天线 53 的端电压 V0 如下,

[0207] $V_0 = V_{10}(1+K \times V_s(t)) \cos(\omega t)$

[0208] 这里, V_{10} 表示载波分量的振幅。

[0209] ASK 解调单元 81 的整流后的电压 V_1 中低电平的值 V_{LR} 如下,

[0210] $V_{LR} = V_{10}(1+K \times (-1)) - V_f$

[0211] 这里, V_f 表示整流电路的二极管 D 中电压降, V_f 一般在 0.7V 左右。

[0212] 然后, 稳压器 82 对 ASK 解调单元 81 整流、滤波后的信号进行稳压, 作为直流电源供给运算单元 64 开始的各电路。由于调制波的调制度 K 小于 1, 故整流后的电压变动 (高电平与低电平的差) 小。因此, 稳压器 82 易于产生直流电源 (电力)。

[0213] 例如, 调制度 K 为 5% 的调制波被接收使 V_{10} 在 3V 以上时, 整流后的低电平电压 V_{LR} 大于 2.15 ($= 3 \times (1-0.05) - 0.7$) 伏, 稳压器 82 作为电源, 能将足够的电压供给各电路, 同时, 整流后电压 V_1 的交流分量 (数据分量) 的振幅 $2 \times K \times V_{10}$ (峰-峰值) 在 0.3 ($= 2 \times 0.05 \times 3$) 伏以上, ASK 解调单元 81 以足够高的 S/N 比进行数据解调。

[0214] 这样一来, 由于利用调制度 K 小于 1 的 ASK 调制波, 故能以低出错率 (S/N 比高的状态) 进行通信, 同时, 作为电源可将足够的直流电压供给 IC 卡 2。

[0215] 然后, BPSK 解调电路 62 按照 PLL 单元 63 提供的时钟信号对 ASK 解调单元 81 来的数据信号 (BPSK 调制信号) 进行解调, 解调后的数据输出给运算单元 64。

[0216] 在步骤 S4, 运算单元 64, 在 BPSK 解调电路 62 供给的数据加密时, 由加密 / 解调单元 92 解码后, 将该数据 (指令) 供给定序器 (sequencer) 91, 对该指令进行处理 (图 15 中时刻 t_1 至时刻 t_2 的时间)。该期间, 即为从 IC 卡 2 接收到回答为止的时间, R/W1 一直处于待机发送值为 1 的数据。因此, 在此期间中, IC 卡 2 接收着最大振幅不变的调制波。

[0217] 在步骤 S5, 运算单元 64 的定序器 91 将处理结果等数据 (发送给 R/W1 的数据) 输出给 BPSK 调制电路 68。BPSK 调制电路 68 与 R/W1 的 SPU32 一样, 将该数据进行 BPSK 调制后输出给 RF 接口单元 61 中 ASK 调制单元 84。

[0218] 然后, ASK 调制单元 84 利用开关元件, 按照数据改变接于天线 53 两端的负载, 这样一来, 按照要发送的数据对接收的调制波 (在 IC 卡 2 发送时, 调制波的最大振幅保持不变) 进行 ASK 调制, 与此相应使 R/W1 天线 27 的端电压变化, 从而将该数据发送给 R/W1 (图 15 中时刻 t_2 至 t_3 的时间)。

[0219] 在步骤 S6, R/W1 中调制电路 23, 即使在接收 IC 卡 2 来的数据时, 仍继续发送值为 1 (高电平) 的数据。然后, 解调电路 25 根据与 IC 卡 2 天线 27 电磁耦合的天线 27 的端电压微小变化 (例如几十微伏), 检测 IC 卡 2 发送的数据。

[0220] 解调电路 25 在高增益放大器放大所检测信号 (ASK 调制波) 后进行解调, 所生成的数字数据输出给 SPU32。

[0221] 在步骤 S7, R/W1 中 SPU32 在对该数据 (BPSK 调制信号) 解调后, 输出给 DPU31, DPU31 处理该数据 (图 15 中时刻 t_3 至 t_4 的时间)。

[0222] 在步骤 S8, R/W1 中 DPU31 根据处理结果判断: 是否结束通信。当判定为再次通信时, 回到步骤 S2, 在步骤 S2 至 S7 进行下一数据 (指令) 的通信 (图 15 中时刻 t_4 至 t_8)。相反, 当判定为结束通信, 则 R/W1 就结束与 IC 卡 2 的通信。

[0223] 如上所述, R/W1 利用小于 1 的调制度的 ASK 调制, 向 IC 卡 2 发送规定的指令, IC 卡 2 接收该指令, 按该指令进行处理, 并将根据该处理结果的数据送回给 R/W1。

[0224] 下面,参照图 17 至图 21 的流程图说明上述步骤 S4 中 IC 卡 2 处理中,对 EEPROM66 写数据的动作。

[0225] 先参看图 17 至图 19 中流程图,说明向 EEPROM66 的随机存取区写数据的动作。

[0226] 在步骤 S21,定序器 91 判断写数据的物理块是否为读写块(不含资金块),若判断为是读/写块,则进入步骤 S22。

[0227] 定序器 91 参照具有 R/W1 供应者码的供应者区定义块中资金块许可,判断是否使用资金块,不使用资金块进入步骤 S23(图 18)。

[0228] 相反,在步骤 S22 判断为使用资金块时,定序器 91 在步骤 S24 判断存储(写入)数据的逻辑块是否为 00H,即判断写入数据的读/写块是否与资金块重叠,判断为不重叠时进入步骤 S23。

[0229] 若判断为上述两者重叠时,则定序器 91 在步骤 S25 进行出错处理后,就结束处理。

[0230] 在步骤 S21 判断为写数据的物理块不是读/写块时,进入步骤 S26,定序器 91 判断写数据的物理块是否为资金块,若判断为是资金块,则进入步骤 S27。

[0231] 若判断为不是资金块,则定序器 91 在步骤 S28 进行出错处理后,就结束处理。

[0232] 在步骤 S27,定序器 91 在随机存取区中查找资金块(逻辑块号为 00H 的物理块),当找到资金块时,进入步骤 S29。

[0233] 在步骤 S27 没有找到资金块时,由于不能对资金块执行写,故在步骤 S30,定序器 91 进行出错处理后就结束处理。

[0234] 下面,在步骤 S29,定序器 91 判断对于该资金块的指令(command)是否为加法命令,判断为加法命令时进入步骤 S31,参照供应者区定义块中资金块许可,判断是否允许加法命令。

[0235] 然后,在步骤 S31,定序器 91 判断为可对资金块执行加法命令时,进入步骤 S23。

[0236] 相反,在步骤 S31,判断为不允许对资金块执行加法命令时,定序器 91 不执行加法命令,在步骤 S32 进行出错处理后结束处理。

[0237] 在步骤 S29 判断为对资金块的命令不是加法命令时,进入步骤 S33,定序器判断对该资金块的命令是否为减法命令,判断为减法命令时进入步骤 S34。

[0238] 然后,在步骤 S34,定序器 91 参照供应者区定义块中资金块许可,判断减法命令是否许可,当判断为对资金块的减法命令许可时进入步骤 S23。

[0239] 相反,在步骤 S34 判断为不可对资金块执行减法命令时,定序器 91 不执行减法命令,在步骤 S35 进行出错处理后结束处理。

[0240] 在步骤 S33 判断为对资金块的命令不是减法命令时,定序器 91 在步骤 S36 进行出错处理后就结束处理。

[0241] 下面,在图 18 中步骤 S23,定序器 91 检索随机存取区中物理块,查找具有与写入数据的逻辑块号相同逻辑块号的物理块。

[0242] 然后,在步骤 S37,定序器 91 判断在步骤 S23 找到的物理块的数目是否为 2 个,为 2 个时进入步骤 S38,读出该 2 个物理块中增量计数字的值(00,01,10,11 中的某个值),进行比较。

[0243] 然后,将增量计数字值大的物理块作为存储新数据的物理块(新的物理块),将增量计数字值小的物理块作为存储原有数据的物理块(原有物理块)。

[0244] 但是,当 2 个增量计数字的值为 00 和 11 时,将增量计数字值为 00 的物理块作为新物理块,并将增量计数字值为 11 的物理块作为原有物理块。

[0245] 在步骤 S39,定序器 91 将 2 个物理块中新物理块的号码(物理块号)作为变量 Y 存入 RAM67,将原有物理块号作为变量 W(用作写入块的物理块号)存入 RAM67。

[0246] 这样,定序器 91 存完变量 Y 和 W 后进入步骤 S49。

[0247] 相反,在步骤 S37,判断为步骤 23 中找到的物理块数不是 2 个时,进入步骤 S40,定序器 91 判断步骤 S23 中找到的物理块数是否为 1 个。若是一个,则进入 S41。

[0248] 在步骤 S40,定序器 91 判断在步骤 S23 找到的物理块数不是一个时,在步骤 S42 进行出错处理后结束处理。

[0249] 下面,在步骤 S41,定序器 91 将找到的物理块(一个)号作为变量 Y 存入 RAM67 后,进入步骤 S43。

[0250] 在步骤 S43,定序器 91 检索随机存取区中物理块,查找具有规定同一逻辑块号的 2 个物理块。

[0251] 检索物理块时,从逻辑块号 00H 依次检索,若取频繁写入处理的数据的逻辑块号为更小的号,是能缩短检索时间。

[0252] 在步骤 S44,定序器 91 判断在步骤 S43 是否找到为同一逻辑块号的 2 个物理块,若找到则进入步骤 S45,参照所找到 2 个物理块中增量计数字,将 2 个物理块中原有物理块号作为变量 W 存入 RAM67 后,进入步骤 S49(图 19)。

[0253] 相反,在步骤 S44,若判断在步骤 S43 未找到 2 个物理块,则进入步骤 S46,定序器 91 依次计算随机存取区中各物理块的奇偶校验,与存储于各物理块的奇偶校验单元中的值进入比较,查找奇偶校验出错的物理块。

[0254] 然后,判断是否有奇偶校验出错的物理块,若判断有,则进入步骤 S47,定序器 91 将该物理块号作为变量 W 存入 RAM67 后,进入步骤 S49。

[0255] 在步骤 S46,判断为没有奇偶校验出错的物理块时,定序器 91 在步骤 48 进行出错处理后结束处理。

[0256] 在图 19 的步骤 S49 中,定序器 91 判断写数据的物理块是否资金块(逻辑块号为 00H 的物理块),若判定是,则进入步骤 S50,判断对资金块执行的命令的执行 ID 与在步骤 S39 或 S41 作为变量 Y 存储号的物理块的执行 ID 是否相同,若判断为相同,则判定为该命令已在处理,并结束处理。

[0257] 这样,由于利用执行 ID,故在 R/W1 重写有相同指令(命令)情况下,当该命令已在处理时,IC 卡 2 不会进行该命令的处理,所以相同指令不会进行 2 次处理。

[0258] 在步骤 S50,当判断为作为变量 Y 存储号的物理块的执行 ID 不同时,定序器 91 在步骤 S51 判断对资金块执行的命令是否为加法命令,若是,进入步骤 S52。此时,将变量 Y 号的物理块的执行 ID 取为新块数据的执行 ID。

[0259] 在步骤 S52,定序器 91 读出变量 Y 号的物理块的资金数据,求该资金数据与包含在对资金块执行命令中的数据的和,将该和作为新块数据中的资金数据(新资金数据)。进行这种处理后,进入步骤 S54。此时,将变量 Y 号的物理块的执行 ID 作为新块数据的执行 ID。

[0260] 相反,在步骤 S51,判断为对资金块的执行命令不是加法命令(即为减法命令)时,

进入步骤 S53, 定序器 91 读出变量 Y 号的物理块中资金数据, 计算该资金数据与包含在对资金块执行命令中的数据的差, 将该差作为新块数据中的资金数据 (新资金数据)。这样处理后进入步骤 S54。

[0261] 在步骤 S49, 定序器 91 判断为写入数据的物理块不是资金块 (即为读 / 写块) 时, 进入步骤 S54。

[0262] 在步骤 S54, 定序器 91 将变量 Y 号的物理块的增量计数字值加 1 作为新块数据的增量计数字的值。但是, 当变量 Y 号物理块的增量计数字值为 11 时, 定序器 91 取新块数据的增量计算字值为 00。

[0263] 在步骤 55, 定序器 91 在奇偶校验运算单元 93 计算新写入数据、增量计数字及逻辑块号的奇偶校验, 将该奇偶校验值作为新块数据中奇偶校验部分的值。

[0264] 在步骤 S56, 定序器 91 将新块数据 (新存储的数据 (资金块时, 为资金数据和执行 ID)、其逻辑块号、增量计数字、及它们的奇偶校验) 存储于步骤 S39、S45 及 S47 任一步骤所存储的变量 W 号的物理块 (写缓冲区)。

[0265] 这样一来, 通过利用增量计数字, 选择要存储数据的物理块 (写缓冲区), 即使在写入数据的半途中发生故障时, 与该数据逻辑块号相同的逻辑块号的数据仍保留在存储器中, 故逻辑上不会产生存储出错。

[0266] 下面, 参照图 20 及图 21 的流程图, 说明数据写入 EEPROM66 中按序存取区时的工作。

[0267] 在步骤 S61, 定序器 91 将按序存取区的起始物理块号作为变量 Z 存入 RAM67 中。

[0268] 在步骤 S62, 定序器 91 读出物理块号为 Z 的物理块中的环绕 (wrap around) 号作为变量 A 存入 RAM67, 同时读出物理块号为 Z+1 的物理块的环绕号作为变量 B 存入 RAM67。

[0269] 然后在步骤 S63, 定序器 91 判断变量 A 的值与变量 B 值的差值 (A-B) 是否为 1, 不为 1 时, 判断为物理块号 Z 的物理块是存储具有最后环绕号数据的物理块, 并进入步骤 S66。

[0270] 当判断为变量 A 值与变量 B 值的差 (A-B) 为 1 时, 定时器 91 在步骤 S64 判断物理块号 Z 是否与按序存取区最后的物理块号相等, 若相等, 则判断为按序存取区最后的物理块是存储具有最后环绕号数据的物理块, 并进入步骤 S66。

[0271] 在步骤 S64, 判断为物理块号 Z 与按序存取区最后的物理块号不等时, 在步骤 S65, 定序器 91 将存储于 RAM67 的变量 Z 的值加 1 后回到步骤 62。然后一边改变变量 Z 的值 (要检索的物理块号的值) 一边依次重复步骤 S62 至 S65 的处理。

[0272] 就这样, 找到按序存储数据的环绕号的最后, 在步骤 S66, 定序器 91 对变量 Z 号 (= 环绕号最后的物理块号) 的块进行奇偶校验。

[0273] 在步骤 S67, 定序器 91 判断该物理块是否有奇偶校验出错, 当出错时进入步骤 S68。

[0274] 在步骤 S68, 定序器 91 判断变量 Z 值是否等于按序存取区中起始物理块号, 若相等, 则判断为数据 (不包含奇偶校验出错的数据) 最后部分是按序存取区最后的物理块, 在步骤 S70, 按序存取区最后的物理块号作为新变量 Y 存入 RAM67 后, 进入步骤 S72 (图 21)。

[0275] 变量 Z 值判断为不等于按序存取区起始物理块号时, 在步骤 S71 定序器 91 从变量 Z 值减 1 算出数据最后物理块号, 将算出的值 (Z-1) 作为变量 Y 存入 RAM67 后, 进入步骤 S72。

[0276] 相反,在步骤 67 判断为没有奇偶校验出错时,在步骤 S69 定序器 91 将数据最后部分中的物理块号(此时,为变量 Z 值)作为变量 Y 存入 RAM67 后,进入步骤 S72。

[0277] 在步骤 S72,定序器 91 判断数据最后部分中物理块号(变量 Y 的值)与按序存取区最后物理块号是否相等,若相等则进入步骤 S73。

[0278] 在步骤 S73,定序器 91 将按序存取区中起始物理块号作为写入新数据的物理块号,并将该号作为变量 W 存入 RAM67 后,进入步骤 S75。

[0279] 在步骤 S72 判断为数据最后的物理块号(变量 Y 的值)与按序存取区中最后物理块号不等时,定序器 91 在步骤 S74 将变量 Y 值 +1 的数作为写入新数据的物理块号,并将该号作为变量 W,存入 RAM67 后,进入步骤 S75。

[0280] 在步骤 S75,定序器 91 判断新存储的数据是否与变量 Y 号的物理块(最后部分中的数据)相等,相等时,已在存储新存储的数据,从而结束处理。

[0281] 相反,新存储的数据与变量 Y 号的物理块(最后部分中的数据)不等时,定序器 91 在步骤 S76 读出变量 Y 号物理块中环绕号,将该值加 1 的数作为新存储的数据(新块数据)的环绕号。

[0282] 在步骤 S77,定序器 91 在奇偶校验运算单元 93 对存储数据及环绕号(新块数据)进行奇偶校验运算,在步骤 S78 将新块数据写入 W 号的物理块。

[0283] 这样,依序检索按序存储数据中环绕号,将新数据存储于最后数据的下一物理块(或,按序存储区起始物理块),故即使在写入新数据的途中发生故障,也会因保留有比写入数据的环绕号小的环绕号的数据,所以逻辑上存储器不会出错。

[0284] 如上所述,EEPROM66 可对多个供应者提供独立的存储区,而且,利用属性单元的信息防止了存储器出错(memory corruption)。

[0285] 在上述实施例中,虽利用增量计数字来判别随机存取区中同一逻辑块内存储新数据的块,但也可将绝对时间存储于随机存取区,来判别存储新数据的块。

[0286] 也可对多个供应者分配同一用户块。此时,按照登记有这些供应者(重叠的供应者)的供应者区定义块的分配表(allocation table),分配同一用户块。此时,通过对各供应者制定供应者区定义块的划分表(partition table),可对每个供应者设定不同的访问(存取)权(读/写或只读)。而且,对规定供应者设定得不用资金块,而对另一供应者设定得使用资金块,因而,规定供应者可对另一供应者使用的资金块的用户数据部分(对另一供应者为只读)写入数据。

[0287] 由于区定义块中区 D0e、D0f(通常为存储保密键(security Key)的模式(version)号的区)的值设定为规定值(例如,FFFFH),而且区定义块中区 D10 至 D1f 存储规定供应者的供应者码(最大 8 个),所以,该供应者(本地公共供应者(local common provider))可将该区定义块中分配表分配的用户块用作公共区。

[0288] 由于分配同一用户块的 2 个区定义块中登记本地公共供应者,且每个区定义块设定不同的访问权,故能对每个本地公共供应者设定对该用户块的访问权。

[0289] 这样一来,由于设定重叠供应者及本地公共供应者,故能对多个供应者(即 R/W)分别进行处理。

[0290] 如上所述,按照权利要求 1 记载的信息处理方法及权利要求 3 记载的信息处理装置,由于利用含有第一区和第二区的存储单元处理指令,所述第一区存储一个以上用户的

数据,所述第二区设置成不用作第一区而被存储在第一区的一个以上用户使用的空区,故能提高存储器的利用率。

[0291] 按照权利要求 5 记载的信息处理方法及权利要求 9 记载的信息处理装置,由于将逻辑块号分配给存储于物理块的数据,同时将具有规定逻辑块号的新数据存储于存储有该逻辑块号的数据的物理块以外的物理块,故能防止存储器逻辑上出错 (corruption)。

[0292] 按照权利要求 14 记载的信息处理方法及权利要求 16 记载的信息处理装置,由于第二区中规定块的数据具有识别号,并将用户提供的指令具有的识别号与数据具有的识别号进行比较,对相同指令不重复处理,故能无误地不多次处理指令。

[0293] 按照权利要求 18 记载的信息处理方法及权利要求 20 记载的信息处理装置,由于将对应于存储顺序的号分配给存储于块的数据,同时当具有最后号的块是所分配的区最后块时将新数据存入起始块,当具有最后号的块不是最后块时将新数据存入具有最后号块的下一块,故能防止存储器逻辑出错。

[0294] 按照权利要求 22 记载的信息处理方法及权利要求 23 记载的信息处理装置,由于利用存储单元将对于第二区中规定区的及一用户规定各个不同访问权的多个数据存储于第一区,来处理指令,故能将规定存储区中多个访问权给予规定用户。

[0295] 按照权利要求 24 记载的信息处理方法及权利要求 25 记载的信息处理电路,由于利用存储单元将多个用户共同使用第二区中规定区的数据存储于第一区,来处理指令,故能将同一存储区分配给多个用户。

[0296] 按照权利要求 26 记载的信息处理方法及权利要求 27 记载的信息处理装置,由于利用存储单元将对第二区中规定区的及多个用户规定的各个不同访问权的多个数据存储于第一区,来处理指令,故能将规定存储区中的不同访问权给与多个用户。

[0297] 工业上的应用性

[0298] 本发明可用于使用 IC 卡的非接触卡系统。

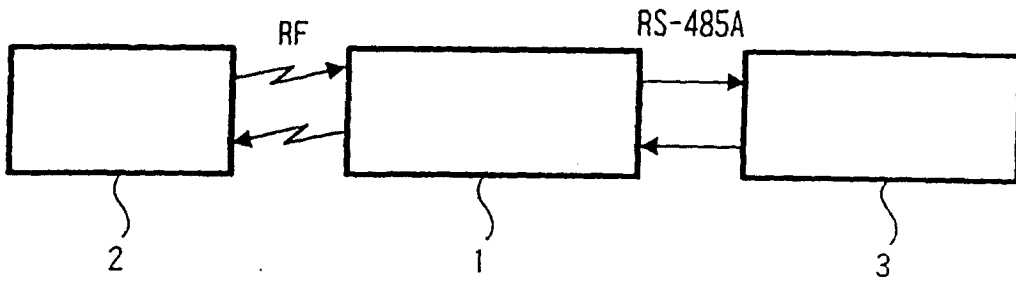


图 1

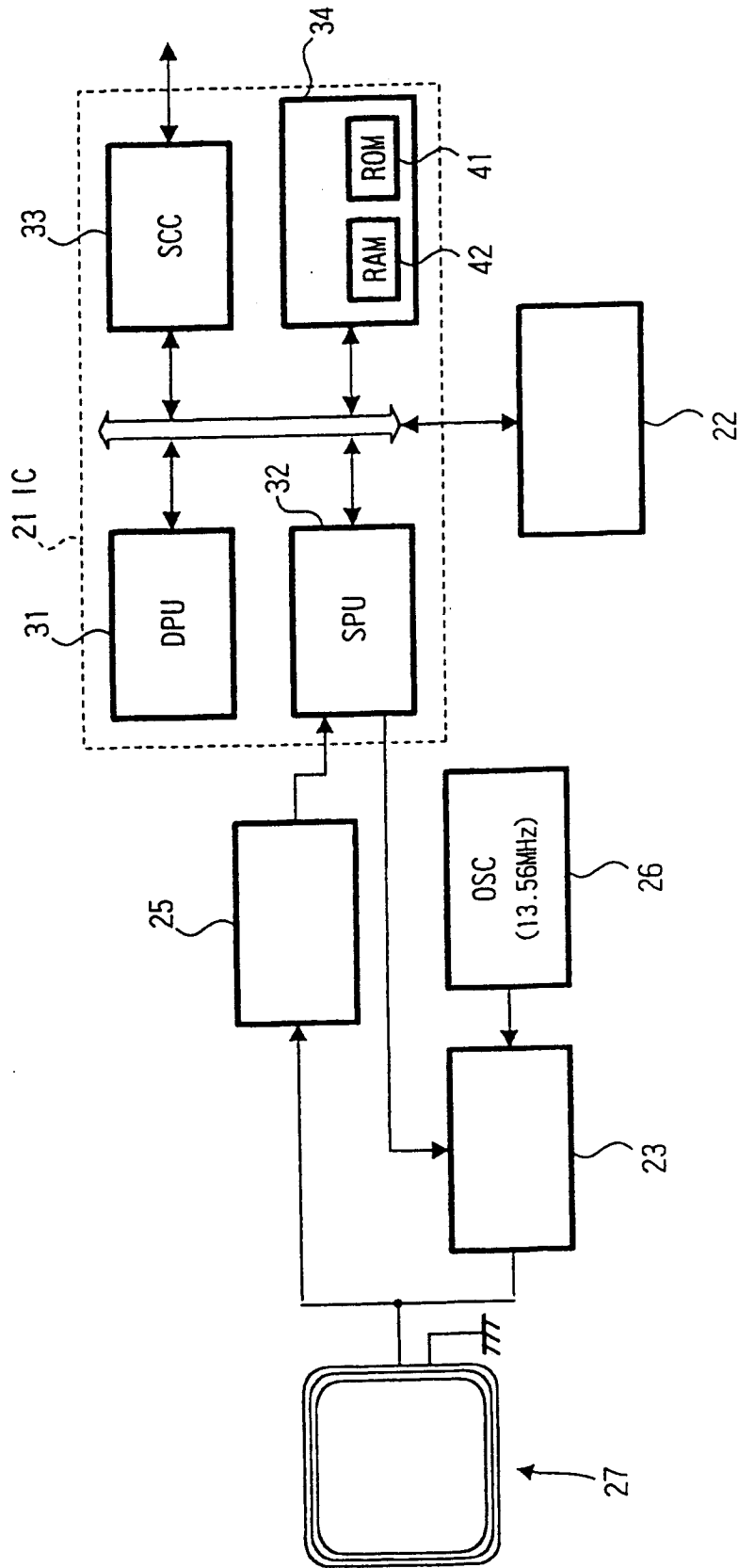


图 2

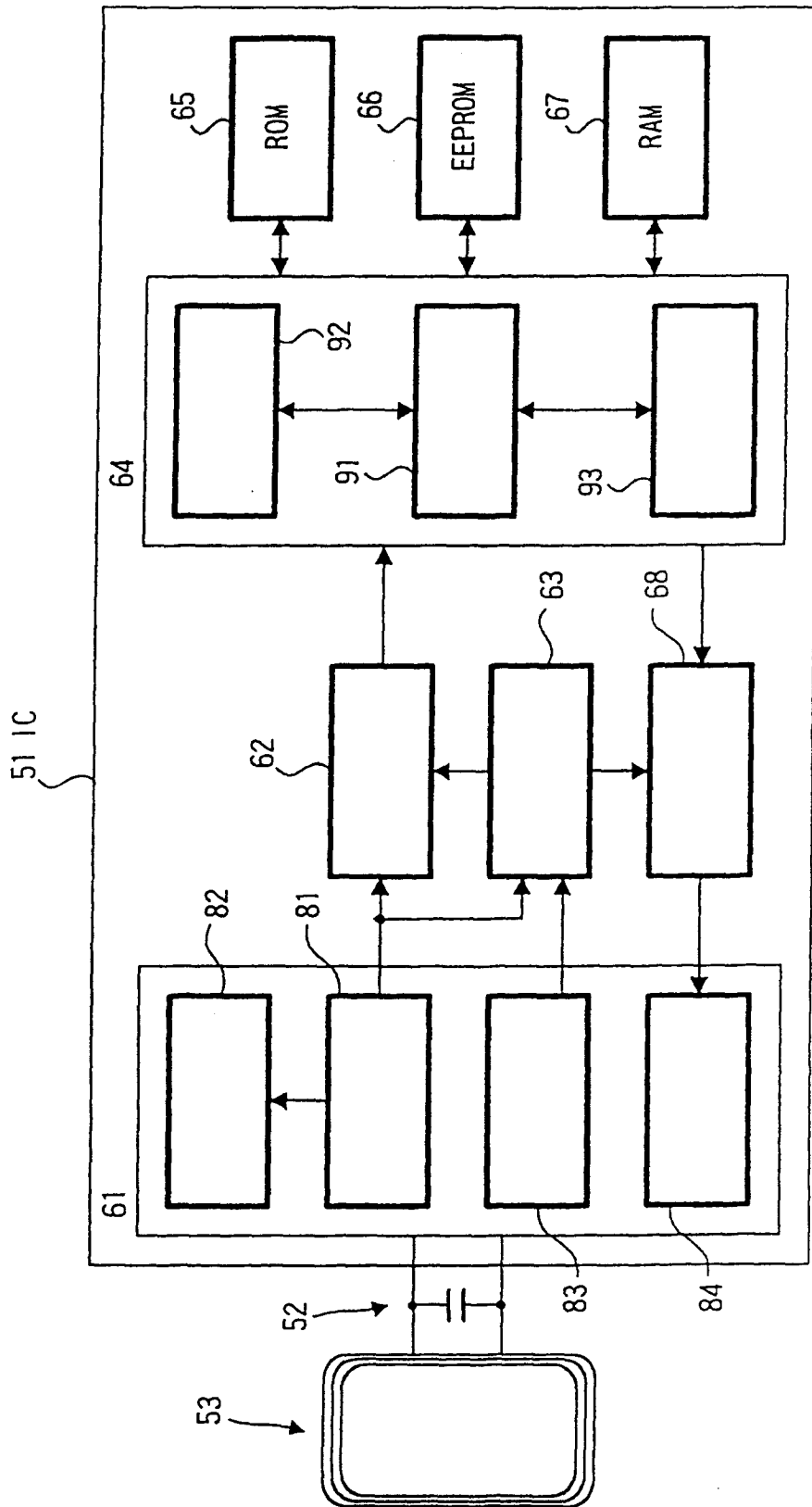


图 3

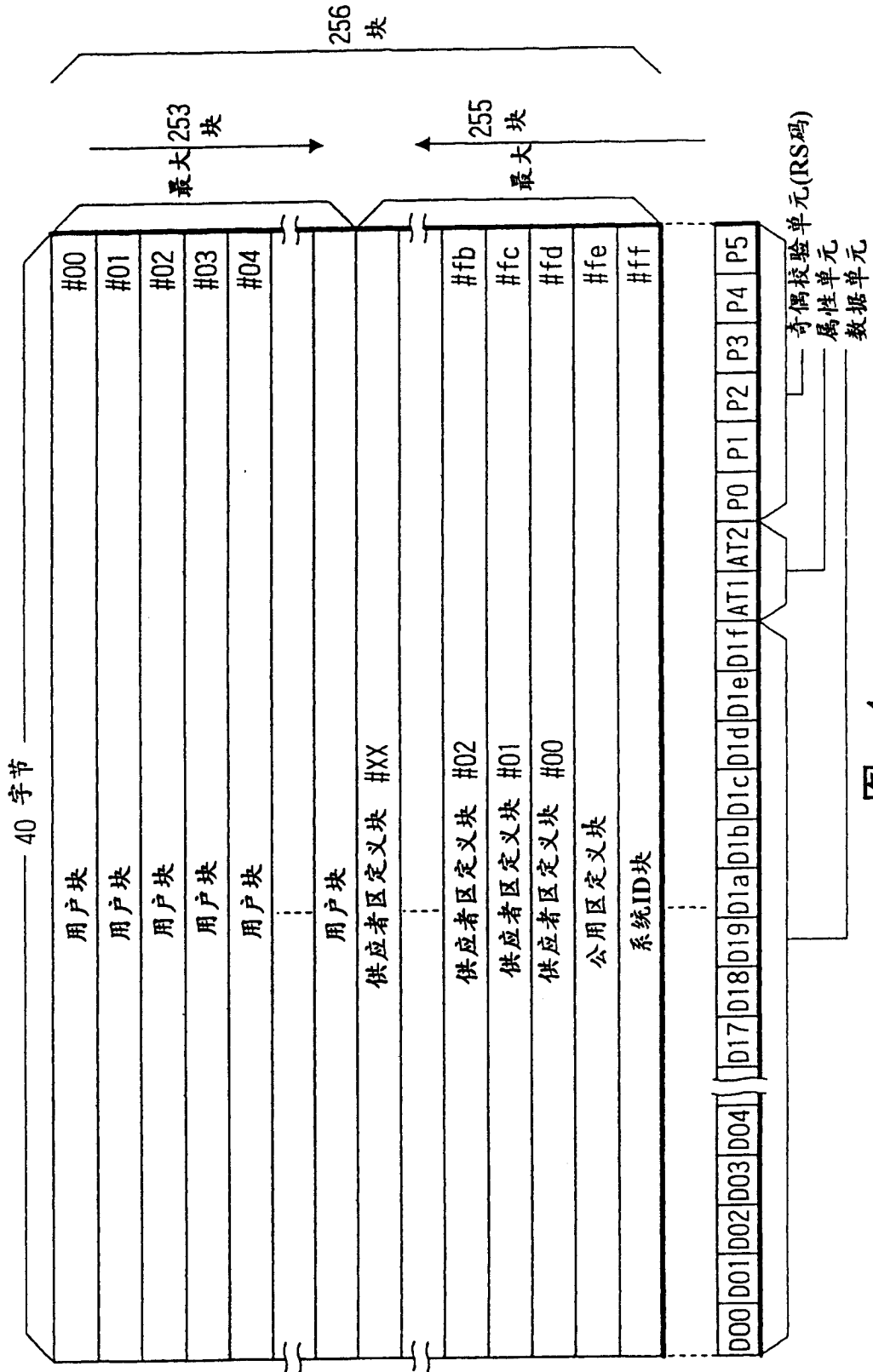


图 4

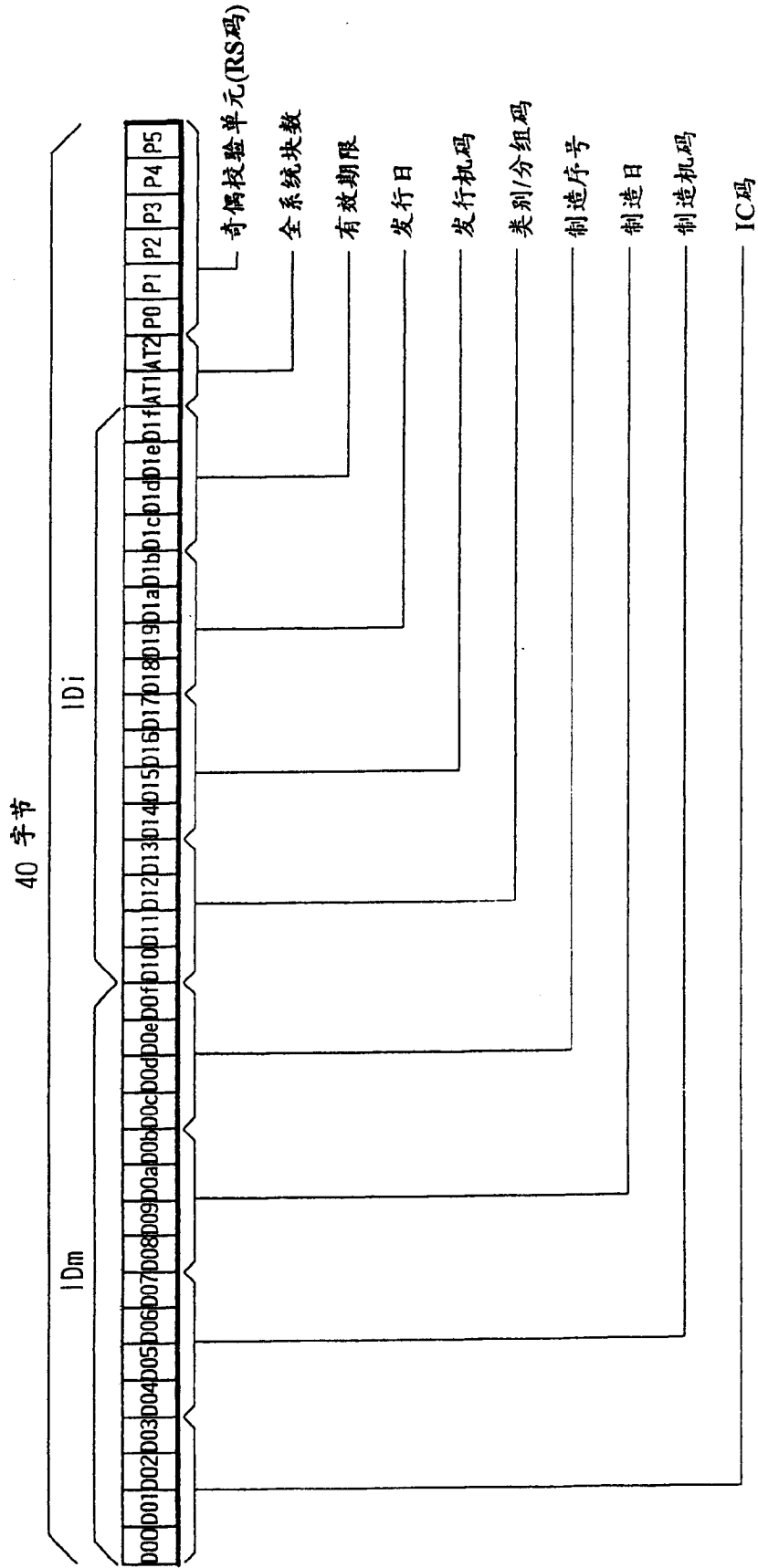


图 5

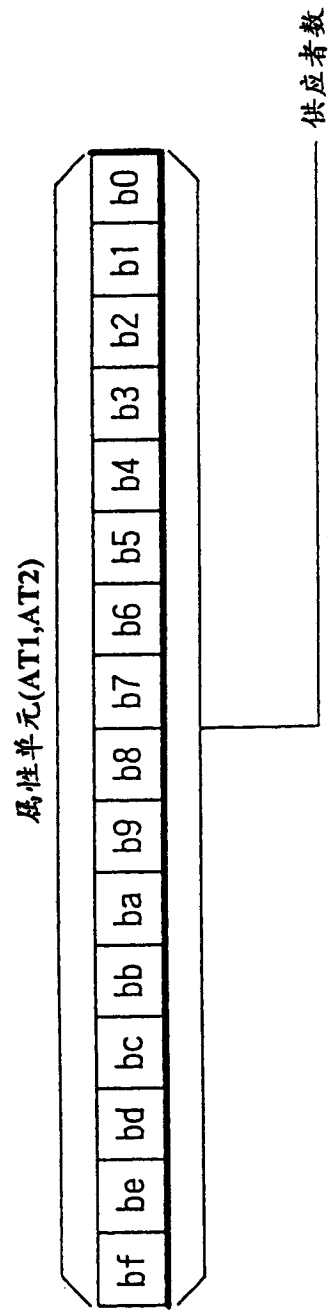


图 6

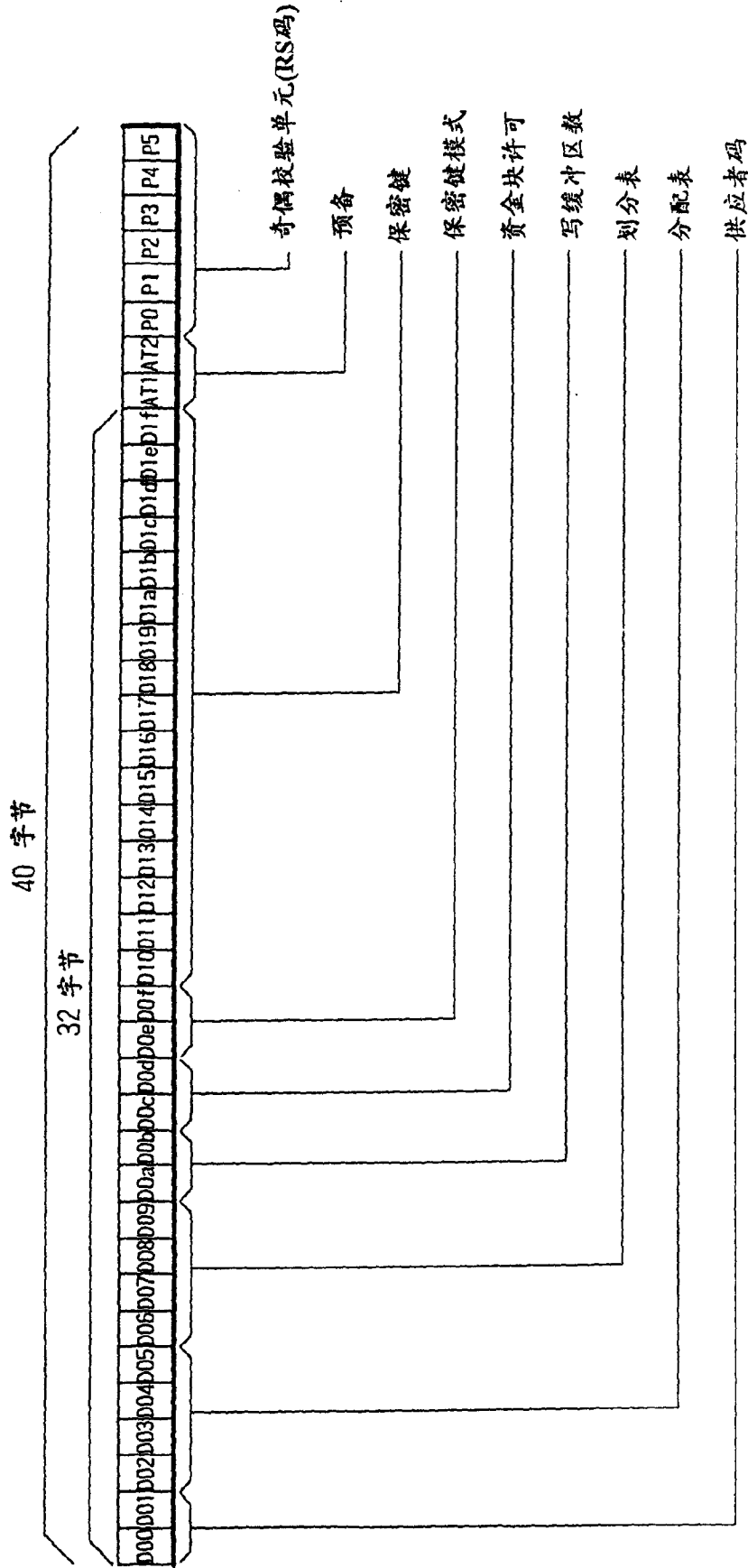


图 7

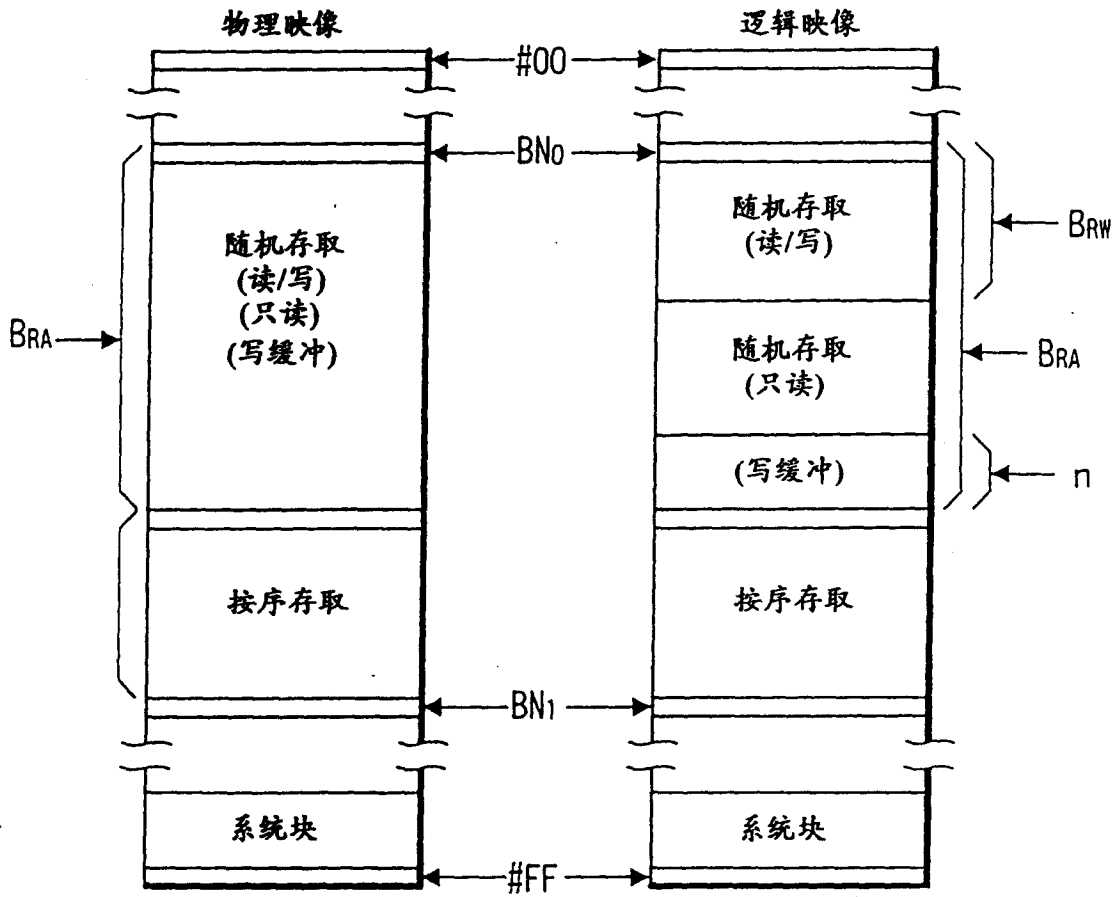


图 8

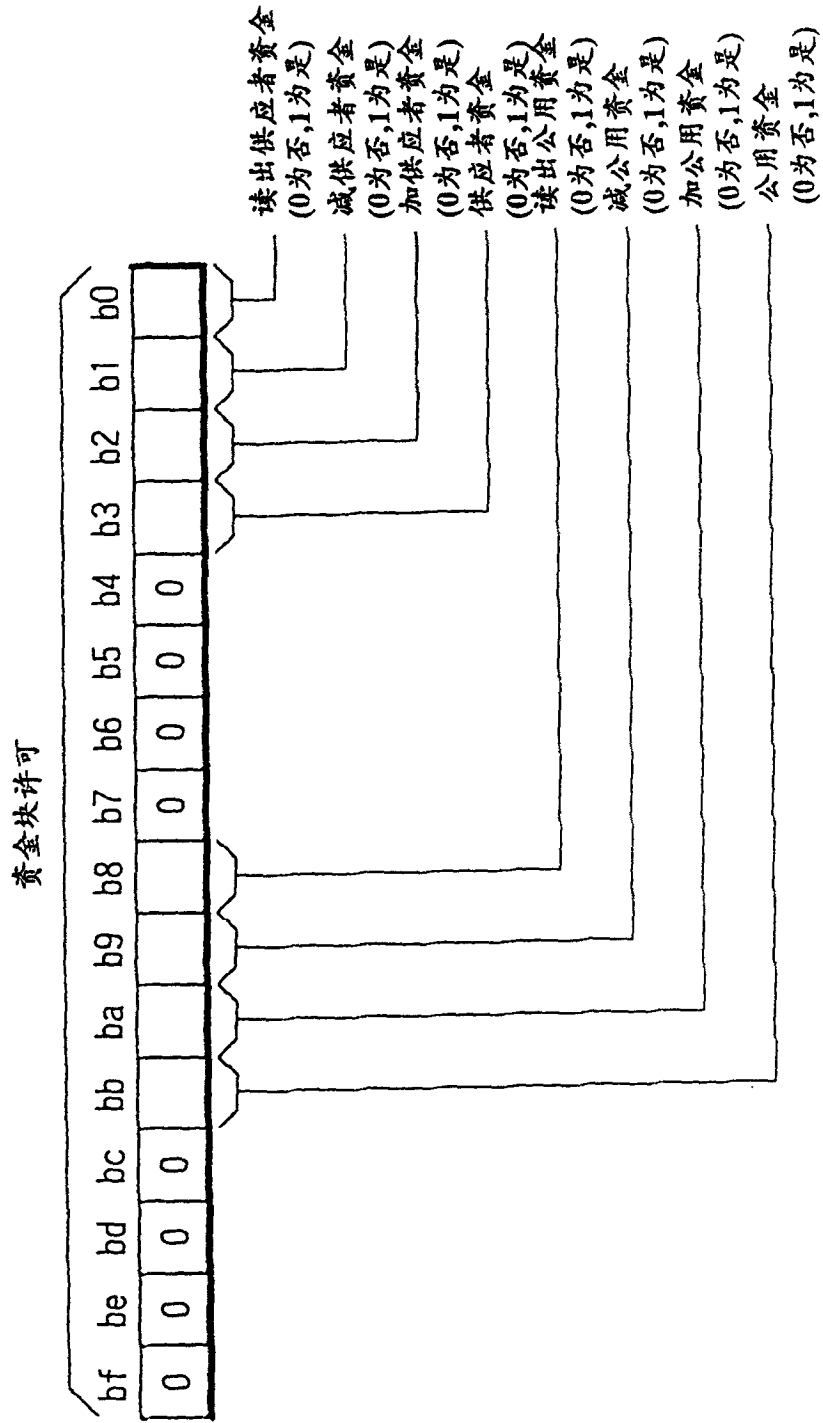


图 9

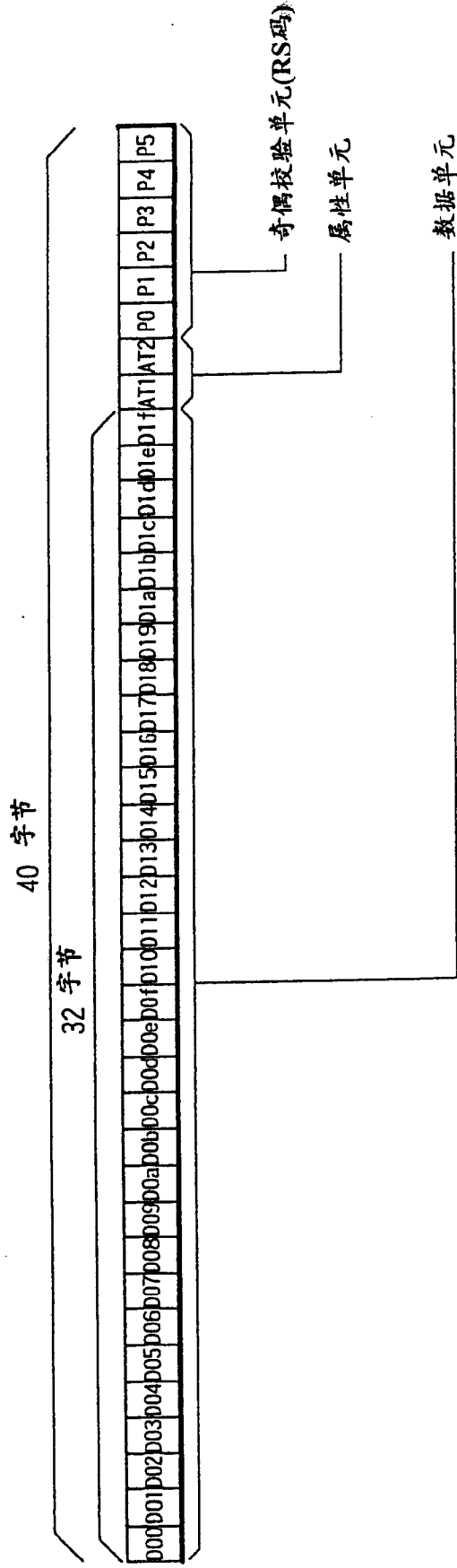


图 10

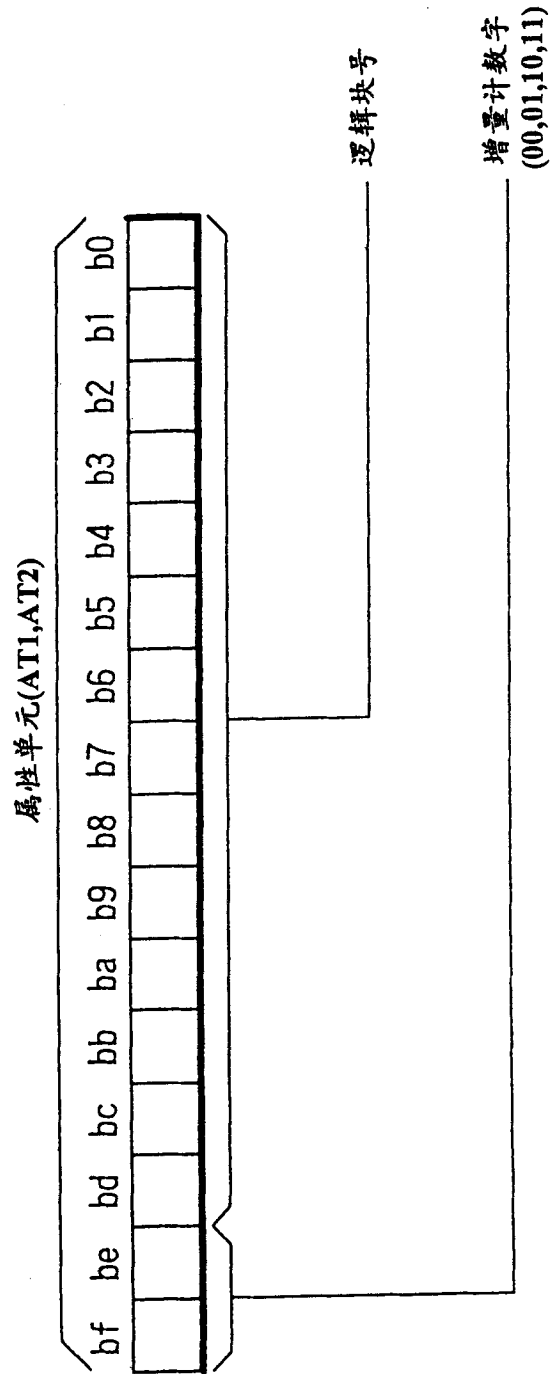


图 11

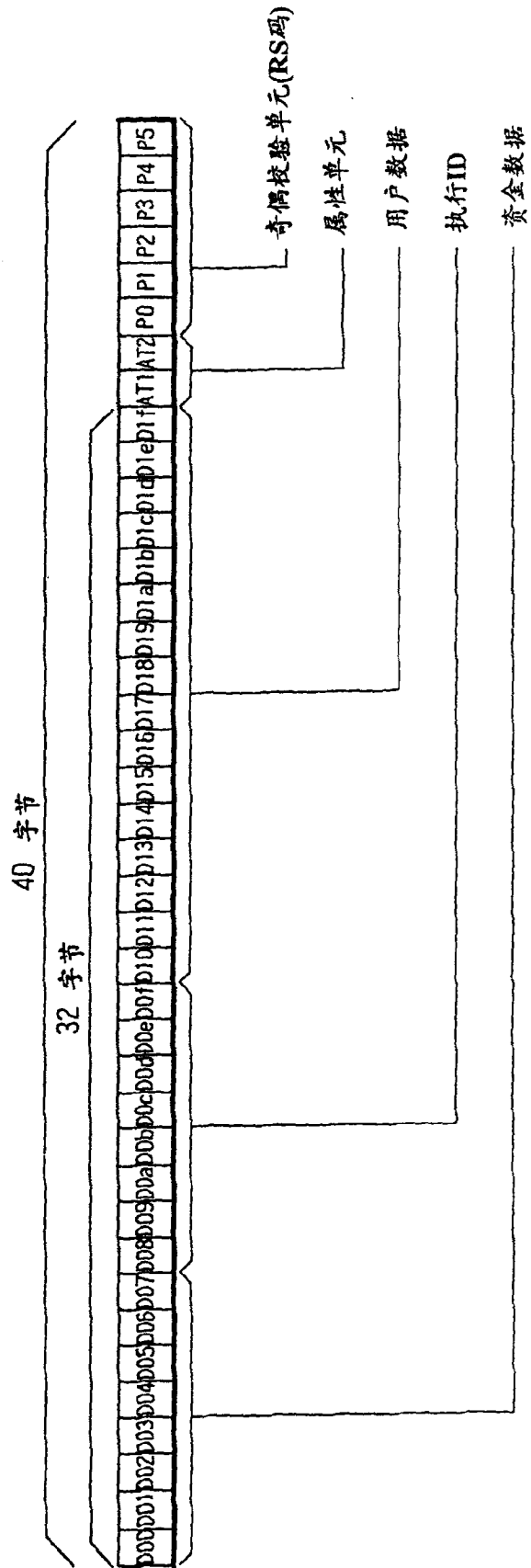


图 12

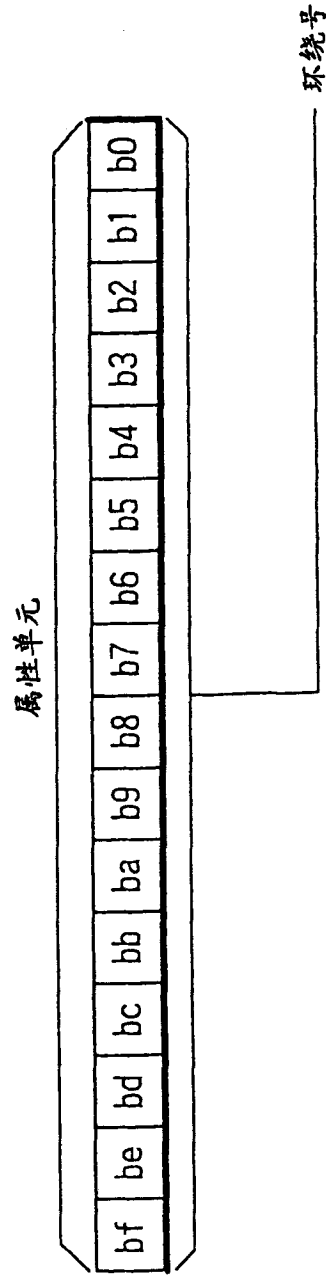


图 13

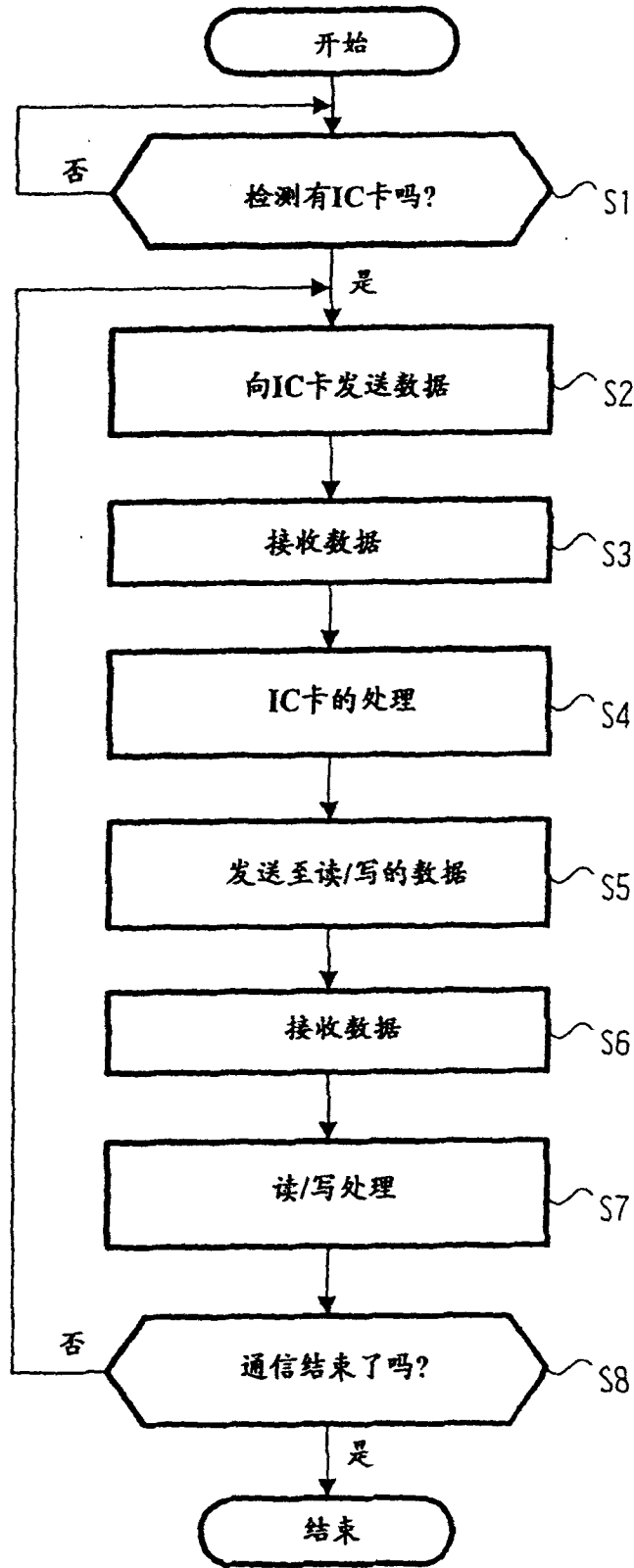


图 14

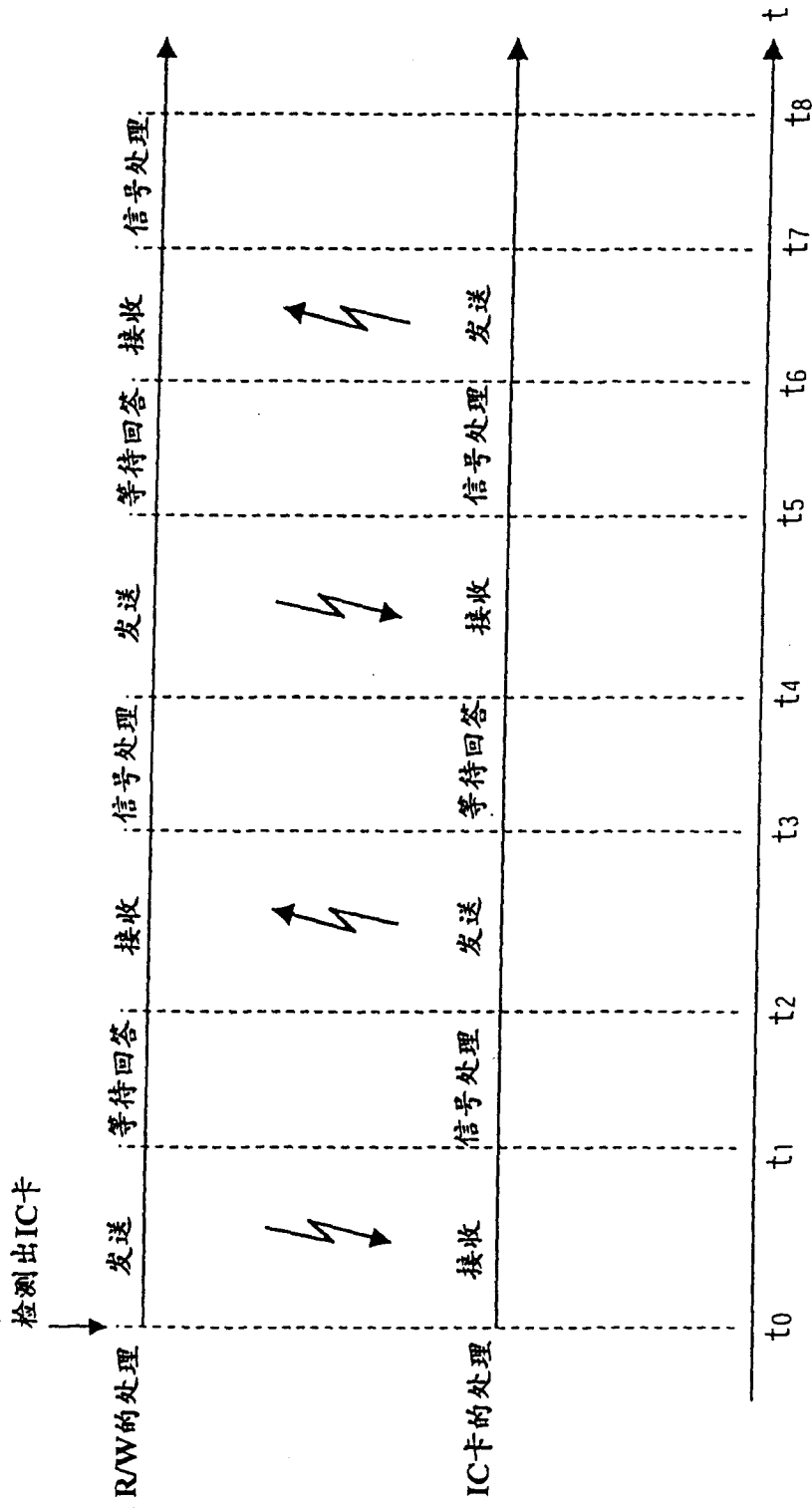
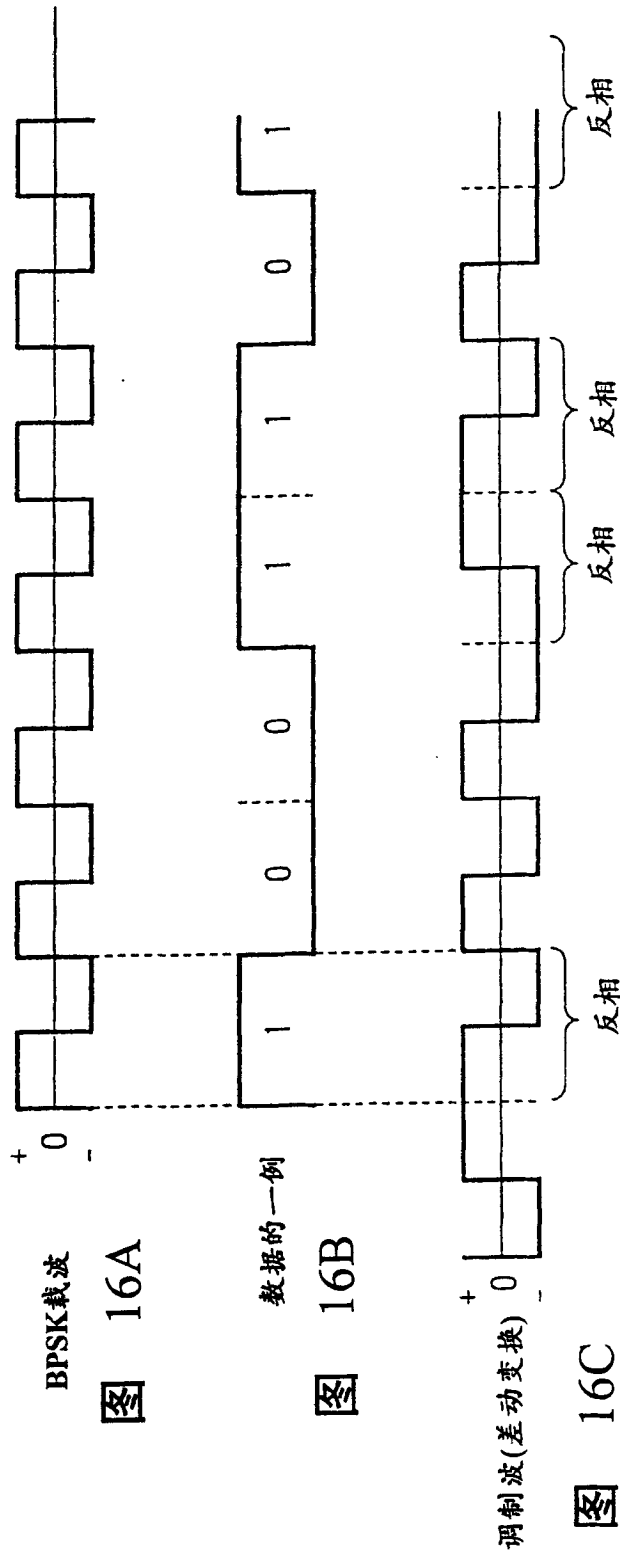


图 15



BPSK载波
图 16A

数据的一例
图 16B

调制波(差动变换)
图 16C

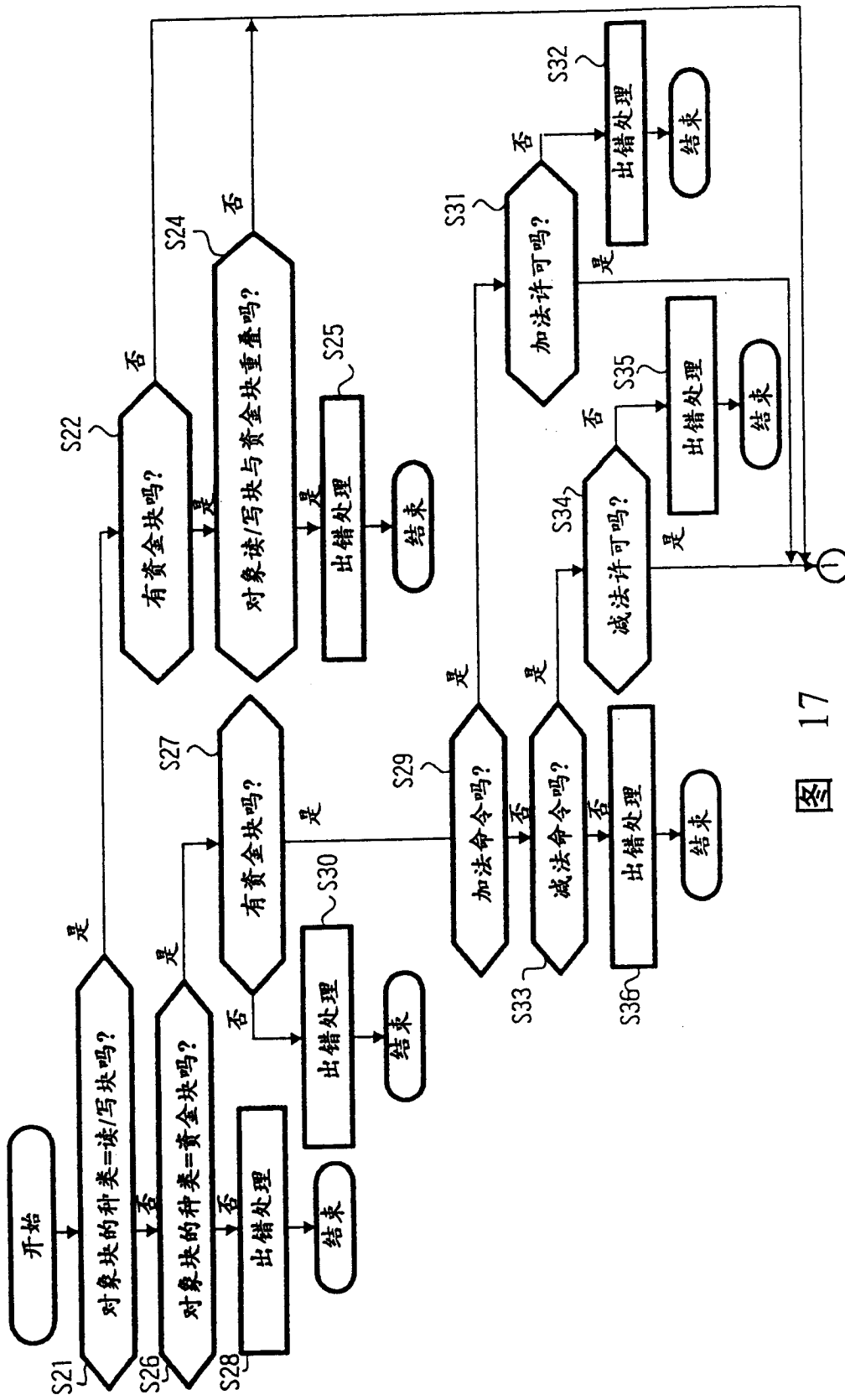


图 17

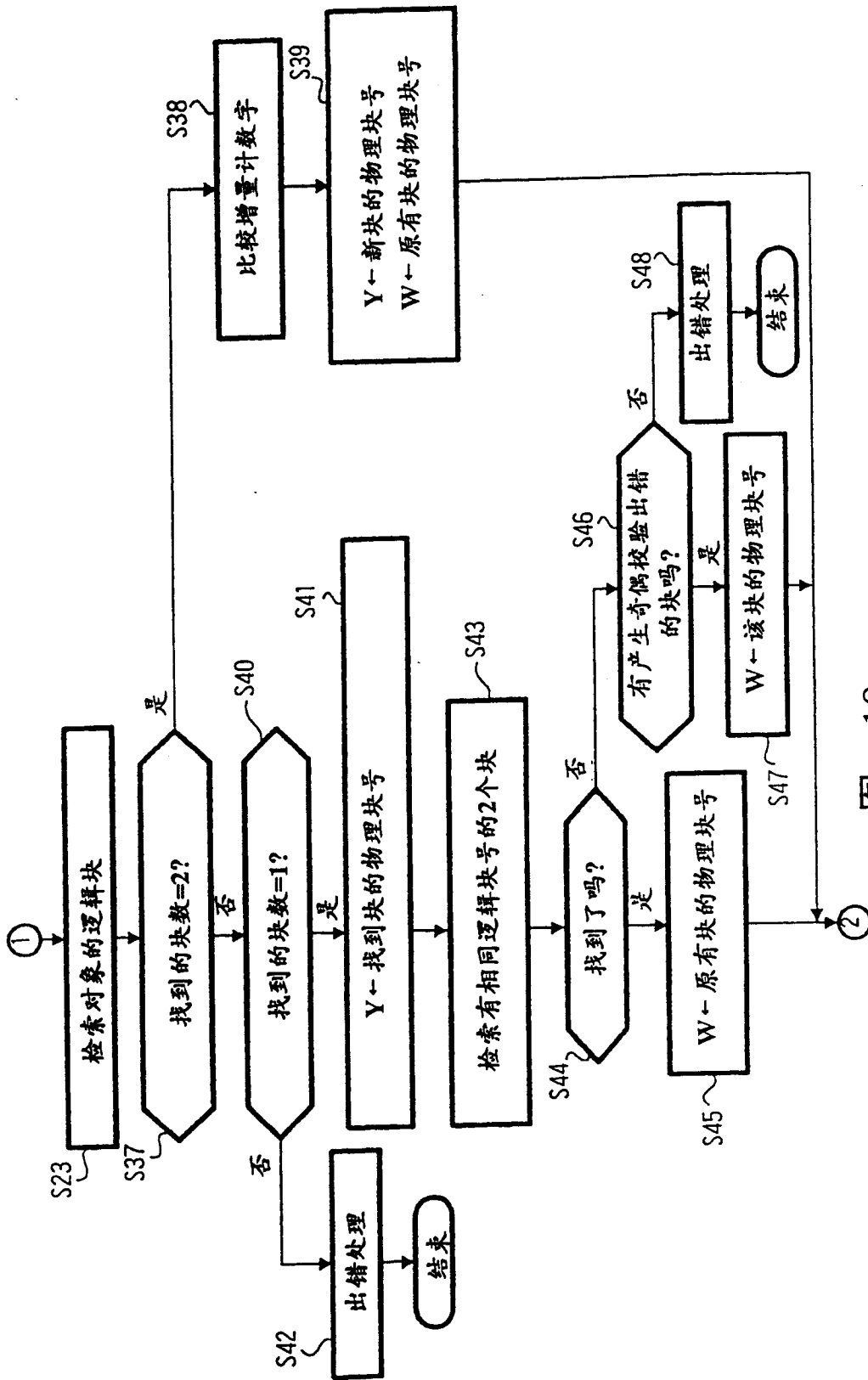


图 18

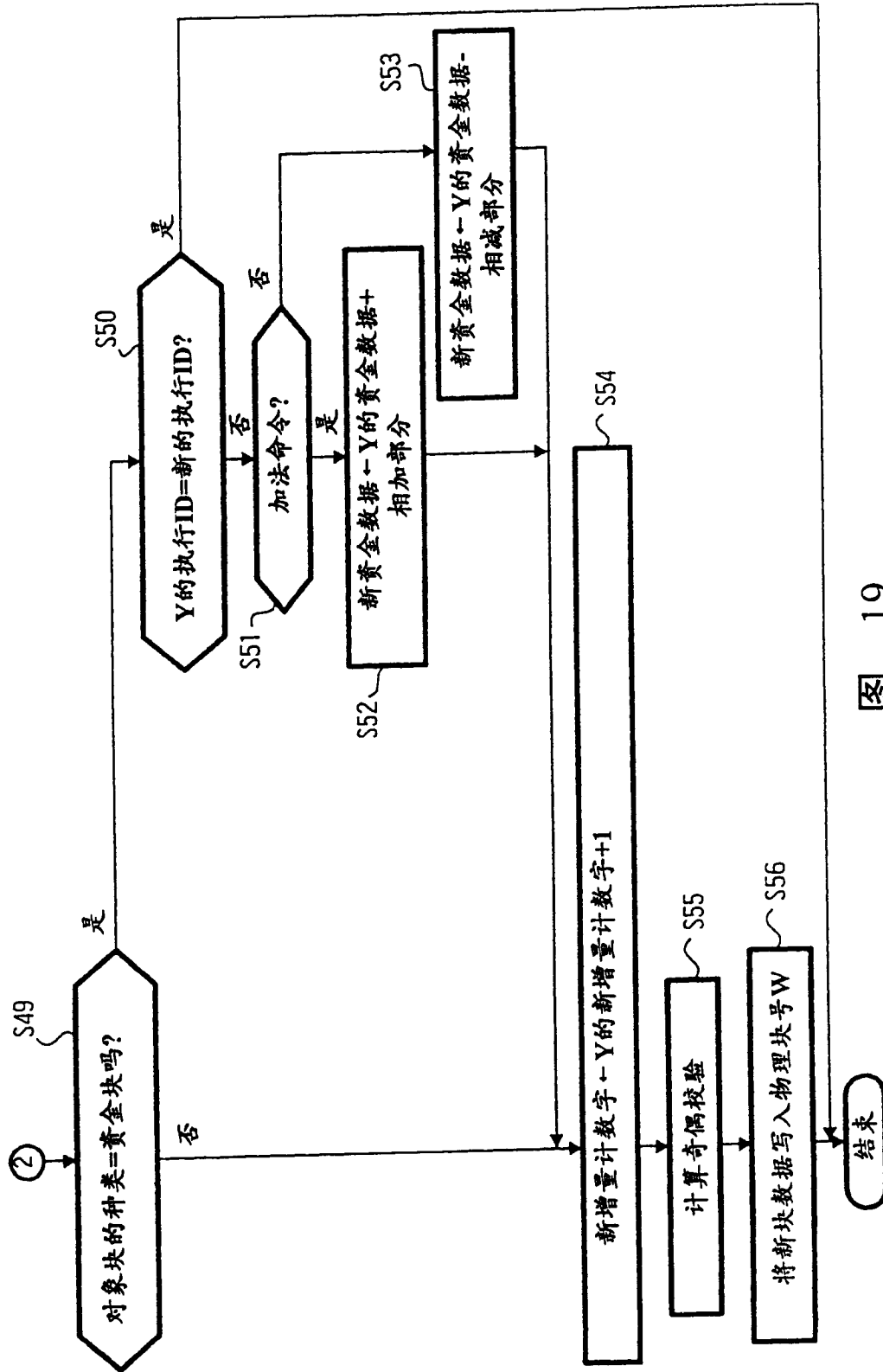


图 19

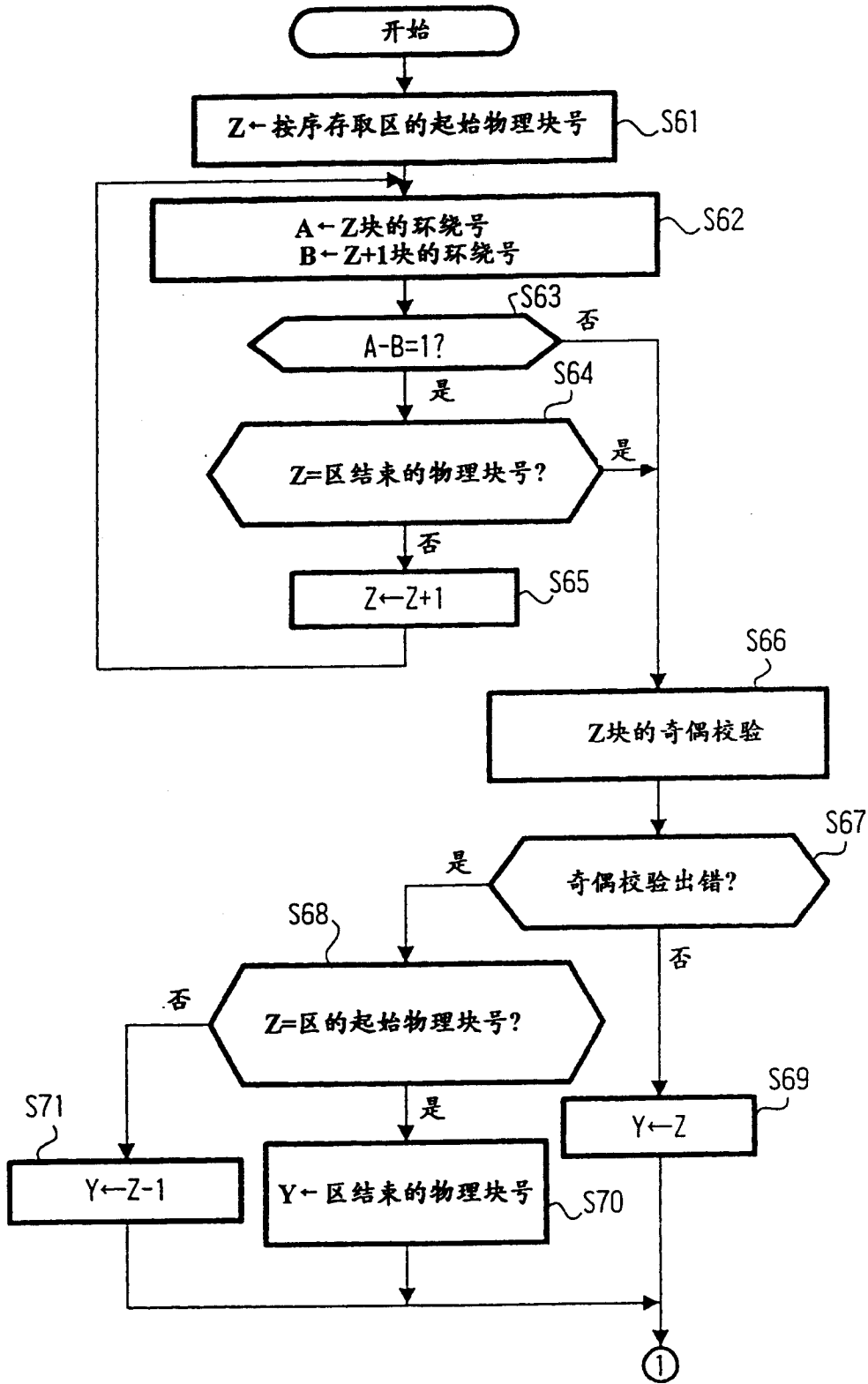


图 20

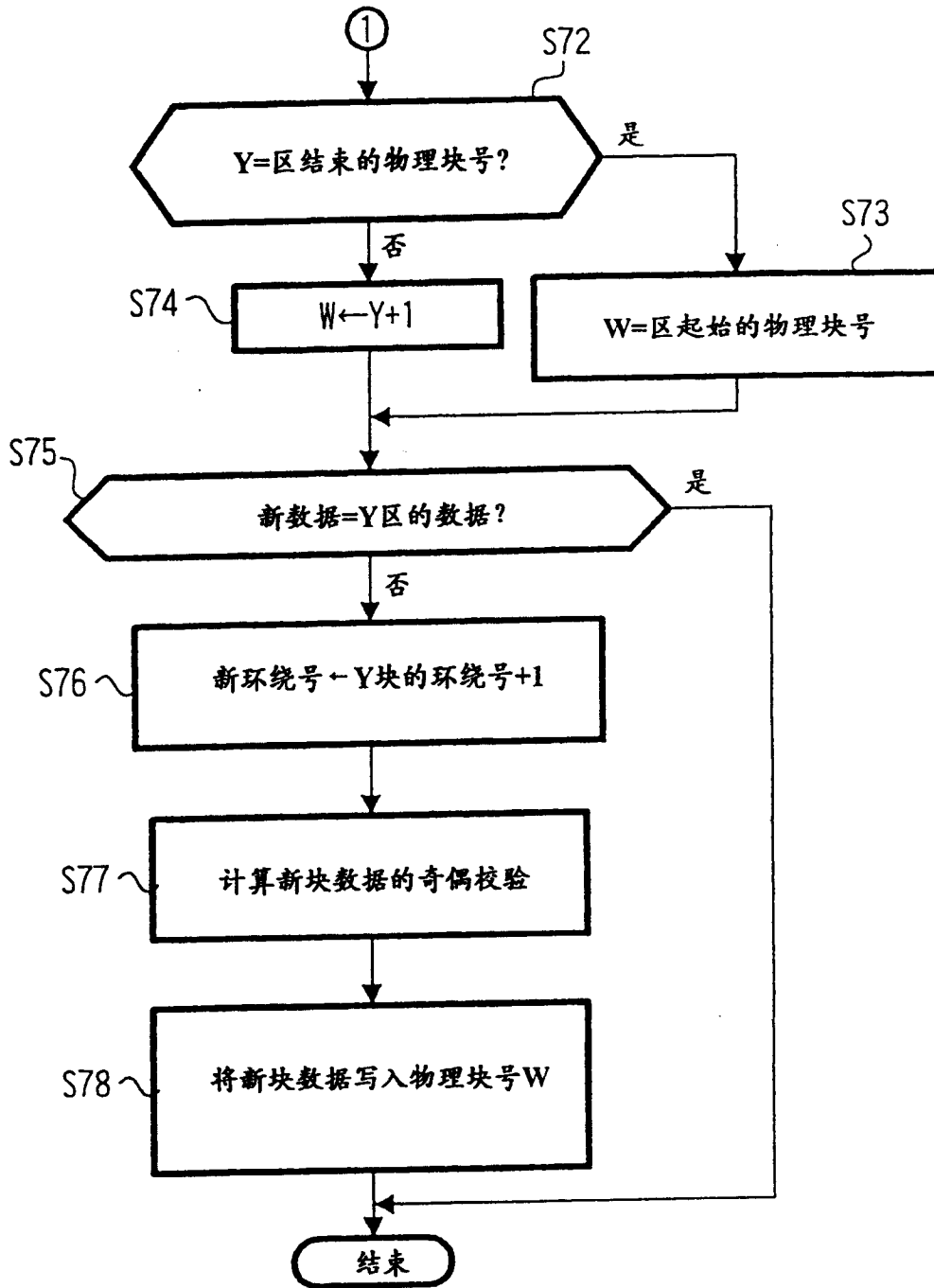


图 21

引用符号的说明 1……读 / 写 2…… IC 卡 3……控制器 21…… IC23…… 调制电路 25……解调电路 27……天线 51…… IC52……电容器 53……天线 61……RF 接口单元 62…… BPSK 解调电路 63……PLL 单元 64……运算单元 65……ROM66……EEPROM67……RAM68…… BPSK 调制电路 81……ASK 解调单元 82……稳压器 83……振荡电路 84……ASK 调制单元 91……定序器 92……加密 / 译码单元 93……奇偶校验运算单元