

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G11C 8/08 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년08월22일 10-0614640 2006년08월14일
--	-------------------------------------	--

(21) 출원번호 (22) 출원일자	10-2003-0066984 2003년09월26일	(65) 공개번호 (43) 공개일자	10-2005-0030468 2005년03월30일
------------------------	--------------------------------	------------------------	--------------------------------

(73) 특허권자	삼성전자주식회사 경기도 수원시 영통구 매탄동 416
(72) 발명자	박민상 경기도용인시기홍읍공세1리476-243 이유립 부산광역시연제구거제3동840번지현대아파트102동705호 장성진 경기도성남시분당구이매동122금강아파트104동704호
(74) 대리인	임창현 권혁수 송윤호 오세준

심사관 : 황은택

(54) 워드라인 부분활성화 커맨드를 갖는 반도체메모리장치

요약

본 발명은 반도체메모리장치에 관한 것이다.

본 발명은 커맨드를 이용하여 워드라인의 일부를 활성화하는 방법을 개시한다.

본 발명에 의하면, 워드라인의 일부를 활성화하기 위한 별도의 편을 필요로 하지 않는다는 장점이 있다.

대표도

도 3

색인어

워드라인, 커맨드, PXI발생기, 로우디코더, 커맨드디코더, 부분활성화

명세서

도면의 간단한 설명

도 1은 일반적인 반도체메모리장치의 블록도,

도 2a는 본 발명의 실시예에 따른 워드라인 부분활성화 커맨드를 갖는 반도체메모리장치의 구성을 보여주는 도면,

도 2b는 도 2a에서의 커맨드디코더(10)의 구성을 보여주는 도면,

도 3은 본 발명의 실시예에 따른 워드라인 부분활성화 커맨드를 갖는 반도체메모리장치의 블록도,

도 4a 내지 도 4c는 각 커맨드에 따른 주신호들(PR, PR1, PR2)을 생성하는 /CS, /RAS, /CAS, /WE 신호의 논리레벨값을 보여주는 도면,

도 5는 본 발명의 실시예에 따른 반도체메모리장치의 동작을 설명하기 위한 타이밍도이다.

본 발명에 따른 도면들에서 실질적으로 동일한 구성과 기능을 가진 구성요소들에 대하여는 동일한 참조부호를 사용한다.

도면의 주요부분에 대한 부호의 설명

10 : 커맨드디코더 20 : 로우디코더

22 : PXI발생기 24 : WLE(워드라인 인에이블)발생기

30a, 30b, 30c : 워드라인드라이버

40a, 40b, 40c, 40d : 서브메모리셀어레이

50a, 50b, 50c, 50d : 센스앰프

60a, 60b, 60c, 60d : 컨정션(CONJUNCTION)

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 반도체메모리장치에 관한 것으로, 더욱 상세하게는 커패시터에 전하의 형태로 저장되는 정보를 갖는 다이내믹 랜덤 액세스 메모리(Dynamic Random Access Memory: DRAM)에 관한 것이다.

컴퓨터의 기억장치로 많이 사용되는 메모리 반도체에는 랜덤 액세스 기억장치인 램(RAM)과 판독 전용 기억장치인 롬(ROM)이 있고, 램에는 일반적으로 동적 램인 디램(DRAM)과 정적 램인 에스램(Static Random Access Memory:SRAM)이 있다.

에스램은 값이 비싼 반면 처리속도도 디램에 비해 빠르게 동작되는 특성을 나타내기 때문에, 빠른 처리속도가 필요한 소규모 외부 및 내부 캐시(cache) 기억장치에 사용하고 있으며, 디램은 캐시 기억장치에 비해 다소 속도가 떨어져도 무방한 일반적인 기억장치에 사용된다.

DRAM은 전원이 차단될 경우 저장되어 있는 자료가 소멸되는 특성이 있는 휘발성 기억소자이며, 시간이 지나가면 축적된 전하가 감소되기 때문에 전원이 차단되지 않더라도 저장된 자료가 자연히 소멸되는 단점이 있다. 따라서 일정 시간마다 기억된 자료를 유지하기 위하여 리프레시(refresh)가 필요하며, 이를 위한 제어회로가 시스템 측에 탑재되어야 한다. 반면에 전력 소모가 적고, 가격이 낮으며 집적도가 매우 높아 대용량 기억장치에 많이 사용된다.

도 1은 일반적인 반도체메모리장치의 블록도이다.

도 1에서와 같은 워드라인 활성화구조를 갖는 반도체메모리장치는 대한민국 공개특허 제 10-2002-33883호, 대한민국 공개특허 제 10-2002-84893호, 공개된 대한민국 특허출원 제 10-2002-36252호 등에 상세히 개시되어 있다.

도 1을 참조하면, DRAM 장치는 행들과 열들의 매트릭스 형태로 배열된 복수 개의 서브메모리셀어레이들(40a, 40b, 40c, 40d)을 포함하며, 각 서브메모리셀어레이들(40a, 40b, 40c, 40d)은 복수 개의 워드라인들(일부만 도시), 복수 개의 비트라인쌍들(미도시) 그리고 상기 워드라인들과 상기 비트라인들의 교차영역들에 배열된 복수 개의 메모리셀들(미도시)을 갖는다.

각 비트라인 방향으로 배열된 서브메모리셀어레이들(40a, 40b, 40c, 40d) 사이에는 센스앰프들(50a, 50b, 50c, 50d)이 배치된다. 상기 센스앰프들(50a, 50b, 50c, 50d)은 인접한 서브메모리셀어레이들(40a, 40b, 40c, 40d)에 의해서 공유된다.

계속해서 도 1을 참조하면, 각 서브메모리셀어레이(40a, 40b, 40c, 40d)의 양측에는 워드라인 방향으로 워드라인 드라이버들(sub-word line drivers, SWDs; 30a, 30b, 30c)이 배치된다.

각 워드라인드라이버(30a, 30b, 30c)는 WLE발생기(24)로부터의 WLE_j신호 및 PXI 발생기(22)로부터의 PX_i 신호에 응답하여 대응하는 워드라인을 선택한다. 비트라인 방향으로 인접한 워드라인 드라이버들 사이에는 컨정션 영역들(conjunction regions; 60a, 60b, 60c)이 배치된다.

도 1에서 볼 수 있는 바와 같이, 로우액티브 커맨드가 인가되고 로우디코더(20)의 어드레스디코딩에 의해 PX<0>와 WLE<0>가 선택되면 워드라인 드라이버(30a)와 워드라인 드라이버(30c)가 구동되어 입력된 어드레스에 대응하는 워드라인이 활성화된다.

또한, 도 1에 미도시 하였지만 로우액티브(Row Active) 커맨드가 인가되고 로우디코더(20)의 어드레스디코딩에 의해 PX<0>와 WLE<0>가 선택 되면 워드라인 드라이버(30z)와 워드라인 드라이버(30b)와 워드라인 드라이버(30d)가 구동되어 입력된 어드레스에 대응하는 워드라인(WL<0>)이 활성화 된다.

도 1에서 워드라인은 워드라인세그먼트(WL<0_1>)과 워드라인세그먼트(WL<0_2>)의 두 개의 워드라인세그먼트로 구분되어 있으며, 이들 두 워드라인세그먼트들이 각각 워드라인 드라이버(30a)와 워드라인 드라이버(30c)의 구동에 의해 동시에 활성화된다.

메모리 디바이스 동작 및 사용에 있어 전류소모량은 중요한 고려사항이며, 따라서 메모리의 설계시에 전류의 양을 줄이는 것은 설계자의 주요 관심사 중의 하나이다.

그런데, 도 1에서 볼 수 있는 바와 같이 종래의 반도체메모리장치는 커맨트디코더에 의해 디코딩된 로우액티브(ROW ACTIVE)신호에 의해 어드레스가 입력되고 어드레스에 대응하는 워드라인 전체가 활성화된다.

그런데 반도체메모리장치의 어느 워드라인이 활성화되고 그에 따라 활성화되는 서브 메모리 셀 어레이에서 모든 서브 메모리 셀 어레이에 데이터를 읽거나 쓰는 것은 아니다. 즉, 실제로 데이터를 읽거나 쓰는 서브 메모리 셀 어레이만을 활성화하는 것이 아니라 메모리 셀 어레이에서 동일한 로우(row)를 갖는 모든 서브 메모리 셀 어레이를 활성화하는 것이다. 따라서, 데이터를 읽고 쓰기 위해 필요한 워드라인의 일부만을 활성화하여 사용하고자 할 경우에도 워드라인 전체를 활성화하여야 하므로, 워드라인의 일부만을 활성화하여 사용하는 경우에 비하여 많은 소비전류가 필요하게 된다.

따라서, 상기와 같이 이러한 소비전류문제를 해소하기 위해 메모리 사용자가 한번에 메모리의 특정부분을 사용하거나 절반 또는 1/4을 사용하도록 하는 방법이 제안되고 있다. 메모리의 소비전류를 줄이기 위해 한번에 메모리의 일부분만을 활성화하는 방법 중에는 특정 워드라인 영역만 활성화하는 방법이 있다.

특정 워드라인 영역만 활성화하는 방법은 일반적으로 데이터의 읽고 쓰는 동작이 필요한 센스앰프 영역을 설정하고 해당 센스앰프 영역에 대응하는 워드라인만을 활성화하는 방법이다. 이를 위하여 해당 센스앰프 영역을 선택하기 위한 추가어드레스입력이 필요하다. 예컨대, 센스앰프 영역을 두 개로, 워드라인 영역도 2개로 나누게 되면 이에 따라 1개의 추가어드레스를, 4개의 구분을 지으려면 2개의 추가어드레스 입력이 필요하다.

그러나 이러한 방법은 전류를 감소시키는 효과가 있는 반면에 활성화영역을 구분하기 위한 추가어드레스가 필요하고, 어드레스의 추가는 어드레스핀의 추가 및 그 외에 신호선의 추가 등 칩의 설계를 복잡하게 만든다는 문제점이 있다.

또한 저장된 데이터를 유지하는 동작인 리프레시(refresh) 동작에 있어서 구분된 각 워드라인 영역들을 동시에 리프레시(refresh)하기 위한 별도의 회로가 필요하다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기의 문제점을 해결하기 위하여 창안된 것으로, 본 발명의 목적은 핀을 추가하지 않고서도 워드라인을 부분적으로 활성화할 수 있는 반도체메모리장치를 제공하는데 있다.

발명의 구성 및 작용

상기의 목적을 달성하기 위한 본 발명의 구성은 반도체메모리장치의 워드라인 활성화방법에 있어서, 커맨드와 로우어드레스를 입력받는 단계; 상기 입력된 로우어드레스를 디코딩하여 로우어드레스에 대응하는 워드라인을 선택하는 단계; 상기 입력된 커맨드를 디코딩하여 상기 선택된 워드라인의 복수 개의 세그먼트들 중 일부를 선택하여 활성화하는 단계;를 포함하는 것을 특징으로 한다.

바람직한 실시예에 있어서, 상기 선택된 워드라인의 전체를 동시에 리프레시(Refresh)하는 단계를 포함한다.

상기의 목적을 달성하기 위한 본 발명의 구성은 또한 반도체메모리장치에 있어서, 데이터를 저장하기 위한 서브메모리셀 어레이들과; 상기 서브메모리셀어레이들과 연결되며, 각각 복수 개의 세그먼트들로 구성되는 워드라인들과; 입력된 커맨드를 디코딩하기 위한 커맨드디코더와; 입력된 어드레스를 디코딩하여 상기 워드라인들 중 어느 하나를 선택하기 위한 로우디코더;를 구비하며, 상기 커맨드디코더는 상기 로우디코더에 의해 선택된 워드라인의 복수 개의 세그먼트들 중 일부 세그먼트를 활성화하는 신호를 발생시키는 부분활성화신호 발생기를 구비하는 것을 특징으로 한다.

바람직한 실시예에 있어서, 상기 선택된 워드라인은 두 개의 세그먼트가 동시에 리프레시(refresh)된다.

상기의 목적을 달성하기 위한 본 발명의 다른 구성은 반도체메모리장치에 있어서, 데이터를 저장하기 위한 서브메모리셀 어레이들과; 상기 서브메모리셀어레이들과 연결되며, 각각 복수 개의 세그먼트들로 구성되는 워드라인들과; 상기 워드라인들을 구동하기 위하여 워드라인의 각 세그먼트별로 구비되는 워드라인드라이버들과; 커맨드를 디코딩하기 위한 커맨드디코더와; 입력된 어드레스를 디코딩하여 상기 워드라인들 중 어느 하나를 선택하기 위한 로우디코더;를 구비하며, 상기 커맨드디코더는 상기 워드라인드라이버들 중 일부 워드라인드라이버들을 활성화하며, 상기 로우디코더에 의해 선택된 워드라인의 복수 개의 세그먼트들 중 상기 활성화된 워드라인드라이버들에 의해 구동되는 세그먼트들만이 활성화되는 것을 특징으로 한다.

(실시예)

본 발명은 추가어드레스의 입력이 없이도 로우어드레스에 의해 선택된 워드라인의 일부만을 활성화하는 방법에 관한 것이다.

이하 첨부한 도면을 참조하여 본 발명의 실시예를 상세히 설명한다.

본 발명의 실시예에서는 각 워드라인마다 두 개의 워드라인세그먼트를 가지며, 상기 워드라인의 워드라인세그먼트들 중 하나의 워드라인세그먼트만을 활성화하기 위한 커맨드와 그 나머지를 활성화하기 위한 커맨드를 갖는 반도체 메모리장치를 예로 들어 설명한다.

도 2a는 본 발명의 실시예에 따른 워드라인 부분활성화 커맨드를 갖는 반도체메모리장치의 구성을 보여주는 도면이고, 도 2b는 도 2a에서의 커맨드디코더(10)의 구성을 보여주는 도면이며, 도 3은 본 발명의 실시예에 따른 워드라인 부분활성화 커맨드를 갖는 반도체메모리장치의 블록도이다.

도면들을 참조하면, 본 발명의 실시예에 따른 반도체메모리장치는 워드라인드라이버(30a, 30b, 30c), 서브메모리셀어레이(40a, 40b, 40c, 40d), 센스앰프(50a, 50b, 50c, 50d) 등을 구비하는 메모리셀어레이영역과; 커맨드디코더(10)와; 로우디코더(20);를 구비한다.

상기 메모리셀어레이는 도 3에서 볼 수 있는 바와 같이, 서브메모리셀어레이들(40a, 40b, 40c, 40d)과; 워드라인방향과 수직방향으로 서브메모리셀어레이들(40a, 40b, 40c, 40d)측면에 배치되는 센스앰프들(50a, 50b, 50c, 50d)과; 각 서브메모리셀어레이(40a, 40b, 40c, 40d)의 양측에 워드라인 방향으로 배치되는 워드라인 드라이버들(sub-word line drivers, SWDs; 30a, 30b, 30c)과; 워드라인방향과 수직방향으로 워드라인 드라이버들의 측면에 배치되는 컨정션 영역들(conjunction regions; 60a, 60b, 60c)을 갖는다.

상기 커맨드디코더(10)는 /CS, /RAS, /CAS, /WE 신호를 입력으로 하여 커맨드(PR), 커맨드(PR1), 커맨드(PR2)를 디코딩하는 디코더(11)와 상기 커맨드(PR), 커맨드(PR1), 커맨드(PR2)를 입력으로 하여 워드라인활성화신호(PRD), 제 1 부분활성화신호(Partial_1), 제 2부분활성화신호(Partial_2)를 출력하는 부분활성화신호 발생기(12)로 구성된다.

본 발명의 실시예에 따른 반도체메모리장치는 로우디코더(20)에 의해 선택된 워드라인 전체를 활성화하는 커맨드 이외에도 상기 워드라인의 일부를 활성화하는 커맨드를 갖는다. 즉, 로우디코더(20)의 디코딩에 의해 PX<0>와 WLE<0>에 대응하는 워드라인(WL<0>)이 선택될 때, 선택되는 워드라인(WL<0>) 전체를 활성화하기 위한 커맨드(PR) 외에 어드레스디코딩에 의해 선택된 워드라인(WL<0>)의 두 개의 워드라인세그먼트들(WL<0_1>, WL<0_2>) 중 하나의 워드라인세그먼트(WL<0_1>)만을 활성화하는 커맨드(PR1)와 나머지 워드라인세그먼트(WL<0_2>)를 활성화하는 커맨드(PR2)를 갖는다.

도 4a 내지 도 4c는 각각 커맨드(PR), 커맨드(PR1), 커맨드(PR2)가 입력되기 위한 /CS, /RAS, /CAS, /WE 신호의 논리레벨값을 보여주는 도면이다.

상기 도 4a 내지 도 4c에서 볼 수 있는 바와 같이, 본 발명의 실시예에 따른 반도체메모리장치에서는 /CS의 논리값이 로우(Low), /RAS의 논리값이 로우(Low), /CAS의 논리값이 하이(High), /WE의 논리값이 하이(High)인 경우 커맨드(PR)이 되고, /CS의 논리값이 로우(Low), /RAS의 논리값이 하이(High), /CAS의 논리값이 하이(High), /WE의 논리값이 로우(Low)인 경우 커맨드(PR1)이 되며, /CS의 논리값이 로우(Low), /RAS의 논리값이 하이(High), /CAS의 논리값이 하이(High), /WE의 논리값이 하이(High)인 경우 커맨드(PR2)가 된다.

입력된 어드레스에 대응하는 워드라인(WL<0>)이 선택되면, 상기 커맨드(PR)와 커맨드(PR1)와 커맨드(PR2)들에 의해 선택된 상기 워드라인(WL<0>)의 워드라인세그먼트들(WL<0_1>, WL<0_2>) 전부를 활성화 할 것인지 또는 일부만을 활성화할 것인지가 결정된다.

도 5는 본 발명의 실시예에 따른 반도체메모리장치의 동작을 설명하기 위한 타이밍도이다.

어드레스와 함께 커맨드(PR)이 입력된 경우의 동작을 도 2a 내지 도 5를 참조하여 설명하면 다음과 같다.

먼저 /CS의 논리값이 로우(Low), /RAS의 논리값이 로우(Low), /CAS의 논리값이 하이(High), /WE의 논리값이 하이(High)레벨로 커맨드디코더(10)에 입력되면 디코더(11)는 커맨드(PR)을 부분활성화신호 발생기(12)로 출력하고, 부분활성화신호 발생기(12)는 워드라인활성화신호(PRD), 제 1 부분활성화신호(Partial_1), 제 2부분활성화신호(Partial_2) 모두를 하이레벨로 출력한다.

이중 워드라인활성화신호(PRD)는 로우디코더(20)에 입력되며, 제 1 부분활성화신호(Partial_1), 제 2부분활성화신호(Partial_2)는 워드라인드라이버(30)에 입력된다.

워드라인활성화신호(PRD)가 로우디코더(20)에 입력되면, 로우디코더(20)는 입력된 어드레스를 이용하여 WLE발생기로부터의 WLEj신호 및 PXi 발생기로부터의 PXi 신호에 응답하여 대응하는 워드라인을 선택한다.

도 3을 참조하면, PX<0>와 WLE<0>에 대응하는 워드라인(WL<0>)이 선택되며, 상기 워드라인(WL<0>)은 워드라인세그먼트(WL<0_1>)과 워드라인세그먼트(WL<0_2>)로 구성된다.

커맨드디코더(10)에서 출력되어 워드라인드라이버(30)에 입력되는 제 1부분활성화신호(Partial_1), 제 2부분활성화신호(Partial_2)는 모두 하이레벨이므로 상기 워드라인세그먼트(WL<0_1>)과 워드라인세그먼트(WL<0_2>)는 모두 활성화된다.

어드레스와 함께 커맨드(PR1)이 입력된 경우의 동작은 다음과 같다.

먼저 /CS의 논리값이 로우(Low), /RAS의 논리값이 하이(High), /CAS의 논리값이 하이(High), /WE의 논리값이 로우(Low)레벨로 커맨드디코더(10)에 입력되면, 디코더(11)는 커맨드(PR1)을 부분활성화신호 발생기(12)로 출력하고, 부분활성화신호 발생기(12)는 워드라인활성화신호(PRD), 제 1부분활성화신호(Partial_1)는 하이레벨로 출력하고 제 2부분활성화신호(Partial_2)는 로우레벨로 출력한다.

워드라인활성화신호(PRD)는 로우디코더(20)에 입력되면, 로우디코더(20)는 입력된 어드레스를 이용하여 WLE발생기로부터의 WLEj신호인 WLE<0> 및 PXi 발생기로부터의 PXi 신호인 PX<0>에 응답하여 대응하는 워드라인(WL<0>)을 선택한다.

커맨드디코더(10)에서 출력되어 워드라인드라이버(30)에 입력되는 제 1부분활성화신호(Partial_1)는 하이레벨이고 제 2부분활성화신호(Partial_2)는 로우레벨이므로 상기 워드라인세그먼트(WL<0_1>)만 활성화되고 워드라인세그먼트(WL<0_2>)는 활성화되지 않는다.

어드레스와 함께 커맨드(PR2)이 입력된 경우의 동작은 다음과 같다.

먼저, /CS의 논리값이 로우(Low), /RAS의 논리값이 하이(High), /CAS의 논리값이 하이(High), /WE의 논리값이 하이(High)레벨로 커맨드디코더(10)에 입력되면, 디코더(11)는 커맨드(PR2)를 부분활성화신호 발생기(12)로 출력하고, 부분활성화신호 발생기(12)는 워드라인활성화신호(PRD), 제 2부분활성화신호(Partial_2)는 하이레벨로 출력하고 제 1부분활성화신호(Partial_1)는 로우레벨로 출력한다.

워드라인활성화신호(PRD)가 로우디코더(20)에 입력되면, 로우디코더(20)는 입력된 어드레스를 이용하여 WLE발생기로부터의 WLEj신호인 WLE<0> 및 PXi 발생기로부터의 PXi 신호인 PX<0>에 응답하여 대응하는 워드라인(WL<0>)을 선택한다.

커맨드디코더(10)에서 출력되어 워드라인드라이버(30)에 입력되는 제 1부분활성화신호(Partial_1)는 로우레벨이고 제 2부분활성화신호(Partial_2)는 하이레벨이므로 상기 워드라인세그먼트(WL<0_2>)만 활성화되고 워드라인세그먼트(WL<0_1>)는 활성화되지 않는다.

본 발명의 실시예에 따른 반도체메모리장치는 리프레시(refresh) 동작에 있어서는 워드라인 부분활성화 방법을 이용하지 않고 아닌 통상적인 리프레시 동작을 한다. 즉, 로우어드레스에 의해 선택된 워드라인 전체를 동시에 리프레시하여 메모리 디바이스 내에 저장된 데이터의 손실이 없이 안정적으로 메모리 디바이스가 동작하도록 한다. 특히, 이러한 리프레시 동작을 수행함에 있어 별도의 회로를 필요로 하지 않는다.

이상에서, 본 발명에 따른 회로의 구성 및 동작을 상기한 설명 및 도면에 따라 도시하였지만, 이는 예를 들어 설명한 것에 불과하며 본 발명의 기술적 사상 및 범위를 벗어나지 않는 범위 내에서 다양한 변화 및 변경이 가능함은 물론이다.

발명의 효과

상술한 바와 같이 본 발명에 의하면, 입력된 어드레스에 대응하는 워드라인의 일부만을 활성화할 수 있도록 함으로써 반도체메모리장치의 소모전류를 줄일수 있다는 장점이 있다. 특히 어드레스핀을 추가하지 않고 커맨드에 의해 워드라인의 활성화 영역을 선택할 수 있도록 함으로써 어드레스핀의 추가로 인해 반도체메모리장치 설계가 복잡해지는 것을 방지하면서도 소모전류를 줄일 수 있다는 장점이 있다.

또한 워드라인을 부분적으로 활성화할 수 있도록 하면서도, 리프레시 동작을 수행함에 있어서는 별도의 회로를 추가하지 않고서도 워드라인 전체를 동시에 리프레시함으로써 회로가 단순화되는 효과가 있다.

(57) 청구의 범위

청구항 1.

반도체메모리장치의 워드라인 활성화방법에 있어서,

커맨드와 로우 어드레스를 입력받는 단계;

로우디코더가 상기 로우어드레스를 디코딩하여 $PX_i(i=0,1,2,\dots,n)$ 신호와 $WLE_j(j=0,1,2,\dots,m)$ 신호를 발생하는 단계;

커맨트디코더가 상기 커맨드를 디코딩하여 상기 선택된 워드라인의 복수 개의 세그먼트들 중 일부 세그먼트를 활성화는 부분활성화신호를 발생하는 단계;

상기 부분활성화신호와, 상기 $PX_i(i=0,1,2,\dots,n)$ 신호와, $WLE_j(j=0,1,2,\dots,m)$ 신호에 대한 앤드(AND) 논리연산을 수행하는 단계; 그리고

상기 논리연산 결과에 응답해서 상기 선택된 워드라인에 포함된 복수 개의 세그먼트들 중 어느 하나의 세그먼트를 선택하여 활성화하는 단계를 포함하는 것을 특징으로 하는 반도체메모리장치의 워드라인 활성화방법.

청구항 2.

제 1항에 있어서,

상기 선택된 워드라인에 포함된 상기 세그먼트들 전체를 동시에 리프레시(Refresh)하는 단계를 더 포함하는 것을 특징으로 하는 반도체메모리장치의 워드라인 활성화방법.

청구항 3.

제 1항에 있어서,

상기 각각의 워드라인은 두 개의 세그먼트로 구성되는 것을 특징으로 하는 반도체메모리장치의 워드라인 활성화방법.

청구항 4.

제 3항에 있어서,

상기 워드라인의 상기 두 개의 세그먼트들을 동시에 리프레시(Refresh)하는 단계를 포함하는 것을 특징으로 하는 반도체메모리장치의 워드라인 활성화방법.

청구항 5.

제 1항에 있어서,

상기 커맨드는, 칩선택신호(/CS), 컬럼어드레스스트로브신호(/CAS), 로우어드레스스트로브신호(/RAS), 및 라이트 인에이블신호(/WE)로 구성되는 것을 특징으로 하는 반도체메모리장치의 워드라인 활성화방법.

청구항 6.

제 1항에 있어서,

상기 활성화단계는:

상기 입력단계에서 상기 선택된 워드라인의 세그먼트들 모두를 활성화하는 커맨드가 입력된 경우, 상기 커맨드를 디코딩하여 상기 세그먼트들 모두를 활성화하고,

상기 입력단계에서 상기 선택된 워드라인의 세그먼트들중 일부를 선택하여 활성화하는 커맨드가 입력된 경우, 상기 커맨드를 디코딩하여 상기 선택된 워드라인의 세그먼트들 중 상기 커맨드에서 선택한 세그먼트들만을 활성화하는 것을 특징으로 하는 반도체메모리장치의 워드라인 활성화방법.

청구항 7.

제 6항에 있어서,

상기 선택된 워드라인의 전체를 동시에 리프레시(Refresh)하는 단계를 포함하는 것을 특징으로 하는 반도체메모리장치의 워드라인 활성화방법.

청구항 8.

제 6항에 있어서,

상기 각 워드라인은 두 개의 세그먼트로 구성되는 것을 특징으로 하는 반도체메모리장치의 워드라인 활성화방법.

청구항 9.

제 8항에 있어서,

상기 워드라인의 두 개의 세그먼트를 동시에 리프레시(Refresh)하는 단계를 포함하는 것을 특징으로 하는 반도체메모리장치의 워드라인 활성화방법.

청구항 10.

제 6항 내지 제 9항중 어느 한 항에 있어서,

상기 입력단계는:

칩선택신호(/CS), 컬럼어드레스스트로브신호(/CAS), 로우어드레스스트로브신호(/RAS), 라이트 인에이블신호(/WE)로 구성되는 커맨드를 이용하는 것을 특징으로 하는 반도체메모리장치의 워드라인 활성화방법.

청구항 11.

반도체메모리장치에 있어서,

데이터를 저장하기 위한 서브메모리셀어레이들과;

상기 서브메모리셀어레이들과 연결되며, 각각 복수 개의 세그먼트들로 구성되는 워드라인들과;

입력된 커맨드를 디코딩하기 위한 커맨드디코더와;

입력된 어드레스를 디코딩하여 상기 워드라인들 중 어느 하나를 선택하기 위한 로우디코더;를 구비하며,

상기 커맨드디코더는 상기 로우디코더에 의해 선택된 워드라인의 복수 개의 세그먼트들 중 일부 세그먼트를 활성화하는 신호를 발생시키는 부분활성화신호 발생기를 구비하고,

상기 각 워드라인은 두 개의 세그먼트로 구성되고,

상기 로우디코더는 PXI발생기와 WLE발생기를 구비하며,

상기 커맨드디코더에서 생성하는 부분활성화신호와, 상기 PXI발생기에서 발생하는 $PXi(i=0,1,2,\dots,n)$ 신호와, 상기 WLE발생기에서 발생하는 $WLEj(j=0,1,2,\dots,m)$ 신호를 앤드(AND)논리연산을 하여 상기 선택된 워드라인의 두 개의 세그먼트들 중 어느 하나의 세그먼트를 선택하는 것을 특징으로 하는 반도체메모리장치.

청구항 12.

제 11항에 있어서,

상기 선택된 워드라인은 워드라인 전체가 동시에 리프레시(refresh)되는 것을 특징으로 하는 반도체메모리장치.

청구항 13.

제 11항에 있어서,

상기 부분활성화신호 발생기는:

상기 로우디코더에 의해 선택된 워드라인의 전체를 활성화하는 신호를 더 발생시키는 것을 특징으로 하는 반도체메모리장치.

청구항 14.

제 13항에 있어서,

상기 선택된 워드라인은 워드라인 전체가 동시에 리프레시(refresh)되는 것을 특징으로 하는 반도체메모리장치.

청구항 15.

삭제

청구항 16.

제 11항에 있어서,

상기 선택된 워드라인은 두 개의 세그먼트가 동시에 리프레시(refresh)되는 것을 특징으로 하는 반도체메모리장치.

청구항 17.

제 11항에 있어서,

상기 부분활성화신호 발생기는:

상기 로우디코더에 의해 선택된 워드라인의 두 개의 세그먼트 모두를 활성화하는 신호를 더 발생시키는 것을 특징으로 하는 반도체메모리장치.

청구항 18.

제 17항에 있어서,

상기 선택된 워드라인은 워드라인 전체가 동시에 리프레시(refresh)되는 것을 특징으로 하는 반도체메모리장치.

청구항 19.

청구항 제11항 내지 제14항과 제16항 내지 제18항 중 어느 한 항에 있어서,

상기 커맨드는:

칩선택신호(CS), 컬럼어드레스스트로브신호(CAS), 로우어드레스스트로브신호(RAS), 라이트인에이블신호(WE)로 구성되는 것을 특징으로 하는 반도체메모리장치.

청구항 20.

반도체메모리장치에 있어서,

데이터를 저장하기 위한 서브메모리셀어레이들과;

상기 서브메모리셀어레이들과 연결되며, 각각 복수 개의 세그먼트들로 구성되는 워드라인들과;

상기 워드라인들을 구동하기 위하여 워드라인의 각 세그먼트별로 구비되는 워드라인드라이버들과;

커맨드를 디코딩하기 위한 커맨드디코더와;

입력된 어드레스를 디코딩하여 상기 워드라인들 중 어느 하나를 선택하기 위한 로우디코더;를 구비하며,

상기 커맨드디코더는 상기 로우디코더에 의해 선택된 워드라인의 복수 개의 세그먼트들 중 일부 세그먼트를 활성화하는 신호를 발생시키는 부분활성화신호 발생기를 구비하고,

상기 커맨드디코더는 상기 워드라인드라이버들 중 일부 워드라인드라이버들을 활성화하며,

상기 로우디코더에 의해 선택된 워드라인의 복수 개의 세그먼트들 중 상기 활성화된 워드라인드라이버들에 의해 구동되는 세그먼트들만이 활성화되는 것을 특징으로 하는 반도체메모리장치.

청구항 21.

제 20항에 있어서,

상기 선택된 워드라인은 워드라인 전체가 동시에 리프레시(refresh)되는 것을 특징으로 하는 반도체메모리장치.

청구항 22.

제 20항에 있어서,

상기 부분활성화신호 발생기는:

상기 로우디코더에 의해 선택된 워드라인의 전체를 활성화하는 신호를 더 발생시키는 것을 특징으로 하는 반도체메모리장치.

청구항 23.

제 22항에 있어서,

상기 선택된 워드라인은 워드라인 전체가 동시에 리프레시(refresh)되는 것을 특징으로 하는 반도체메모리장치.

청구항 24.

제 20항에 있어서,

상기 각 워드라인은 두 개의 세그먼트로 구성되고,

상기 로우디코더는 PXI발생기와 WLE발생기를 구비하며,

상기 커맨드디코더에서 생성하는 부분활성화신호와, 상기 PXI발생기에서 발생하는 $PX_i(i=0,1,2,\dots,n)$ 신호와, 상기 WLE발생기에서 발생하는 $WLE_j(j=0,1,2,\dots,m)$ 신호를 앤드(AND)논리연산을 하여 상기 선택된 워드라인의 두 개의 세그먼트들 중 어느 하나의 세그먼트를 선택하는 것을 특징으로 하는 반도체메모리장치.

청구항 25.

제 24항에 있어서,

상기 선택된 워드라인은 두 개의 세그먼트가 동시에 리프레시(refresh)되는 것을 특징으로 하는 반도체메모리장치.

청구항 26.

제 24항에 있어서,

상기 부분활성화신호 발생기는:

상기 로우디코더에 의해 선택된 워드라인의 두 개의 세그먼트 모두를 활성화하는 신호를 더 발생시키는 것을 특징으로 하는 반도체메모리장치.

청구항 27.

제 26항에 있어서,

상기 선택된 워드라인은 워드라인 전체가 동시에 리프레시(refresh)되는 것을 특징으로 하는 반도체메모리장치.

청구항 28.

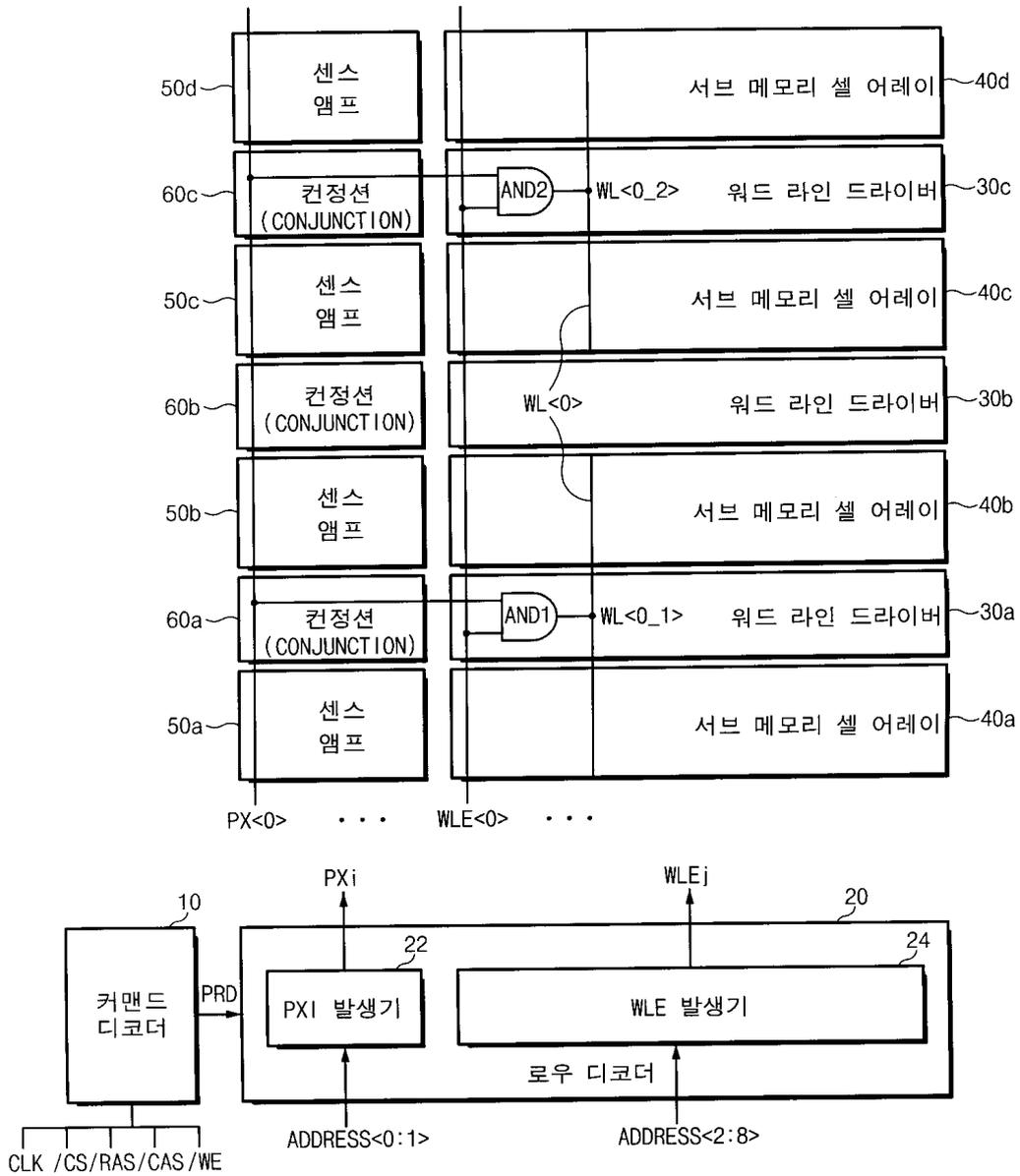
제 20항 내지 제 27항 중 어느 한 항에 있어서,

상기 커맨드는:

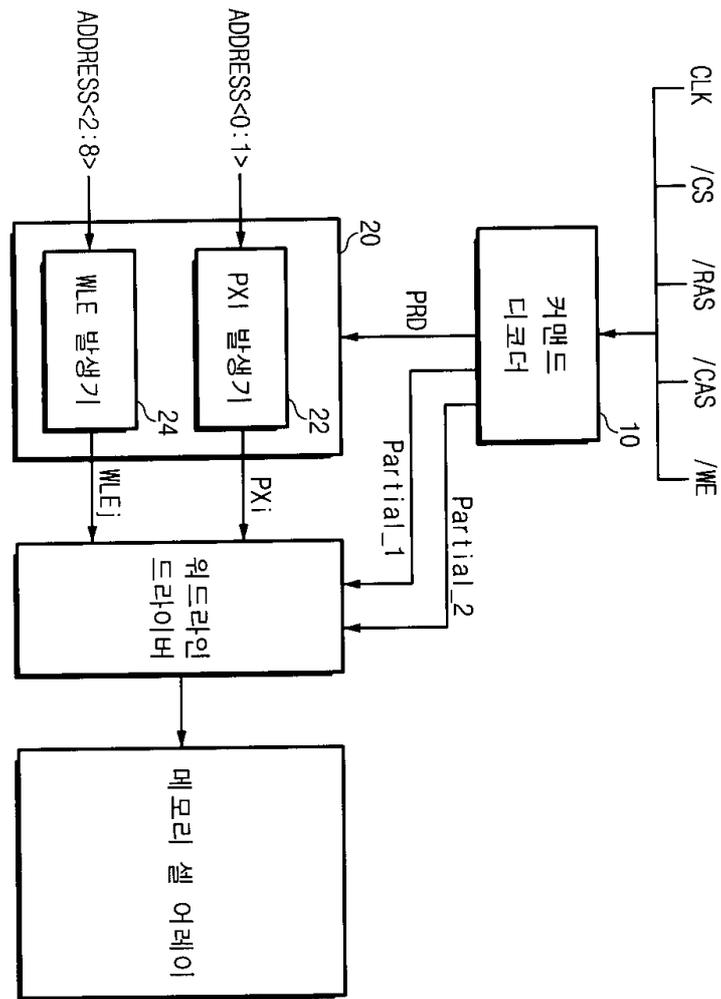
칩선택신호(CS), 컬럼어드레스스트로브신호(CAS), 로우어드레스스트로브신호(RAS), 라이트인에이블신호(WE)로 구성되는 것을 특징으로 하는 반도체메모리장치.

도면

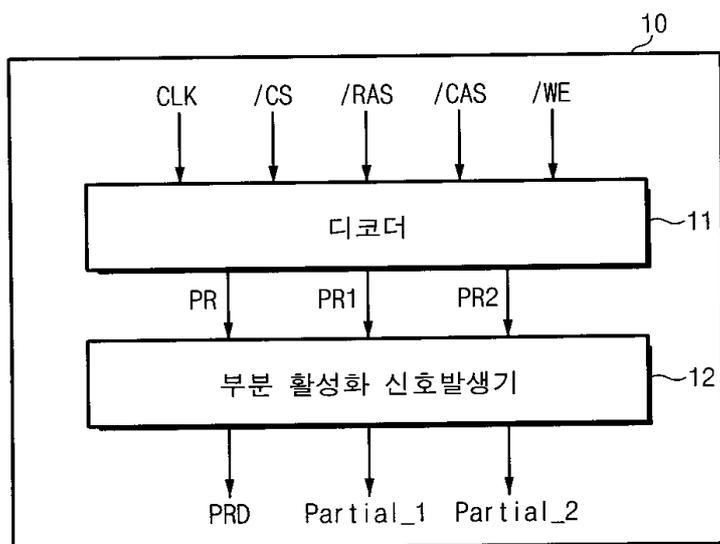
도면1



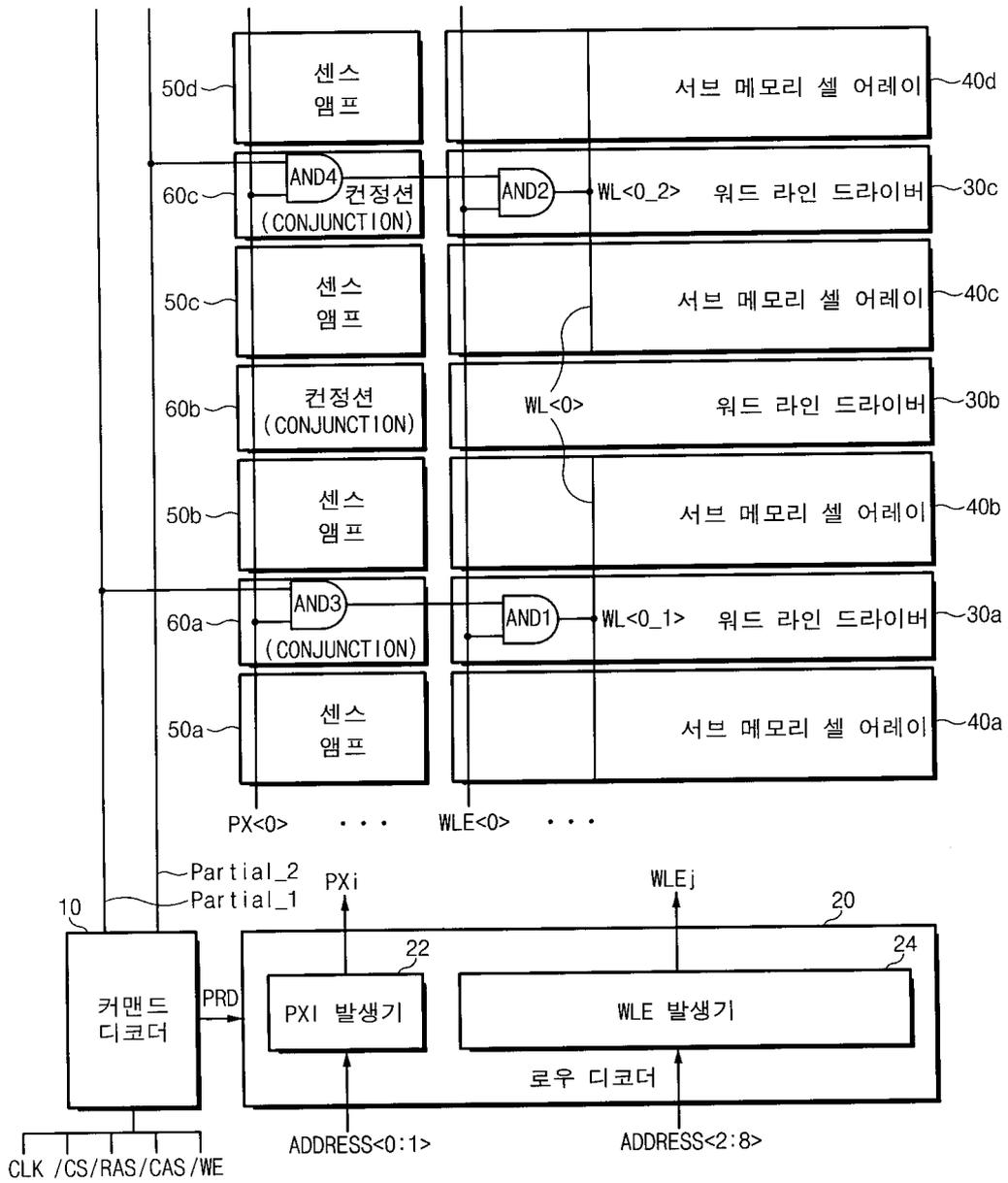
도면2a



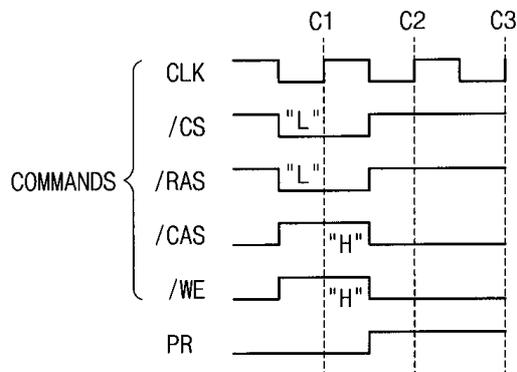
도면2b



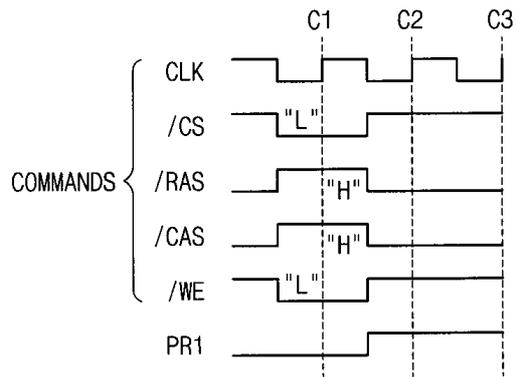
도면3



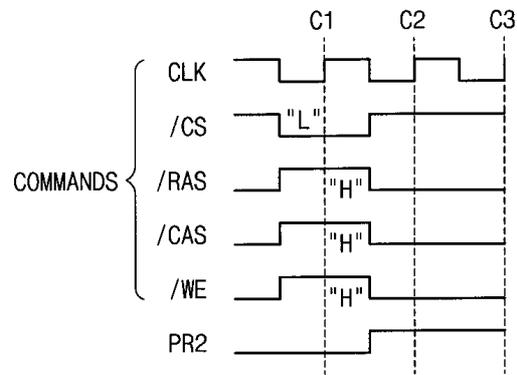
도면4a



도면4b



도면4c



도면5

