

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2020-148830

(P2020-148830A)

(43) 公開日 令和2年9月17日(2020.9.17)

(51) Int.Cl. F 1 テーマコード (参考)
G 0 2 B 6 / 1 2 2 (2 0 0 6 . 0 1) G 0 2 B 6 / 1 2 2 3 1 1 2 H 1 4 7

審査請求 未請求 請求項の数 19 O L (全 26 頁)

(21) 出願番号 特願2019-44062 (P2019-44062)
 (22) 出願日 平成31年3月11日 (2019.3.11)

(71) 出願人 302062931
 ルネサスエレクトロニクス株式会社
 東京都江東区豊洲三丁目2番24号
 (74) 代理人 110002066
 特許業務法人筒井国際特許事務所
 (72) 発明者 飯田 哲也
 東京都江東区豊洲三丁目2番24号 ルネ
 サスエレクトロニクス株式会社内
 (72) 発明者 中柴 康隆
 東京都江東区豊洲三丁目2番24号 ルネ
 サスエレクトロニクス株式会社内

最終頁に続く

(54) 【発明の名称】 半導体装置およびその製造方法

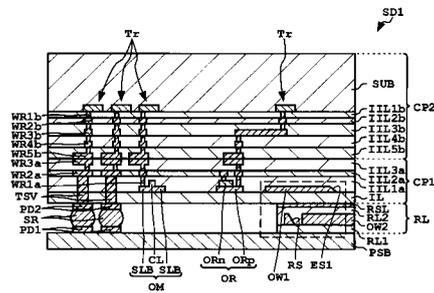
(57) 【要約】 (修正有)

【課題】 光導波路を有する半導体装置の特性を向上させる。

【解決手段】 半導体装置 S D 1 は、クラッド層 (第 1 絶縁層 I L) および第 1 光導波路 O W 1 を有する。第 1 光導波路 O W 1 は、第 1 絶縁層 I L 上に形成されている。第 1 光導波路 O W 1 の末端面 E S 1 は、クラッド層の表面の垂線に対して傾斜している。半導体装置の製造方法は、第 1 光導波路 O W 1 の末端面 E S 1 が、クラッド層の表面の垂線に対して傾斜するように、第 1 光導波路 O W 1 の末端部 E S 1 を加工する工程を含む。

【選択図】 図 2

図 2



【特許請求の範囲】**【請求項 1】**

クラッド層と、
前記第 1 絶縁層上に形成された第 1 光導波路と、
を有し、
前記第 1 光導波路の末端面は、前記クラッド層の表面の垂線に対して傾斜している、
半導体装置。

【請求項 2】

前記第 1 光導波路の前記末端面の結晶面は、(111)面である、請求項 1 に記載の半導体装置。

【請求項 3】

前記第 1 光導波路の末端面と、前記第 1 光導波路の下面とのなす角度は、 0° 超かつ 90° 未満である、請求項 1 に記載の半導体装置。

【請求項 4】

前記第 1 光導波路の末端面と、前記第 1 光導波路の下面とのなす角度は、 35° 以上かつ 55° 以下である、請求項 3 に記載の半導体装置。

【請求項 5】

前記第 1 光導波路の末端面と、前記第 1 光導波路の下面とのなす角度は、 90° 超以上かつ 180° 未満である、請求項 1 に記載の半導体装置。

【請求項 6】

前記第 1 光導波路の末端面と、前記第 1 光導波路の下面とのなす角度は、 125° 以上かつ 145° 以下である、請求項 5 に記載の半導体装置。

【請求項 7】

前記第 1 光導波路の末端部の幅は、前記第 1 光導波路のうち、前記末端部以外の部分の幅より大きい、請求項 1 に記載の半導体装置。

【請求項 8】

前記第 1 光導波路の幅は、前記末端面に近づくにつれて、連続して大きくなる、請求項 7 に記載の半導体装置。

【請求項 9】

前記第 1 光導波路の材料は、シリコンであり、
前記クラッド層の材料は、酸化シリコンであり、
請求項 1 に記載の半導体装置。

【請求項 10】

前記前記第 1 光導波路の末端面で反射した光を伝搬するための第 2 光導波路をさらに有する、請求項 1 に記載の半導体装置。

【請求項 11】

前記第 1 光導波路の前記末端面で反射した光を前記第 2 光導波路に向けて反射する反射面をさらに有する、請求項 10 に記載の半導体装置。

【請求項 12】

プリント基板と、
前記プリント基板および前記前記クラッド層の間に形成された樹脂層をさらに有し、
前記第 2 光導波路は、前記樹脂層内に形成されている、
請求項 10 に記載の半導体装置。

【請求項 13】

前記第 2 光導波路の材料は、樹脂である、請求項 10 に記載の半導体装置。

【請求項 14】

前記反射面の材料は、金属である、請求項 11 に記載の半導体装置。

【請求項 15】

前記クラッド層の裏面のうち、光路上に位置する部分には、切欠き部が形成されている、請求項 1 に記載の半導体装置。

10

20

30

40

50

【請求項 16】

請求項 1 に記載の半導体装置を製造するための半導体装置の製造方法であって、

(a) 基板、第 1 絶縁層および半導体層がこの順番で積層された半導体ウェハを準備する工程と、

(b) 前記半導体層をパターンニングして、前記第 1 光導波路を形成する工程と、

(c) 前記第 1 光導波路の末端面が、前記第 1 絶縁層の表面の垂線に対して傾斜するように、前記第 1 光導波路の末端部を加工する工程と、

を含む、半導体装置の製造方法。

【請求項 17】

前記(c)では、前記第 1 光導波路の末端部は、ウェットエッチング法によって加工される、請求項 16 に記載の半導体装置の製造方法。

10

【請求項 18】

前記第 1 光導波路の末端面と、前記第 1 光導波路の下面とのなす角度は、 35° 以上かつ 55° 以下である、請求項 16 に記載の半導体装置の製造方法。

【請求項 19】

前記第 1 光導波路の末端面と、前記第 1 光導波路の下面とのなす角度は、 125° 以上かつ 145° 以下である、請求項 16 に記載の半導体装置の製造方法。

【発明の詳細な説明】**【技術分野】****【0001】**

20

本発明は、半導体装置およびその製造方法に関し、例えば、光導波路を有する半導体装置およびその製造方法に関する。

【背景技術】**【0002】**

光通信技術として、シリコンフォトニクス技術が知られている。たとえば、シリコンフォトニクス技術が採用された半導体装置は、光導波路内から光を出力させたり、光導波路内に光を入力したりするためのグレーティングカブラを有する(例えば、特許文献 1 参照)。グレーティングカブラは、その上面が凹凸形状である光導波路である(後述の図 3 参照)。たとえば、グレーティングカブラは、光導波路の内部から光導波路の外部に光を出射できる。グレーティングカブラからの出射光は、グレーティングカブラの上方に配置された光ファイバに入射する。

30

【先行技術文献】**【特許文献】****【0003】**

【特許文献 1】特開 2018 - 180332 号公報

【発明の概要】**【発明が解決しようとする課題】****【0004】**

しかしながら、グレーティングカブラに到達した光は、グレーティングカブラの上方だけでなく、グレーティングカブラの下方にも出射される(後述の図 3 参照)。このため、上記光ファイバが、グレーティングカブラの上方に配置されている場合、グレーティングカブラの下方に出射された光は損失となる。従来半導体装置では、半導体装置の特性を高める観点から、改善の余地がある。

40

【0005】

実施の形態の課題は、半導体装置の特性を高めることである。その他の課題および新規な特徴は、本明細書および図面の記載から明らかになる。

【課題を解決するための手段】**【0006】**

実施の形態に係る半導体装置は、クラッド層上に形成された第 1 光導波路を有する。当該第 1 光導波路の末端面は、クラッド層の表面の垂線に対して傾斜している。

50

【 0 0 0 7 】

実施の形態に係る半導体装置の製造方法は、第1光導波路の末端面が、クラッド層（絶縁層）の表面の垂線に対して傾斜するように、上記第1光導波路の末端部を加工する工程を含む。

【 発明の 効果 】

【 0 0 0 8 】

実施の形態によれば、半導体装置の特性を高めることができる。

【 図面の簡単な説明 】

【 0 0 0 9 】

【 図 1 】 図 1 は、実施の形態 1 ~ 3 に係る光電気混載装置の回路構成の一例を示すブロック図である。 10

【 図 2 】 図 2 は、実施の形態 1 に係る半導体装置の要部断面図である。

【 図 3 】 図 3 は、比較用の半導体装置の光出力部における光路を示す要部断面図である。

【 図 4 】 図 4 は、実施の形態 1 に係る半導体装置の光出力部における光路を示す要部断面図である。

【 図 5 】 図 5 は、実施の形態 1 に係る半導体装置の製造方法に含まれる工程の一例を示す要部断面図である。

【 図 6 】 図 6 は、実施の形態 1 に係る半導体装置の製造方法に含まれる工程の一例を示す要部断面図である。

【 図 7 】 図 7 は、実施の形態 1 に係る半導体装置の製造方法に含まれる工程の一例を示す要部断面図である。 20

【 図 8 】 図 8 は、実施の形態 1 に係る半導体装置の製造方法に含まれる工程の一例を示す要部断面図である。

【 図 9 】 図 9 は、実施の形態 1 に係る半導体装置の製造方法に含まれる工程の一例を示す要部断面図である。

【 図 1 0 】 図 1 0 は、実施の形態 1 に係る半導体装置の製造方法に含まれる工程の一例を示す要部断面図である。

【 図 1 1 】 図 1 1 は、実施の形態 1 に係る半導体装置の製造方法に含まれる工程の一例を示す要部断面図である。

【 図 1 2 】 図 1 2 は、実施の形態 1 に係る半導体装置の製造方法に含まれる工程の一例を示す要部断面図である。 30

【 図 1 3 】 図 1 3 は、実施の形態 1 に係る半導体装置の製造方法に含まれる工程の一例を示す要部断面図である。

【 図 1 4 】 図 1 4 は、実施の形態 1 に係る半導体装置の製造方法に含まれる工程の一例を示す要部断面図である。

【 図 1 5 】 図 1 5 は、実施の形態 1 に係る半導体装置の製造方法に含まれる工程の一例を示す要部断面図である。

【 図 1 6 】 図 1 6 は、実施の形態 1 に係る半導体装置の製造方法に含まれる工程の一例を示す要部断面図である。

【 図 1 7 】 図 1 7 は、実施の形態 1 に係る半導体装置の製造方法に含まれる工程の一例を示す要部断面図である。 40

【 図 1 8 】 図 1 8 は、実施の形態 1 の変形例 1 に係る第 1 光導波路の構成の一例を示す部分拡大斜視図である。

【 図 1 9 】 図 1 9 は、実施の形態 1 の変形例 2 に係る第 1 光導波路の構成の一例を示す部分拡大斜視図である。

【 図 2 0 】 図 2 0 は、実施の形態 1 の変形例 3 に係る第 1 光導波路の構成の一例を示す部分拡大斜視図である。

【 図 2 1 】 図 2 1 は、実施の形態 1 の変形例 4 に係る第 1 光導波路の構成の一例を示す部分拡大斜視図である。

【 図 2 2 】 図 2 2 は、実施の形態 1 の変形例 5 に係る半導体装置の構成の一例を示す要部 50

断面図である。

【図 2 3】図 2 3 は、実施の形態 2 に係る半導体装置の要部断面図である。

【図 2 4】図 2 4 は、実施の形態 3 に係る半導体装置の要部断面図である。

【図 2 5】図 2 5 は、実施の形態 3 に係る半導体装置の製造方法に含まれる工程の一例を示す要部断面図である。

【図 2 6】図 2 6 は、実施の形態 3 に係る半導体装置の製造方法に含まれる工程の一例を示す要部断面図である。

【図 2 7】図 2 7 は、実施の形態 3 に係る半導体装置の製造方法に含まれる工程の一例を示す要部断面図である。

【図 2 8】図 2 8 は、実施の形態 3 に係る半導体装置の製造方法に含まれる工程の一例を示す要部断面図である。

10

【発明を実施するための形態】

【0010】

以下、実施の形態に係る半導体装置について、図面を参照して詳細に説明する。なお、明細書および図面において、同一の構成要件または対応する構成要件には、同一の符号を付し、重複する説明は省略する。また、図面では、説明の便宜上、構成を省略または簡略化している場合もある。断面図は、端面図として示している場合もある。各実施の形態および各変形例の少なくとも一部は、互いに任意に組み合わせられてもよい。

【0011】

[実施の形態 1]

20

実施の形態 1 に係る半導体装置 S D 1 (図 2 参照)において、第 1 光導波路 O W 1 (図 2 参照)の末端面 E S 1 (図 2 参照)は、第 1 光導波路 O W 1 内の光を下方に向けて反射する。実施の形態 1 に係る半導体装置 S D 1 では、第 1 光導波路 O W 1 を有する第 1 半導体チップ C P 1 (図 2 参照)は、トランジスタ T r (図 2 参照)を有する第 2 半導体チップ C P 2 (図 2 参照)と接合されている。

【0012】

(光電気混載装置の回路構成)

図 1 は、実施の形態 1 に係る光電気混載装置 L E 1 の回路構成の一例を示すブロック図である。

【0013】

30

図 1 に示されるように、光電気混載装置 L E 1 は、第 1 電子回路 E C 1、半導体装置 S D 1 および光源 L S を有する。実施の形態 1 に係る半導体装置 S D 1 は、第 1 半導体チップ C P 1 および第 2 半導体チップ C P 2 を有する。第 1 半導体チップ C P 1 は、光導波路 O W、光変調部 O M、光出力部 L O、光入力部 L I および受光部 O R を有する。第 2 半導体チップ C P 2 は、第 2 電子回路 E C 2 および第 3 電子回路 E C 3 を有する。半導体装置 S D 1 の詳細については後述する。

【0014】

第 1 電子回路 E C 1 は、第 2 電子回路 E C 2 および第 3 電子回路 E C 3 をそれぞれ制御するための電気信号(制御信号)を出力する。また、第 1 電子回路 E C 1 は、第 3 電子回路 E C 3 から出力された電気信号を受信する。第 1 電子回路 E C 1 は、第 2 電子回路 E C 2 および第 3 電子回路 E C 3 に電氣的に接続されている。第 1 電子回路 E C 1 は、例えば、制御回路および記憶回路を含む公知の C P U (Central Processing Unit) または F P G A (Field-Programmable gate array) によって構成されている。

40

【0015】

光源 L S は、光を出射する。光源 L S の種類の例には、レーザダイオード(L D)が含まれる。光源 L S からの出射光の波長は、当該出射光が光導波路 O W の内部を透過できればよく、光導波路 O W を構成する材料に応じて適宜設定され得る。たとえば、光源 L S からの出射光のピーク波長は、 $1.0\ \mu\text{m}$ 以上かつ $1.6\ \mu\text{m}$ 以下である。光源 L S は、光導波路 O W を介して光変調部 O M に光學的に接続されている。

【0016】

50

第2電子回路EC2は、光変調部OMの動作を制御するための電気信号(制御信号)を出力する。より具体的には、第2電子回路EC2は、第1電子回路EC1から受信した制御信号に基づいて、光変調部OMを制御する。第2電子回路EC2は、光変調部OMに電氣的に接続されている。第2電子回路EC2は、例えば、制御回路を含む公知のトランシーバICによって構成されている。

【0017】

光変調部OMは、第2電子回路EC2から受信した制御信号に基づいて、光源LSから出射された光の位相を変調する。光変調部OMは、当該制御信号に含まれる情報を含んだ光信号を生成する。光変調部OMの種類の中には、マッハツェンダ型光変調部およびリング型光変調部が含まれる。また、光変調部OMは、電気制御型光変調部であってもよいし、熱制御型光変調部であってもよいし、電気制御および熱制御を併用した併用型光変調部であってもよい。光変調部OMは、光導波路OWを介して、光出力部LOに光学的に接続されている。

10

【0018】

光出力部LOは、光変調部OMで変調された光信号を、半導体装置SD1の外部に出力する。たとえば、光出力部LOは、光信号を外部の光ファイバに向けて出射する。光出力部LOの詳細については後述する。

【0019】

光入力部LIは、外部からの光を半導体装置SD1の内部に入力する。たとえば、外部の光ファイバから出射された光信号を半導体装置SD1の内部に入力する。光入力部LIは、光導波路OWを介して、受光部ORに光学的に接続されている。光入力部LIは、光導波路OWと同様の材料により構成されている。

20

【0020】

受光部ORは、光入力部LIから受信した光信号に基づいて、電子正孔対を生成する。受光部ORは、光信号を電気信号に変換する。受光部ORは、光電変換特性を有していればよい。受光部ORの種類の中には、アバランシェフォトダイオード型受光部が含まれる。受光部ORは、第3電子回路EC3に電氣的に接続されている。

【0021】

第3電子回路EC3は、受光部ORから受信した電気信号を処理するとともに、処理された電気信号を第1電子回路EC1に出力する。より具体的には、第3電子回路EC3は、受光部ORから受信した電気信号を増幅し、第1電子回路EC1に出力する。第3電子回路EC3は、例えば、増幅回路を含む公知のレシーバIC(Integrated Circuit)によって構成されている。

30

【0022】

(光電気混載装置の動作)

次いで、実施の形態1に係る光電気混載装置LE1の動作例について説明する。

【0023】

まず、光電気混載装置LE1の送信用部分について説明する。光源LSからの出射光は、光導波路OWを介して光変調部OMに到達する。第2電子回路EC2は、第1電子回路EC1から受信した制御信号に基づいて光変調部OMの動作を制御し、光変調部OMに到達した光を変調する。これにより、電気信号が、光信号に変換される。そして、当該光信号は、光導波路OWを介して光出力部LOに到達し、光出力部LOにおいて半導体装置SD1の外部に出射される。半導体装置SD1から出力された光信号は、光ファイバなどを介して他の半導体装置に導光される。

40

【0024】

次いで、光電気混載装置LE1の受信用部分について説明する。光ファイバなどを介して他の半導体装置から導光された光信号は、光入力部LIに到達する。当該光信号は、光入力部LIにおいて光導波路OWの内部に導かれる。上記光信号は、光導波路OWを介して受光部ORに到達し、電気信号に変換される。そして、当該電気信号は、第3電子回路EC3で処理された後、第1電子回路EC1に送信される。

50

【0025】

(半導体装置の構成)

次いで、実施の形態1に係る半導体装置SD1の構成について説明する。図2は、半導体装置SD1の要部断面図である。

【0026】

半導体装置SD1は、図2に示されるように、(1)プリント基板PSB、(2)第1半導体チップCP1、(3)第2半導体チップCP2および(4)樹脂層RLを有する。

【0027】

(1)プリント基板PSB

プリント基板PSBは、樹脂層RL、第1半導体チップCP1および第2半導体チップCP2を支持している。プリント基板PSBの表面には、第1パッドPD1が形成されている。特に図示しないが、プリント基板PSB上には、第1電子回路EC1が実装されている。プリント基板PSBおよび第1パッドPD1の構成としては、半導体技術において採用されている公知の構成が採用され得る。

10

【0028】

(2)第1半導体チップCP1

第1半導体チップCP1は、後述の樹脂層RLを介してプリント基板PSB上に配置されている。図2に示されるように、第1半導体チップCP1は、絶縁層IL、第1光導波路OW1、光変調部OM、受光部OR、第2パッドPD2、第1多層配線層および貫通電極TSVを有する。当該第1多層配線層は、層間絶縁層IIL1a、IIL2a、IIL3a、配線WR1a、WR2a、WR3aおよび貫通電極TSVを有する。樹脂層RL内には、反射面RSおよび第2光導波路OW2が形成されている。

20

【0029】

絶縁層ILは、第1光導波路OW1、光変調部OMおよび受光部ORを支持している。絶縁層ILは、第1光導波路OW1の内部を伝搬する光を第1光導波路OW1の内部に実質的に閉じ込めるための第1クラッド層である。絶縁層ILの材料は、第1光導波路OW1の材料の屈折率より小さい屈折率を有する。絶縁層ILの材料は、例えば、酸化シリコン(SiO₂)である。絶縁層ILの材料の屈折率は、例えば、1.46である。なお、本明細書における屈折率は、波長1.5μmの光に対する数値である。

30

【0030】

絶縁層ILの上面は、屈折率調整用の不純物を含んでいてもよい。屈折率調整用の不純物の例には、酸化チタン、酸化ゲルマニウム、酸化リン、酸化イッテルビウムおよび酸化アルミニウムが含まれる。不純物濃度は、不純物の種類に応じて適宜調整され、絶縁層ILの上面の屈折率が、2.0程度になるように調製され得る。屈折率調整用の不純物の導入により、第1光導波路OW1(屈折率:3.5)および絶縁層IL(屈折率:1.46)の境界における屈折率差を小さくすることができる。これにより、第1光導波路OW1の末端面ES1(後述)からの反射光が、第1光導波路OW1の下面と、絶縁層ILの上面との境界面で反射されることを抑制することができる。

【0031】

絶縁層ILの厚さは、第1光導波路OW1からの光の染み出し距離より大きいことが好ましい。半導体装置SD1に加わる応力を低減させる観点と、半導体装置SD1の製造時における静電チャックによる半導体ウェハの貼りつきを抑制する観点とから、絶縁層ILの厚さは、小さいことが好ましい。たとえば、第1絶縁層IL1の厚さは、1μm以上かつ3μm以下である。

40

【0032】

第1光導波路OW1は、その内部を光が伝搬可能な経路である。第1光導波路OW1は、絶縁層IL上に形成されている。たとえば、第1光導波路OW1は、300nm以上かつ500nm以下の幅と、200nm以上かつ300nm以下の厚さとを有する。第1光導波路OW1の断面視形状は、矩形状または台形状である。前述のとおり、第1光導波路OW1の材料の例には、シリコン(Si)およびゲルマニウム(Ge)が含まれる。第1

50

光導波路OW1の材料の結晶構造の例には、単結晶および多結晶が含まれる。光学素子における光の伝搬損失を低減する観点からは、第1光導波路OW1の材料の結晶構造は、単結晶であることが好ましい。

【0033】

第1光導波路OW1の末端面ES1は、絶縁層ILの表面(上面)の垂線に対して傾斜している。第1光導波路OW1の末端面ES1は、第1光導波路OW1の末端部において、第1光導波路OW1の上面、下面および両側面を互いに連結している端面である。第1光導波路OW1の末端部とは、第1光導波路OW1において、光出力部LOまたは光入力部LIとして機能する部分である。

【0034】

第1光導波路OW1の下面と末端面ES1とのなす角度は、第1光導波路OW1の下面と側面とのなす角度より小さい。これにより、第1光導波路OW1の末端面ES1は、第1光導波路OW1の末端部に到達した光を、下方に向けて反射することができる。換言すると、第1光導波路OW1の末端面ES1は、第1光導波路OW1の末端部に到達した光を、絶縁層IL側に向けて反射することができる。第1光導波路OW1の下面と末端面ES1とのなす角度は、 0° を超かつ 90° 未満であり、 35° 以上かつ 55° 以下であることが好ましい。

【0035】

末端面ES1の結晶面は、特に限定されず、末端面ES1の形成方法に応じて適宜調整され得る。末端面ES1の結晶面は、例えば、(111)面である。なお、第1光導波路OW1の上面の結晶面は、(100)面である。

【0036】

第1光導波路OW1の末端部(末端面)の幅は、第1光導波路OW1のうち、末端部以外の部分の幅と同じであってもよいし、異なってもよい。第1光導波路OW1の末端部の幅は、第1光導波路OW1のうち、上記末端部以外の部分の幅より小さくてもよいし、大きくてもよい。実施の形態1では、第1光導波路OW1の末端部の幅は、第1光導波路OW1のうち、上記末端部以外の部分の幅とほぼ同じである。ここで、第1光導波路OW1の幅とは、第1光導波路OW1の両側面が対抗する方向における、当該両側面間の距離である。

【0037】

光変調部OMは、光変調部OMの内部を進行する光の位相を変化させるためのマッハツェンダ型光変調部である。光変調部OMは、絶縁層IL上に形成されている。光変調部OMの構成としては、シリコンフォトニクス技術における光変調部として公知の構成が採用され得る。実施の形態1では、光変調部OMは、光導波路OWを含むコア層CLと、コア層CLを挟むように形成された一对のスラブ部SLBとを有する。光変調部OMの材料の例は、第1光導波路OW1の材料と同様である。さらに、コア層CLおよびスラブ部SLBの一方または両方には、所定の不純物が注入されていてもよい。

【0038】

受光部ORは、光電変換機能を有する光学素子である。受光部ORは、受信した光信号を電気信号に変換する。受光部ORの構成としては、シリコンフォトニクスにおいて、受光部として採用されている公知の構成が適宜採用され得る。受光部ORの種類の中には、pn型受光部およびpin型受光部が含まれる。実施の形態1では、受光部ORは、pn型受光部である。受光部ORは、p型半導体部ORpと、p型半導体部ORp上に形成されたn型半導体部ORnと、を有する。

【0039】

第2パッドPD2は、絶縁層ILの裏面上に形成されている。第2パッドPD2は、半田ボールSRを介して第1パッドPD1と電氣的に接続されている。第2パッドPD2の構成としては、半導体技術において採用されている公知の構成が採用され得る。

【0040】

上記第1多層配線層は、2つ以上の配線層により構成された層である。上記第1多層配

10

20

30

40

50

線層は、絶縁層 I L 上に形成されている。上記配線層は、層間絶縁層と、当該層間絶縁層内に形成された配線およびビア（「プラグ」ともいう）の一方または両方と、を有する層である。当該ビアは、互いに異なる層に形成された 2 つの配線を電氣的に接続する導電体である。

【 0 0 4 1 】

上記第 1 多層配線層は、層間絶縁層 I I L 1 a、I I L 2 a、I I L 3 a および配線 W R 1 a、W R 2 a、W R 3 a を有する。層間絶縁層 I I L 1 a、I I L 2 a、I I L 3 a および配線 W R 1 a、W R 2 a、W R 3 a の構成としては、半導体技術において採用されている公知の構成がそれぞれ採用され得る。層間絶縁層 I I L 1 a、I I L 2 a、I I L 3 a の材料は、例えば、その屈折率が 1 . 4 6 である酸化シリコン (S i O ₂) である。配線 W R 1 a、W R 2 a、W R 3 a の材料の例には、タンゲステン (W)、アルミニウム (A l) および銅 (C u) が含まれる。

10

【 0 0 4 2 】

層間絶縁層 I I L 1 a は、第 1 光導波路 O W 1、光変調部 O M および受光部 O R を覆うように、絶縁層 I L 上に形成されている。層間絶縁層 I I L 1 a は、第 1 光導波路 O W 1 の内部を伝搬する光を第 1 光導波路 O W 1 の内部に実質的に閉じ込めるための第 2 クラッド層である。層間絶縁層 I I L 1 a 上に形成された配線 W R 2 a によって、第 1 光導波路 O W 1 から染み出した光が散乱されるのを抑制する観点から、層間絶縁層 I I L 1 a の厚さは、1 μ m 以上かつ 5 μ m 以下であることが好ましく、2 μ m 以上かつ 3 μ m 以下であることがより好ましい。

20

【 0 0 4 3 】

配線 W R 1 a は、層間絶縁層 I I L 1 a 内に形成されている。層間絶縁層 I I L 2 a は、層間絶縁層 I I L 1 a 上に形成されている。配線 W R 2 a は、層間絶縁層 I I L 2 a 内に形成されている。層間絶縁層 I I L 3 a は、層間絶縁層 I I L 2 a 上に形成されている。配線 W R 3 a は、層間絶縁層 I I L 3 a 内に形成されている。層間絶縁層 I I L 2 a および層間絶縁層 I I L 3 a のそれぞれの厚さは、例えば、0 . 8 μ m 以上かつ 1 . 2 μ m 以下である。

【 0 0 4 4 】

貫通電極 T S V は、上記第 1 多層配線層の厚さ方向において、絶縁層 I L および層間絶縁層 I I L 1 a を貫通している。貫通電極 T S V は、第 1 パッド P D 1 および配線 W R 2 a を電氣的に接続している。貫通電極 T S V の構成としては、半導体技術において採用されている公知の構成が採用され得る。貫通電極 T S V の材料の例には、タンゲステン (W)、アルミニウム (A l) および銅 (C u) が含まれる。

30

【 0 0 4 5 】

(3) 第 2 半導体チップ C P 2

第 2 半導体チップ C P 2 は、第 1 半導体チップ C P 1 上に配置されている。図 2 に示されるように、第 2 半導体チップ C P 2 は、半導体基板 S U B、トランジスタ T r および第 2 多層配線層を有する。

【 0 0 4 6 】

上記第 2 多層配線層は、層間絶縁層 I I L 1 b、I I L 2 b、I I L 3 b、I I L 4 b、I I L 5 b および配線 W R 1 b、W R 2 b、W R 3 b、W R 4 b、W R 5 b を有する。第 2 半導体チップ C P 2 は、配線 W R 3 a および配線 W R 5 b が互いに直接的に接するように、第 1 半導体チップ C P 1 と接合されている。これにより、第 1 半導体チップ C P 1 および第 2 半導体チップ C P 2 は、互いに強度に接合される。

40

【 0 0 4 7 】

半導体基板 S U B は、上記第 2 多層配線層を支持している。特に図示しないが、半導体基板 S U B の主面上には、第 2 電子回路 E C 2 (図 1 参照) および第 3 電子回路 E C 3 (図 1 参照) が形成されている。半導体基板 S U B 上には、第 2 電子回路 E C 2 および第 3 電子回路 E C 3 を構成するトランジスタ T r が形成されている。トランジスタ T r の構成としては、半導体技術におけるトランジスタとして公知の構成が採用され得る。トランジ

50

スタTrの例には、FinFETおよび平面型FETが含まれる。トランジスタTrは、上記第1多層配線層内の配線と上記第2多層配線層内の配線とを介して、光変調部OMおよび受光部ORのそれぞれと電氣的に接続されている。

【0048】

半導体基板SUBを構成する材料は、例えば、シリコンである。半導体基板SUBは、例えば、ホウ素(B)およびリン(P)などの不純物を含む単結晶シリコン基板である。

【0049】

上記第2多層配線層は、層間絶縁層IIL1b、IIL2b、IIL3b、IIL4b、IIL5bおよび配線WR1b、WR2b、WR3b、WR4b、WR5bを有する。層間絶縁層IIL1b、IIL2b、IIL3b、IIL4b、IIL5bおよび配線WR1b、WR2b、WR3b、WR4b、WR5bの構成の例は、上記第1多層配線層と同様である。

10

【0050】

層間絶縁層IIL1bは、トランジスタTrを覆うように、半導体基板SUB上に形成されている。配線WR1bは、層間絶縁層IIL1b内に形成されている。図2に示されるように、層間絶縁層IIL2b、IIL3b、IIL4b、IIL5bは、層間絶縁層IIL1b上に形成されている。配線WR1b、WR2b、WR3b、WR4b、WR5bは、層間絶縁層IIL1b、IIL2b、IIL3b、IIL4b、IIL5b内にそれぞれ形成されている。

【0051】

20

(4) 樹脂層RL

樹脂層RLは、プリント基板PSBおよび絶縁層ILの間に形成されている。樹脂層RLは、第1樹脂層RL1、反射面RS、第2光導波路OW2、第2樹脂層RL2および反射防止層RSLを有する。

【0052】

第1樹脂層RL1は、第2光導波路OW2の内部を伝搬する光を第2光導波路OW2の内部に実質的に閉じ込めるための第3クラッド層である。第1樹脂層RL1の材料の屈折率は、第2光導波路OW2の材料の屈折率より小さい。第1樹脂層RL1の材料は、例えば、フッ素化ポリイミド化合物である。第1樹脂層RL1の材料の屈折率は、例えば、1.5である。第1樹脂層RL1の厚さは、例えば、3 μ m以上かつ50 μ m以下である。

30

【0053】

反射面RSは、第1光導波路OW1の末端面ES1で反射した光を第2光導波路OW2に向けて反射する。反射面RSは、基体の表面上に形成されている。当該基体は、第2光導波路OW2と同じ層内に形成された樹脂層である。反射面RSの材料の例には、アルミニウム(Al)、金(Au)、銀(Ag)などの金属、ポリマおよび無機有機混合物が含まれる。

【0054】

第2光導波路OW2は、その内部を光が伝搬可能な経路である。実施の形態1では、第2光導波路OW2は、第1光導波路OW1の末端面ES1で反射した後、反射面RSで反射した光を伝搬する。第2光導波路OW2は、第1樹脂層EL1上に形成されている。たとえば、第2光導波路OW2は、3 μ m以上かつ50 μ m以下の幅と、3 μ m以上かつ50 μ m以下の厚さとを有する。第2光導波路OW2の断面視形状は、矩形、台形状または円形状である。

40

【0055】

第2光導波路OW2の材料の例には、樹脂が含まれる。当該樹脂の例には、フッ素化ポリイミドなどのポリイミド化合物、重水素化シリコン樹脂および無機有機複合樹脂が含まれる。第2光導波路OW2の材料の屈折率は、例えば、1.3以上かつ1.8以下である。

【0056】

第2樹脂層RL2は、第2光導波路OW2の内部を伝搬する光を第2光導波路OW2の

50

内部に実質的に閉じ込めるための第4クラッド層である。第2樹脂層RL2の材料の屈折率は、第2光導波路OW2の材料の屈折率より小さい。第2樹脂層RL2および絶縁層ILの境界で光が反射されることを抑止する観点から、第2樹脂層RL2の材料の屈折率と、絶縁層ILの材料の屈折率との差は、小さいことが好ましい。たとえば、当該差は、0.05以下であることが好ましい。第2樹脂層RL2の厚さと材料との例は、第1樹脂層RL1と同様である。第2樹脂層RL2の厚さは、例えば、3 μ m以上かつ30 μ m以下である。

【0057】

反射抑制層RSLは、第1光導波路OW1の末端面ES1で反射した光が、絶縁層ILから樹脂層RLに入射するときに、絶縁層ILおよび樹脂層RLの境界で反射されることを抑制する。反射抑制層RSLの材料の例には、非晶質フッ素樹脂、フッ化マグネシウム、屈折率調整したSiO₂、およびPET（ポリエチレンテレフタレート）化合物が含まれる。

10

【0058】

（半導体装置における光路）

ここで、実施の形態1に係る半導体装置SD1における光路について説明する。より具体的には、半導体装置SD1の光出力部LOにおいて、半導体装置SD1の外部に出射される光の光路について説明する。実施の形態1に係る半導体装置SD1の光出力部LOは、主として、第1光導波路OW1の末端面ES1と、反射面RSと、第2光導波路OW2とによって構成されている。

20

【0059】

比較のために、光出力部として、グレーティングカブラrGCを有する半導体装置rSD（以下、「比較用の半導体装置rSD」ともいう）における光路についても説明する。図3は、比較用の半導体装置rSDの光出力部における光路を示す要部断面図である。図4は、実施の形態1に係る半導体装置SD1の光出力部LOにおける光路を示す要部断面図である。図4は、図2において破線で囲まれる領域の部分拡大断面図である。なお、図3および図4において、矢印は、光の進行方向を示し、矢印の太さは、光量を示している。

【0060】

図3に示されるように、比較用の半導体装置rSDでは、グレーティングカブラrGCに到達した光は、グレーティングカブラrGCの上方および下方のそれぞれに向けて、第1光導波路OW1の外部に出射される。このとき、グレーティングカブラrGCの上方に出射される光の光量と、下方に出射される光の光量とは、グレーティングカブラrGCを構成する凹凸構造の形状および大きさに応じて決定される。図3では、上方に出射される光の光量と、下方に出射される光の光量とが、互いに等しい場合を示している。グレーティングカブラrGCの上方に向けて出射された光を光ファイバで受光する場合には、グレーティングカブラrGCの下方に向けて出射された光は、損失となる。

30

【0061】

これに対して、実施の形態1に係る半導体装置SD1では、図4に示されるように、第1光導波路OW1の末端面ES1に到達した光は、反射面RSに向けて反射される。末端面ES1からの反射光は、第1光導波路OW1の下面で、第1光導波路OW1の外部に出射され、絶縁層ILおよび第2樹脂層RL2を通して、反射面RSに到達する。反射面RSで反射した光は、第2光導波路OW2の末端面で、第2光導波路OW2の内部に入射する。第2光導波路OW2内を伝搬する光は、第2光導波路OW2によって外部の光ファイバに導かれる。このように、実施の形態1に係る半導体装置SD1では、光は、反射によって半導体装置SD1の外部に導かれる。このため、実施の形態1に係る半導体装置SD1では、比較用の半導体装置rSDと比較して、光損失を抑制しつつ、光を外部に出力することができる。

40

【0062】

（半導体装置の製造方法）

50

次いで、実施の形態 1 に係る半導体装置 S D 1 の製造方法の一例について説明する。図 5 ~ 図 1 7 は、半導体装置 S D 1 の製造方法に含まれる工程の一例を示す要部断面図である。

【 0 0 6 3 】

実施の形態 1 に係る半導体装置 S D 1 の製造方法は、(1) 第 1 半導体ウェハ S W 1 (図 1 0 参照) の製造工程と、(2) 第 2 半導体ウェハ S W 2 (図 1 1 参照) の製造工程と、(3) 樹脂層 R L (図 1 6 参照) の形成工程と、(4) 組み立て工程と、を含む。

【 0 0 6 4 】

(1) 第 1 半導体ウェハ S W 1 の製造

まず、第 1 半導体ウェハ S W 1 を製造する。第 1 半導体ウェハ S W 1 の製造工程は、(1 - 1) ウェハ S W (図 5 参照) の準備工程と、(1 - 2) 光学素子の形成工程と、(1 - 3) 第 1 光導波路 O W 1 (図 7 参照) の末端部の加工工程と、(1 - 4) 第 1 多層配線層の形成工程と、(1 - 5) 半導体基板 S S (図 8 参照) の除去工程と、(1 - 6) 貫通電極 T S V (図 1 0 参照) および第 2 パッド P D 2 (図 1 0 参照) の形成工程と、を含む。

10

【 0 0 6 5 】

(1 - 1) ウェハ S W の準備

まず、図 5 に示されるように、基板 S S と、基板 S S 上に形成された絶縁層 I L と、絶縁層 I L 上に形成された半導体層 S L と、を有するウェハ S W を準備する。

【 0 0 6 6 】

ウェハ S W は、製造されてもよいし、市販品として購入されてもよい。ウェハ S W は、例えば、S O I (Silicon On Insulator) 基板である。S O I 基板の製造方法としては、公知の製造方法から適宜選択され得る。S O I 基板の製造方法の例には、S I M O X (Separation by Implantation of Oxygen) 法およびスマートカット法が含まれる。

20

【 0 0 6 7 】

基板 S S の材料は、例えば、シリコンである。基板 S S の主面の面方位は (1 0 0) であり、基板 S S の抵抗率は $5 \cdot \text{cm}$ 以上かつ $5 0 \cdot \text{cm}$ 以下である。基板 S S の厚さは、例えば、 $1 0 0 \mu\text{m}$ 以上かつ $9 0 0 \mu\text{m}$ 以下である。

【 0 0 6 8 】

(1 - 2) 光学素子の形成

次いで、図 6 に示されるように、第 1 光導波路 O W 1、光変調部 O M および受光部 O R などの光学素子を絶縁層 I L 上に形成する。具体的には、まず、半導体層 S L をパターンニングする。半導体層 S L のパターンニングは、フォトリソグラフィ技術およびエッチング技術によって行われ得る。次いで、光変調部 O M を構成する半導体層 S L 内に所定の不純物を注入することによって、光変調部 O M が形成される。また、受光部 O R を構成する半導体層 S L 内に p 型不純物を注入して p 型半導体部 O R p を形成した後に、エピタキシャル成長法とイオン注入法とによって、p 型半導体部 O R p 上に n 型半導体部 O R n を形成する。これによって、第 1 光導波路 O W 1、光変調部 O M および受光部 O R は、絶縁層 I L 上に形成され得る。

30

【 0 0 6 9 】

(1 - 3) 第 1 光導波路 O W 1 の末端部の加工

次いで、図 7 に示されるように、第 1 光導波路 O P 1 の末端面 E S 1 が、絶縁層 I L の表面の垂線に対して傾斜するように、第 1 光導波路 O W 1 の末端部を加工する。たとえば、第 1 光導波路 O W 1 の末端部は、ウェットエッチング法によって加工されてもよいし、ドライエッチング法によって加工されてもよい。

40

【 0 0 7 0 】

第 1 光導波路 O W 1 の末端部がウェットエッチング法によって加工される場合、第 1 光導波路 O W 1 の末端部以外の部分をマスクで覆った状態で、第 1 光導波路 O W 1 の末端部をエッチング剤で処理する。上記マスクの材料は、例えば、酸化シリコン (SiO_2) である。加工後の末端面 E S 1 の結晶面は、(1 1 1) 面である。半導体層 S L の結晶方位

50

に応じてエッチング速度が異なるためである。

【0071】

第1光導波路OW1の末端部の方法の例には、ドライエッチング法およびウェットエッチング法が含まれる。ウェットエッチング法で用いられるエッチング剤の例には、水酸化カリウム(KOH)水溶液、水酸化テトラメチルアンモニウム(TMAH)水溶液、エチレンジアミン・ピロカテール(EDP)水溶液、ヒドラジン(N₂H₄)水溶液、水酸化ナトリウム水溶液および水酸化セシウム(CsOH)水溶液が含まれる。

【0072】

第1光導波路OW1の末端部がドライエッチング法によって加工される場合、傾斜面を有するレジストマスクで第1光導波路OW1の末端部を覆った状態で、第1光導波路OW1の末端部がエッチング処理される。これにより、レジストマスクの傾斜面の形状に応じた形状を有する、第1光導波路OW1の末端面ES1が形成される。

【0073】

(1-4) 第1多層配線層の形成

次いで、図8に示されるように、絶縁層IL上に上記第1多層配線層を形成する。上記第1多層配線層の形成工程は、例えば、層間絶縁層IIL1a、IIL2a、IIL3aおよび配線WR1a、WR2a、WR3aをそれぞれ形成する工程を含む。上記第1多層配線層は、半導体技術における多層配線層の形成方法として公知の方法と同様に形成され得る。

【0074】

(1-5) 半導体基板SSの除去

次いで、図9に示されるように、半導体基板SSの全部または一部を除去する。実施の形態1では、半導体基板SSの全部を除去する。半導体基板SSの除去方法は、例えば、研削法である。

【0075】

(1-6) 貫通電極TSVおよび第2パッドPD2の形成

次いで、図10に示されるように、層間絶縁層IIL1a、IIL2a、IIL3aおよび絶縁層ILを貫通する貫通電極TSVを形成した後に、貫通電極TSV上に第2パッドPD2を形成する。たとえば、貫通電極TSVは、配線WR2aに達する貫通孔を、層間配線層IIL1a、IIL2a、IIL3aおよび絶縁層ILに形成した後に、上記貫通孔を導電膜で埋めることによって形成され得る。上記貫通孔の形成方法は、例えば、ドライエッチング法である。上記導電膜の形成方法は、例えば、スパッタリング法である。

【0076】

第2パッドPD2は、例えば、絶縁層ILの裏面上に導電膜を形成した後に、当該導電膜をパターニングすることによって形成され得る。上記導電膜の形成方法は、例えば、スパッタリング法である。上記導電膜のパターニング法は、例えば、ドライエッチング法である。

【0077】

以上の工程によって、複数の第1半導体チップCP1を有する第1半導体チップSW1が製造され得る。

【0078】

(2) 第2半導体ウェハSW2の製造

次いで、図11に示されるように、第2半導体ウェハSW2を製造する。第2半導体ウェハSW2は、複数の第2半導体チップCP2を含む。第2半導体ウェハSW2の形成方法は、トランジスタを有する半導体ウェハの形成方法として公知の方法から採用され得る。第2半導体ウェハSW2は、半導体基板SUB上にトランジスタTrを形成した後に、半導体基板SUB上に第2多層配線層を形成することによって、形成される。

【0079】

(3) 樹脂層RLの形成

次いで、樹脂層RLをプリント基板PSB上に形成する。樹脂層RLの形成工程は、(

10

20

30

40

50

3 - 1) 第1樹脂層 R L 1 の形成工程と、(3 - 2) 第2光導波路 O W 2 の形成工程と、(3 - 3) 反射面 R S の形成工程と、(3 - 4) 第2樹脂層 R L 2 の形成工程と、(3 - 5) 反射抑制層 R S L の形成工程と、を含む。

【 0 0 8 0 】

(3 - 1) 第1樹脂層 R L 1 の形成

まず、図 1 2 に示されるように、プリント基板 P S B 上に第1樹脂層 R L 1 を形成する。第1樹脂層 R L 1 は、第1樹脂層 R L 1 を構成する硬化性樹脂組成物をプリント基板 P S B 上に提供した後に、当該硬化性樹脂組成物を硬化させることによって形成され得る。上記硬化性樹脂組成物は、熱硬化性樹脂組成物であってもよいし、光硬化性樹脂組成物であってもよい。第1樹脂層 R L 1 は、所定の形状にパターニングされる。

10

【 0 0 8 1 】

(3 - 2) 第2光導波路 O W 2 の形成

次いで、図 1 3 に示されるように、第1樹脂層 R L 1 上に第2光導波路 O W 2 を形成する。まず、第1樹脂層 R L 1 上に光導波路用樹脂層を形成する。当該光導波路用樹脂層は、第1樹脂層 R L 1 上に上記光導波路用樹脂層を構成する硬化性組成物を第1樹脂層 R L 1 上に提供した後に、当該硬化性組成物を硬化させることによって、形成され得る。上記硬化性組成物は、熱硬化性組成物であってもよいし、光硬化性組成物であってもよい。次いで、上記光導波路用樹脂層を所定の形状にパターニングすればよい。

【 0 0 8 2 】

(3 - 3) 反射面 R S の形成

次いで、図 1 4 に示されるように、上記光導波路用樹脂層の一部の上に反射面 R S を形成する。まず、図 1 4 に示されるように、例えば、ダンシングブレードによって、第2光導波路 O W 2 の一部に切欠き部を形成する。これによって、第2光導波路 O W 2 の一端面と、当該一端面に対向する傾斜面とが形成される。実施の形態 1 では、第2光導波路 O W 2 の一端面は、第2光導波路 O W 2 の下面の法線に沿うように形成されている。上記光導波路用樹脂層の傾斜面は、第2樹脂層 R L 2 の表面の垂線に対して傾斜している。

20

【 0 0 8 3 】

次いで、当該傾斜面上に金属膜を形成する。これによって、基体である上記光導波路用樹脂層上に反射面 R S が形成され得る。反射面 R S は、第2光導波路 O W 2 の一端面に対向している。上記金属膜の形成工程は、例えば、スパッタリング法である。

30

【 0 0 8 4 】

(3 - 4) 第2樹脂層 R L 2 の形成

次いで、図 1 5 に示されるように、第2光導波路 O W 2 および反射面 R S を覆うように、第1樹脂層 R L 1 上に第2樹脂層 R L 2 を形成する。第2樹脂層 R L 2 の形成方法は、第1樹脂層 R L 1 の形成方法と同様である。次いで、第1樹脂層 R L 1 および第2樹脂層 R L 2 を所定の形状にパターニングすればよい。

【 0 0 8 5 】

(3 - 5) 反射抑制層 R S L の形成

次いで、図 1 6 に示されるように、第2樹脂層 R L 2 上に反射抑制層 R S L を形成する。反射抑制層 R S L の形成方法の例には、塗布法および貼り付け法が含まれる。

40

【 0 0 8 6 】

(4) 組み立て

次いで、図 1 7 に示されるように、第1半導体ウェハ S W 1 と、第2半導体ウェハ S W 2 と、樹脂層 R L が形成されたプリント基板 P S B とを組み立てる。

【 0 0 8 7 】

まず、第1半導体ウェハ S W 1 の配線 W R 3 a と、第2半導体ウェハ S W 2 の配線 W R 5 b とが互いに直接接するように、第1半導体ウェハ S W 1 チップ C P 1 および第2半導体ウェハ S W 2 を接合して、接合ウェハを製造する。次いで、接合ウェハをダイシングすることによって、個片化された、第1半導体チップ C P 1 および第2半導体チップ C P 2 の積層体を形成する。

50

【 0 0 8 8 】

次いで、第1半導体チップCP1および第2半導体チップCP2の積層体を、あらかじめ個片化されたプリント基板PSB上に配置する。その際に、第1パッドPD1および第2パッドPD2は、半田ボールSRで電氣的に接合される。また、第1光導波路OW1の末端面ES1で反射された光が、反射面RSで反射され、かつ第2光導波路OW2内に入射するように、光軸調整が行われる。

【 0 0 8 9 】

以上の製造方法により、実施の形態1に係る半導体装置SD1を製造することができる。なお、実施の形態1に係る半導体装置SD1の製造方法は、必要に応じて、他の工程をさらに含んでもよい。たとえば、他の工程の例には、光源としてのレーザダイオードの配置工程が含まれる。当該他の工程は、シリコンフォトリソ技術において公知の方法から適宜採用され得る。

10

【 0 0 9 0 】

また、樹脂層RLを形成した後に、組み立て工程が行われる場合について説明したが、実施の形態1に係る半導体装置の製造方法は、これに限定されない。たとえば、第1半導体チップCP1および第1樹脂層RL1の間に第2樹脂層RL2形成用の硬化性樹脂組成物を充填した状態で、光軸調整を行った後に、上記硬化性樹脂組成物を硬化させてもよい。これにより、樹脂層RLの形成工程と、第1半導体チップCP1および樹脂層RLの組み立て工程とが同一の工程で行われ得る。

20

【 0 0 9 1 】

組み立て工程では、第1半導体ウェハSW1と、第2半導体ウェハSW2と、樹脂層RLが形成されたプリント基板PSBとを組み立てた後に、第1半導体ウェハSW1、第2半導体ウェハSW2およびプリント基板PSBをダイシングすることによって、個片化が行われてもよい。これによっても、個片化された複数の半導体装置SD1が得られる。

【 0 0 9 2 】

(効果)

実施の形態1に係る半導体装置SD1は、その末端面RS1が絶縁層ILの表面に対して傾斜している第1光導波路OW1を有する。これにより、半導体装置SD1では、第1光導波路OW1内を進行する光が、絶縁層ILに向けて、第1光導波路OW1外に出射され得る。これにより、光損失を抑制しつつ、第1光導波路OW1から光を出力させることができる。結果として、実施の形態1では、半導体装置SD1の特性を高めることができる。

30

【 0 0 9 3 】

[実施の形態1の変形例1]

図18は、実施の形態1の変形例1に係る第1光導波路mOW11の構成の一例を示す部分拡大斜視図である。図18に示されるように、変形例1に係る第1光導波路mOW11の末端部(末端面mES11)の幅mW1は、第1光導波路mOW11のうち、末端部以外の部分の幅Wより大きい。幅mW1および幅Wの差は、200nm以上かつ500nm以下であることが好ましい。これにより、末端面mES11の精密な加工が可能となる。結果として、光が末端面mES11で反射するときの光損失を低減できる。

40

【 0 0 9 4 】

[実施の形態1の変形例2]

図19は、実施の形態1の変形例2に係る第1光導波路mOW12の構成の一例を示す部分拡大斜視図である。図19に示されるように、変形例2に係る第1光導波路mOW12の幅mW2は、第1光導波路mOW12の末端面mES12に近づくにつれて、連続して大きくなる。これにより、第1光導波路mOW12の末端部において、光の伝搬損が抑制されつつ、光の伝搬モードが変換され得る。

【 0 0 9 5 】

[実施の形態1の変形例3]

図20は、実施の形態1の変形例3に係る第1光導波路mOW13の構成の一例を示す

50

部分拡大斜視図である。図 20 に示されるように、変形例 3 に係る第 1 光導波路 $mOW13$ の末端部の平面視形状は、環形状である。これにより、第 1 光導波路 $mOW3$ を構成する半導体層 SL を加工するときに、環形状を有する第 1 光導波路 $mOW3$ の末端部がストップパとして機能するため、第 1 光導波路 $mOW13$ の末端面 $mES13$ の加工がより安定して行われ得る。変形例 3 では、末端面 $mES13$ は、環形状を有する上記末端部の内側面の一部である。なお、第 1 光導波路 $mOW13$ の末端部は、閉じた環形状を有していてもよく、切欠き部を有していてもよい。

【0096】

[実施の形態 1 の変形例 4]

図 21 は、実施の形態 1 の変形例 4 に係る第 1 光導波路 $mOW14$ の構成の一例を示す部分拡大斜視図である。図 21 に示されるように、変形例 4 に係る第 1 光導波路 $mOW14$ の末端部の平面視形状は、環形状であり、かつ第 1 光導波路 $mOW14$ の末端面 $mES14$ の幅 $mW4$ は、第 1 光導波路 $mOW14$ の末端面 $mES14$ に近づくにつれて、連続して大きくなる。これにより、第 1 光導波路 $mOW14$ の末端面 $mES14$ の加工がより安定して行われ得るとともに、第 1 光導波路 $mOW14$ の末端部において、光の伝搬損が抑制されつつ、光の伝搬モードが変換され得る。

10

【0097】

[実施の形態 1 の変形例 5]

図 22 は、実施の形態 1 の変形例 5 に係る半導体装置 $mSD15$ の構成の一例を示す要部断面図である。図 22 に示されるように、変形例 5 に係る半導体装置 $mSD15$ において、樹脂層 $mRL5$ は、第 1 樹脂層 $RL1$ 、反射面 RS および第 2 光導波路 $OW2$ を有し、かつ第 2 樹脂層 $RL2$ および反射防止層 RSL を有しない。

20

【0098】

また、光軸調整の観点から、絶縁層 IL の裏面のうち、光路上に位置する部分には、切欠き部 mNP が形成されていてもよい。切欠き部 mNP の形状および大きさは、第 1 光導波路 $OW1$ の末端面 $ES1$ からの反射光が反射面 RS に到達できるように、適宜調整され得る。切欠き部 mNP の形成方法は、例えば、ダイシングである。

【0099】

変形例 5 では、第 1 光導波路 $OW1$ の末端面 $ES1$ からの反射光が反射面 RS に到達するまでの間に樹脂層を通らないため、光の伝搬損を低減することができる。また、切欠き部 mNP の形状および大きさによって、光軸を任意に調整することができるため、設計の自由度が高まり、半導体装置 $mSD15$ の製造コストも低減され得る。

30

【0100】

[実施の形態 2]

実施の形態 2 に係る半導体装置 $SD2$ において、第 1 光導波路 $OW1$ の末端面 $ES1$ は、第 1 光導波路 $OW1$ 内の光を下方に向けて反射する。実施の形態 2 に係る半導体装置 $SD2$ では、第 1 光導波路 $OW1$ を有する第 1 半導体チップ $CP1$ は、トランジスタを有する第 2 半導体チップと別体として形成されている。

【0101】

実施の形態 2 に係る光電気混載装置 $LE2$ (図 1 参照) および半導体装置 $SD2$ (図 2 参照) では、半導体装置 $SD2$ における第 1 半導体チップ $CP21$ の構成のみが、実施の形態 1 に係る光電気混載装置 $LE1$ および半導体装置 $SD1$ と異なる。そこで、実施の形態 1 に係る光電気混載装置 $LE1$ および半導体装置 $SD1$ と同一または対応する構成要素については、同一の符号を付して、その説明を省略する。

40

【0102】

(光電気混載装置の回路構成)

図 1 は、実施の形態 2 に係る光電気混載装置 $LE2$ の回路構成の一例を示すブロック図である。図 1 に示されるように、光電気混載装置 $LE2$ は、第 1 電子回路 $EC1$ 、半導体装置 $SD2$ および光源 LS を有する。実施の形態 2 に係る半導体装置 $SD2$ は、第 1 半導体チップ $CP21$ および第 2 半導体チップ $CP2$ を有する。第 1 半導体チップ $CP21$ は

50

、光導波路OW、光変調部OM、光出力部LO、光入力部LIおよび受光部ORを有する。

【0103】

(半導体装置の構成)

次いで、実施の形態2に係る半導体装置SD2の構成について説明する。図23は、半導体装置SD2の要部断面図である。なお、図23において、第2半導体チップCP2は、省略されている。

【0104】

半導体装置SD2は、図23に示されるように、プリント基板PSB、第1半導体チップCP21、第2半導体チップCP2(不図示)および樹脂層RLを有する。

10

【0105】

第1半導体チップCP21は、プリント基板PSB上に配置されている。図23に示されるように、第1半導体チップCP21は、半導体基板SS、絶縁層IL、第1光導波路OW1、光変調部OM、受光部ORおよび第1多層配線層を有する。実施の形態2では、第1半導体チップCP21は、ボンディングワイヤBWを介して、プリント基板PSBと電氣的に接続されている。このとき、ボンディングワイヤBWは、配線WR3aおよび第1パッドPD1を接続している。

【0106】

半導体基板SSは、樹脂層RLとともに絶縁層ILを支持している。半導体基板SSを構成する材料は、例えば、シリコンである。半導体基板SSは、例えば、ホウ素(B)およびリン(P)などの不純物を含む単結晶シリコン基板である。たとえば、半導体基板SSの主面の面方位は(100)であり、半導体基板SSの抵抗率は $5 \cdot \text{cm}$ 以上かつ $50 \cdot \text{cm}$ 以下である。半導体基板SSの厚さは、例えば、 $100 \mu\text{m}$ 以上かつ $900 \mu\text{m}$ 以下である。

20

【0107】

(半導体装置の製造方法)

次いで、実施の形態2に係る半導体装置SD2の製造方法の一例について説明する。実施の形態2に係る半導体装置SD2の製造方法は、第1半導体チップCP21の製造工程のみが、実施の形態1に係る半導体装置SD1の製造方法と異なる。そこで、実施の形態1に係る半導体装置SD1と異なる点についてのみ説明する。

30

【0108】

実施の形態2に係る半導体装置SD2の製造方法は、第1半導体チップCP21の製造工程と、第2半導体チップCP2の製造工程と、樹脂層RLの形成工程と、組み立て工程と、を含む。

【0109】

第1半導体チップCP21の製造工程は、(1-1)ウェハSWの準備工程(図5参照)と、(1-2)光学素子の形成工程(図6参照)と、(1-3)第1光導波路OW1の末端部の加工工程(図7参照)と、(1-4)第1多層配線層の形成工程(図8参照)と、(1-5)半導体基板SSの除去工程と、を含む。

【0110】

(1-5)半導体基板SSの除去

実施の形態2に係る半導体装置SD2の製造方法では、図23に示されるように、半導体基板SSの一部を除去する。具体的には、半導体基板SSのうち、樹脂層RLが配置される部分を除去する。

40

【0111】

なお、実施の形態2に係る組み立て工程では、樹脂層RLは、半導体基板SSの除去された部分に配置される。また、第1半導体チップSD21およびプリント基板PSBは、ボンディングワイヤBWを介して電氣的に接続される。

【0112】

(効果)

50

実施の形態 2 に係る半導体装置 S D 2 も、実施の形態 1 に係る半導体装置 S D 1 と同様の効果を奏する。実施の形態 2 に係る半導体装置 S D 2 では、第 2 半導体チップ C P 2 における発熱に起因する第 1 半導体チップ C P 1 における光学分散の影響を抑制することができる。これにより、損失を低減し、かつ半導体装置 S D 2 を薄型化できる。

【 0 1 1 3 】

[実施の形態 3]

実施の形態 3 に係る図 2 4 に示す半導体装置 S D 3 において、第 1 光導波路 O W 3 1 の末端面 E S 3 は、第 1 光導波路 O W 3 1 内の光を上方に向けて反射する。実施の形態 3 に係る半導体装置 S D 3 では、第 1 光導波路 O W 3 1 を有する第 1 半導体チップ C P 3 1 は、トランジスタを有する第 2 半導体チップと別体として形成されている。

10

【 0 1 1 4 】

実施の形態 3 に係る光電気混載装置 L E 3 (図 1 参照) および半導体装置 S D 3 は、第 1 半導体チップ C P 3 1 の構成と、半導体装置 S D 3 が樹脂層 R L を有しない点について、実施の形態 2 に係る光電気混載装置 L E 2 および半導体装置 S D 2 と異なる。そこで、実施の形態 2 に係る光電気混載装置 L E 2 および半導体装置 S D 2 と同一または対応する構成要素については、同一の符号を付して、その説明を省略する。

【 0 1 1 5 】

(光電気混載装置の回路構成)

図 1 は、実施の形態 3 に係る光電気混載装置 L E 3 の回路構成の一例を示すブロック図である。図 1 に示されるように、光電気混載装置 L E 3 は、第 1 電子回路 E C 1、半導体装置 S D 3 および光源 L S を有する。実施の形態 3 に係る半導体装置 S D 3 は、第 1 半導体チップ C P 3 1 および第 2 半導体チップ C P 2 を有する。第 1 半導体チップ C P 3 1 は、光導波路 O W、光変調部 O M、光出力部 L O、光入力部 L I および受光部 O R を有する。

20

【 0 1 1 6 】

(半導体装置の構成)

次いで、実施の形態 3 に係る半導体装置 S D 3 の構成について説明する。図 2 4 は、半導体装置 S D 3 の要部断面図である。なお、図 2 4 において、第 2 半導体チップ C P 2 は、省略されている。

【 0 1 1 7 】

半導体装置 S D 3 は、図 2 4 に示されるように、プリント基板 P S B、第 1 半導体チップ C P 3 1 および第 2 半導体チップ C P 2 (不図示) を有する。

30

【 0 1 1 8 】

第 1 半導体チップ C P 3 1 は、プリント基板 P S B 上に配置されている。図 2 4 に示されるように、第 1 半導体チップ C P 3 1 は、半導体基板 S S、絶縁層 I L、第 1 光導波路 O W 3 1、光変調部 O M、受光部 O R および第 1 多層配線層を有する。

【 0 1 1 9 】

第 1 光導波路 O W 3 1 は、その内部を光が伝搬可能な経路である。第 1 光導波路 O W 3 1 は、絶縁層 I L 上に形成されている。たとえば、第 1 光導波路 O W 3 1 は、300 nm 以上かつ 500 nm 以下の幅と、200 nm 以上かつ 300 nm 以下の厚さとを有する。第 1 光導波路 O W 3 1 の断面視形状は、矩形状または台形状である。前述のとおり、第 1 光導波路 O W 3 1 の材料の例には、シリコン (S i) およびゲルマニウム (G e) が含まれる。第 1 光導波路 O W 3 1 の材料の結晶構造の例には、単結晶および多結晶が含まれる。光学素子における光の伝搬損失を低減する観点からは、第 1 光導波路 O W 3 1 の材料の結晶構造は、単結晶であることが好ましい。

40

【 0 1 2 0 】

第 1 光導波路 O W 3 1 の末端面 E S 3 は、絶縁層 I L の表面に対して傾斜している。第 1 光導波路 O W 3 1 の末端面 E S 3 は、第 1 光導波路 O W 3 1 の末端部において、第 1 光導波路 O W 3 1 の上面、下面および両側面を互いに連結している端面である。

【 0 1 2 1 】

50

第1光導波路OW31の下面と末端面ES3とのなす角度は、第1光導波路OW31の下面と側面とのなす角度より大きい。これにより、第1光導波路OW31の末端面ES3は、第1光導波路OW31の末端部に到達した光を、上方に向けて反射することができる。換言すると、第1光導波路OW31の末端面ES3は、第1光導波路OW31の末端部に到達した光を、第1多層配線層側に向けて反射することができる。第1光導波路OW31の下面と末端面ES3とのなす角度は、 90° 超かつ 180° 未満であり、 125° 以上かつ 145° 以下であることが好ましい。

【0122】

末端面ES3の結晶面は、特に限定されず、末端面ES3の形成方法に応じて適宜調整され得る。末端面ES3の結晶面は、例えば、(111)面である。なお、第1光導波路OW31の上面の結晶面は、(100)面である。

10

【0123】

第1光導波路OW31の末端部(末端面)の幅は、第1光導波路OW31のうち、末端部以外の部分の幅と同じであってもよいし、異なってもよい。第1光導波路OW31の末端部の幅は、第1光導波路OW31の当該末端部以外の部分の幅より小さくてもよいし、大きくてもよい。実施の形態3では、第1光導波路OW31の末端部の幅は、第1光導波路OW31の当該末端部以外の部分の幅とほぼ同じである。

【0124】

(半導体装置の製造方法)

次いで、実施の形態3に係る半導体装置SD3の製造方法の一例について説明する。実施の形態3に係る半導体装置SD3の製造方法は、第1半導体チップCP31の形成工程のみが、実施の形態2に係る半導体装置SD2の製造方法と異なる。そこで、実施の形態2に係る半導体装置SD2の製造方法と異なる点についてのみ説明する。

20

【0125】

図25～図28は、半導体装置SD3の製造方法に含まれる工程の一例を示す要部断面図である。

【0126】

第1半導体チップCP31の形成工程は、(1-1)ウェハSWの準備工程(図5参照)と、(1-2)光学素子の形成工程(図6参照)と、(1-3)第1多層配線層の形成工程と、(1-4)半導体基板SSおよび絶縁層ILの除去工程と、(1-5)第1光導波路OW31の末端部の加工工程と、を含む。

30

【0127】

(1-3)第1多層配線層の形成

図25に示されるように、第1光導波路OW31、光変調部OMおよび受光部ORを覆うように、絶縁層IL上に第1多層配線層を形成する。

【0128】

(1-4)半導体基板SSおよび絶縁層ILの除去

次いで、図26に示されるように、半導体基板SSの一部と、絶縁層ILの一部とを除去する。より具体的には、半導体基板SSおよび絶縁層ILのうち、第1光導波路OW31の末端部の直下に位置する部分を除去する。半導体基板SSおよび絶縁層ILの除去方法は、例えば、ドライエッチング法である。このとき、層間絶縁層IIL1aの一部は、除去されてもよいし、除去されなくてもよい。

40

【0129】

(1-5)第1光導波路OW31の末端部の加工

次いで、図27に示されるように、第1光導波路OP1の末端面ES1が、絶縁層ILの表面に対して傾斜するように、第1光導波路OW1の末端部を加工する。たとえば、第1光導波路OW31の末端部は、ウェットエッチング法によって加工されてもよいし、ドライエッチング法によって加工されてもよい。

【0130】

これらの工程により、第1半導体チップCP31が形成される。

50

【 0 1 3 1 】

最後に、図 2 8 に示されるように、組み立て工程によって、実施の形態 3 に係る半導体装置 S D 3 が製造される。

【 0 1 3 2 】

(効果)

実施の形態 3 に係る半導体装置 S D 3 も、実施の形態 3 に係る半導体装置 S D 3 と同様の効果を奏する。実施の形態 3 に係る半導体装置 S D 3 では、第 1 光導波路 O W 3 1 の末端面 E S 3 からの反射光を上方に向けて導くことができる。

【 0 1 3 3 】

なお、本発明は、上記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更され得る。また、各実施の形態と各変形例との少なくとも一部は、互いに任意に組み合わせられてもよい。

10

【 0 1 3 4 】

また、特定の数値例について記載した場合であっても、理論的に明らかにその数値に限定される場合を除き、その特定の数値を超える数値であってもよいし、その特定の数値未満の数値であってもよい。また、成分については、「Aを主要な成分として含むB」などの意味であり、他の成分を含む態様を排除するものではない。

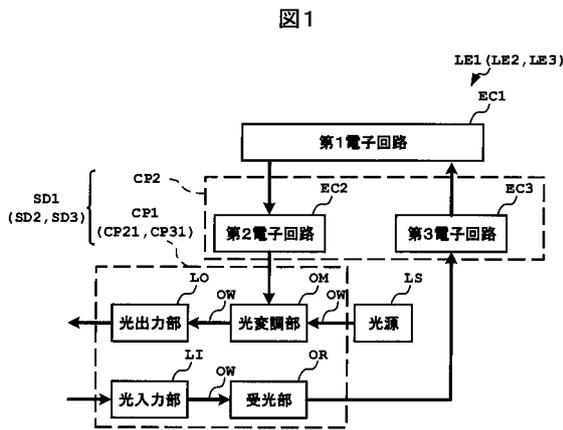
【符号の説明】

【 0 1 3 5 】

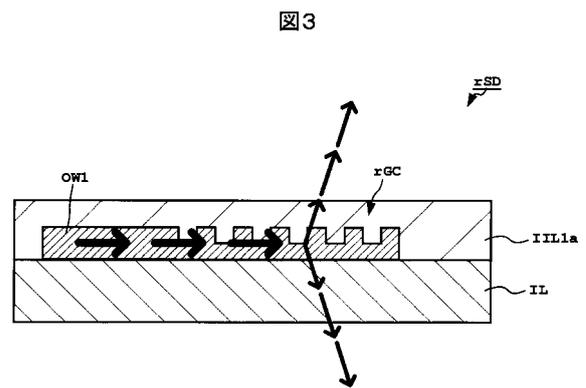
BW	ボンディングワイヤ	20
CL	コア層	
CP1、CP21、CP31	第1半導体チップ	
CP2	第2半導体チップ	
EC1	第1電子回路	
EC2	第2電子回路	
EC3	第3電子回路	
ES1、mES11、mES12、mES13、mES14、ES3	末端面	
rGC	グレーティングカプラ	
IIL1a、IIL2a、IIL3a、IIL1a、IIL2a、IIL3a、IIL4a、IIL5a	層間絶縁層	30
IL	絶縁層	
LE1、LE2、LE3	光電気混載装置	
LI	光入力部	
LO	光出力部	
LS	光源	
mNP	切欠き部	
OM	光変調部	
OR	受光部	
ORn	n型半導体部	
ORp	p型半導体部	40
OW	光導波路	
OW1、mOW11、mOW12、mOW13、mOW14、OW31	第1光導波路	
OW2	第2光導波路	
PD1	第1パッド	
PD2	第2パッド	
PSB	プリント基板	
RL	樹脂層	
RL1	第1樹脂層	
RL2	第2樹脂層	
RS	反射面	50

- R S L 反射防止層
- S D 1、r S D 1、m S D 1 5、S D 2、S D 3 半導体装置
- S L 半導体層
- S L B スラブ部
- S R 半田ボール
- S S、m S S 基板
- S U B 半導体基板
- S W ウェハ
- S W 1 第1半導体ウェハ
- S W 2 第2半導体ウェハ
- T r トランジスタ
- T S V 貫通電極
- W R 1 a、W R 2 a、W R 3 a、W R 1 b、W R 2 b、W R 3 b、W R 4 b、W R 5 b 配線

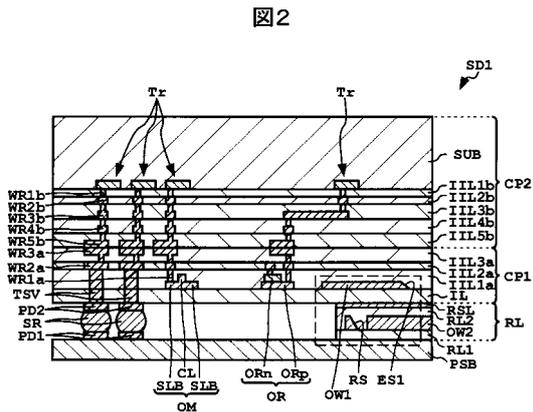
【 図 1 】



【 図 3 】

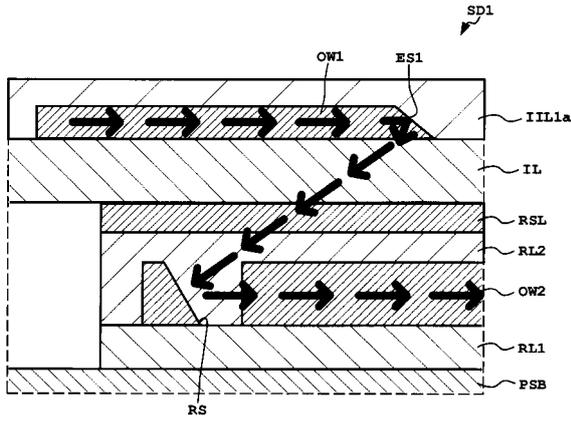


【 図 2 】



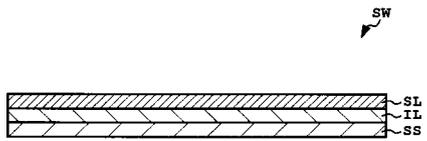
【 図 4 】

図 4



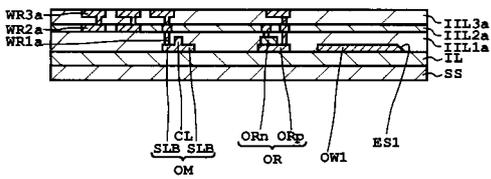
【 図 5 】

図 5



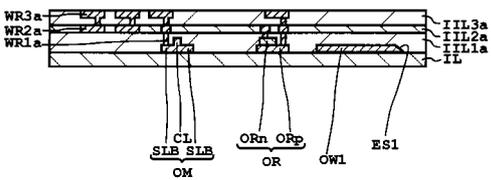
【 図 8 】

図 8



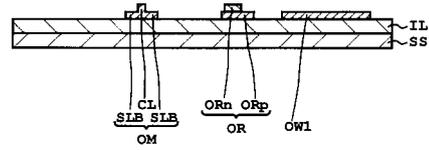
【 図 9 】

図 9



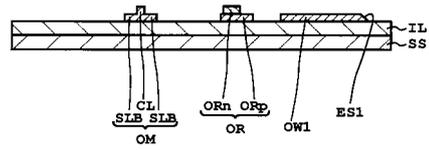
【 図 6 】

図 6



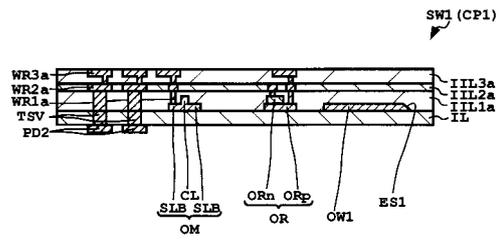
【 図 7 】

図 7



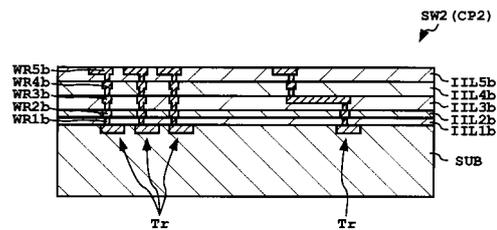
【 図 10 】

図 10



【 図 11 】

図 11



【 図 12 】

図 12



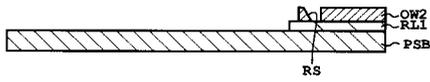
【 図 1 3 】

図13



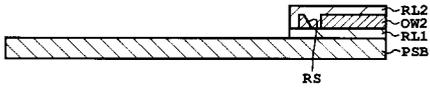
【 図 1 4 】

図14



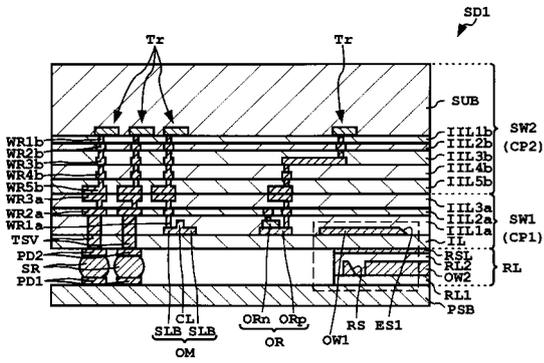
【 図 1 5 】

図15



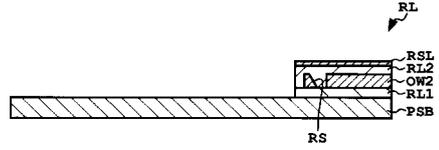
【 図 1 7 】

図17



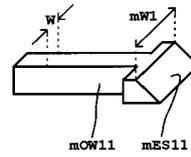
【 図 1 6 】

図16



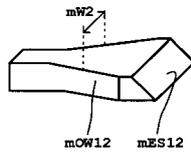
【 図 1 8 】

図18



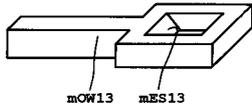
【 図 1 9 】

図19



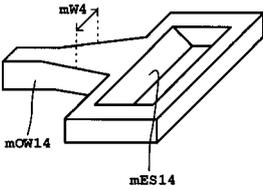
【 図 2 0 】

図20



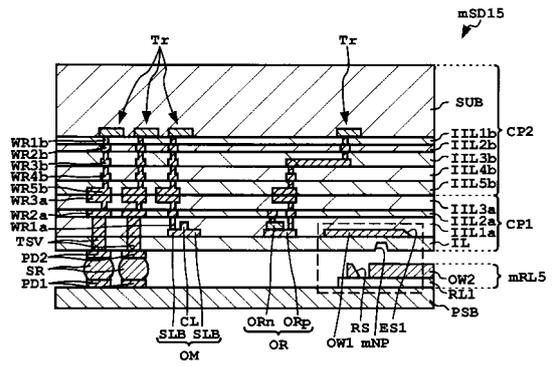
【 図 2 1 】

図21



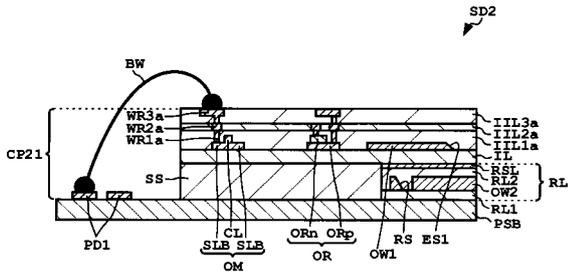
【 図 2 2 】

図22



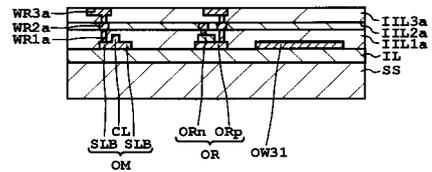
【 図 2 3 】

図23



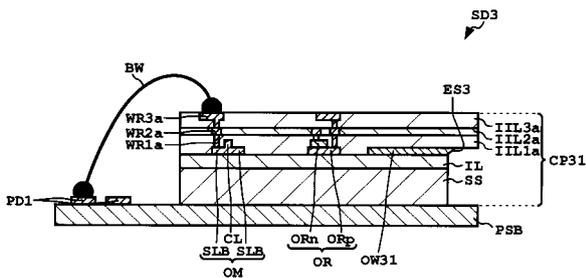
【 図 2 5 】

図25



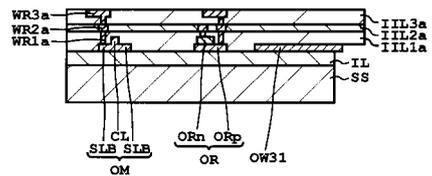
【 図 2 4 】

図24



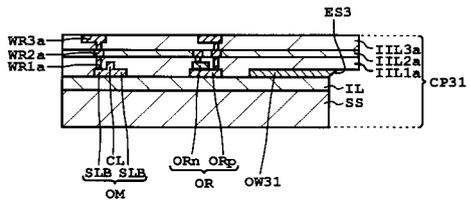
【 図 2 6 】

図26



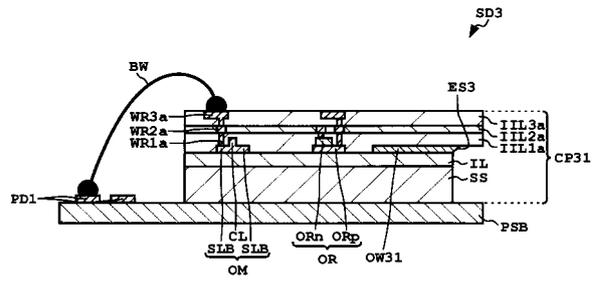
【 図 27 】

図27



【 図 28 】

図28



フロントページの続き

Fターム(参考) 2H147 AB02 AB04 AB05 AB11 AC02 AC14 BB02 BB03 BD10 BD20
BE01 BE26 BG02 CA13 CC12 CC13 CC14 CD12 CD18 DA09
DA10 EA12A EA13A EA13C EA14B EA15B EA17B EA18B EA34C EA36C
FA09 FA15 FC02 FC03 FC08 FD15