



(19) RU⁽¹¹⁾ 2 185 031⁽¹³⁾ C1

(51) МПК⁷ H 04 J 13/02

РОССИЙСКОЕ АГЕНТСТВО
ПО ПАТЕНТАМ И ТОВАРНЫМ ЗНАКАМ

(12) ОПИСАНИЕ ИЗОБРЕТЕНИЯ К ПАТЕНТУ РОССИЙСКОЙ ФЕДЕРАЦИИ

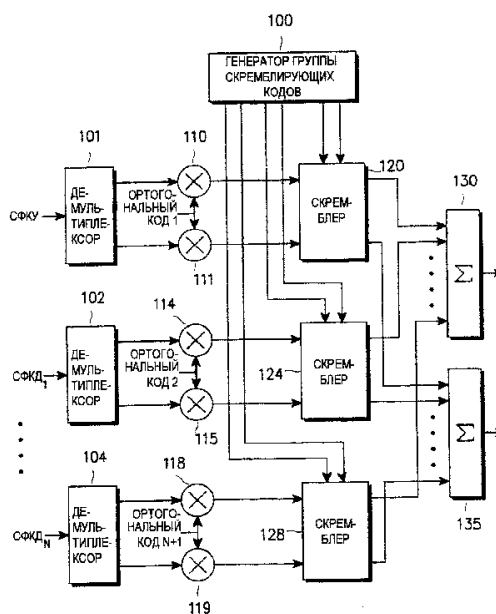
- (21), (22) Заявка: 2001106659/09, 07.07.2000
- (24) Дата начала действия патента: 07.07.2000
- (30) Приоритет: 07.07.1999 KR 1999/27279
- (46) Дата публикации: 10.07.2002
- (56) Ссылки: EP 0157692 A2, 09.10.1985. SU 1290546 A1, 15.02.1987. WO 96/03819 A1, 08.02.1996. EP 0693834 A1, 12.01.1996. EP 0748074 A2, 11.12.1996. EP 0809373 A2, 26.11.1997. EP 0838917 A2, 29.04.1998.
- (85) Дата перевода заявки РСТ на национальную фазу: 06.03.2001
- (86) Заявка РСТ: KR 00/00735 (07.07.2000)
- (87) Публикация РСТ: WO 01/05079 (18.01.2001)
- (98) Адрес для переписки: 129010, Москва, ул. Б.Спасская 25, стр.3, ООО "Юридическая фирма Городисский и Партнеры", Егоровой Г.Б.

- (71) Заявитель: САМСУНГ ЭЛЕКТРОНИКС КО., ЛТД. (KR)
- (72) Изобретатель: КИМ Дзае-Йоел (KR), КАНГ Хее-Вон (KR)
- (73) Патентообладатель: САМСУНГ ЭЛЕКТРОНИКС КО., ЛТД. (KR)
- (74) Патентный поверенный: Егорова Галина Борисовна

(54) СПОСОБ ГЕНЕРАЦИИ СКРЕМБЛИРУЮЩЕГО КОДА В СИСТЕМЕ МОБИЛЬНОЙ СВЯЗИ УСМЭ И УСТРОЙСТВО ДЛЯ ЕГО ОСУЩЕСТВЛЕНИЯ

(57) Реферат:

Изобретение относится к области генерации скремблирующих кодов в системе мобильной связи. Устройство генерации скремблирующих кодов для передатчика нисходящей линии связи в системе мобильной связи УСМЭ (универсальная система мобильной электросвязи) содержит генератор первой m-последовательности и генератор второй m-последовательности, первый сумматор, множество первых и вторых маскирующих секций, множество вторых сумматоров, на выходе которых генерируется множество вторичных скремблирующих кодов. Достижимый технический результат - генерация скремблирующих кодов, объединенных в блоки заданной длины, с использованием функций маскирования, в результате чего минимизируется сложность аппаратных средств. 4 с. и 26 з.п.ф.-лы, 11 ил.



Фиг.1

RU 2 185 031 C1

RU 2 185 031 C1



(19) **RU** ⁽¹¹⁾ **2 185 031** ⁽¹³⁾ **C1**

(51) Int. Cl.⁷ **H 04 J 13/02**

RUSSIAN AGENCY
FOR PATENTS AND TRADEMARKS

(12) **ABSTRACT OF INVENTION**

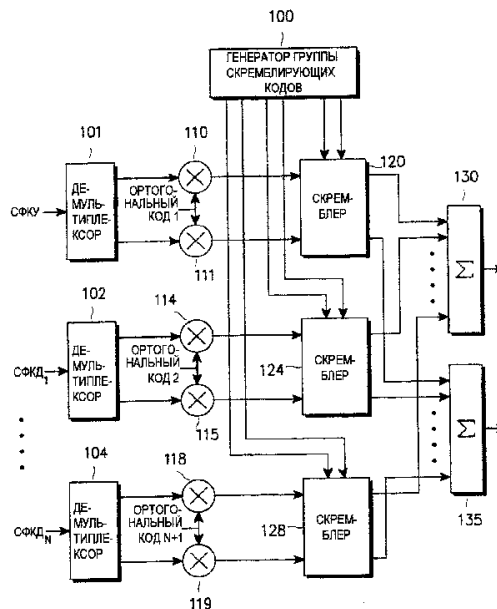
(21), (22) Application: 2001106659/09, 07.07.2000
 (24) Effective date for property rights: 07.07.2000
 (30) Priority: 07.07.1999 KR 1999/27279
 (46) Date of publication: 10.07.2002
 (85) Commencement of national phase: 06.03.2001
 (86) PCT application: KR 00/00735 (07.07.2000)
 (87) PCT publication: WO 01/05079 (18.01.2001)
 (98) Mail address: 129010, Moskva, ul. B.Spasskaja 25, str.3, OOO "Juridicheskaja firma Gorodisskij i Partnery", Egorovoj G.B.

(71) Applicant: SAMSUNG EhLEKTRONIKS KO., LTD. (KR)
 (72) Inventor: KIM Dzae-Joel (KR), KANG Khee-Von (KR)
 (73) Proprietor: SAMSUNG EhLEKTRONIKS KO., LTD. (KR)
 (74) Representative: Egorova Galina Borisovna

(54) **METHOD AND DEVICE FOR GENERATING SCRAMBLING CODE IN UNIVERSAL MOBILE ELECTRICAL COMMUNICATION SYSTEM**

(57) Abstract:

FIELD: generating scrambling codes in mobile communication system. SUBSTANCE: device generating scrambling codes for downlink transmitter in universal mobile electrical communication system has first m-sequence generator and second sequence generator; first adder; plurality of first and second masking sections; and plurality of second adders where plurality of secondary scrambling codes is generated at their outputs. Scrambling codes integrated into blocks of desired length are generated using masking function. EFFECT: minimized intricate hardware requirement. 30 cl, 11 dwg



RU 2 185 031 C1

RU 2 185 031 C1

ОБЛАСТЬ ТЕХНИКИ, К КОТОРОЙ ОТНОСИТСЯ ИЗОБРЕТЕНИЕ

Изобретение относится в общем случае к устройству и способу генерации скремблирующих кодов в системе мобильной связи и, в частности, касается устройства и способа генерации множественного скремблирующего кода с использованием маскирующих кодов.

УРОВЕНЬ ТЕХНИКИ

В системе мобильной связи с множественным доступом и кодовым разделением каналов (далее называемой как "система МДКР") с целью разделения базовых станций используются скремблирующие коды. Европейская система Ш-МДКР (стандарт W-CDMA), UMTS (УСМЭ - универсальная система мобильной электросвязи) генерирует множество скремблирующих кодов, объединенных в группу множественных скремблирующих кодов заданной длины. Как способ увеличения пропускной способности, что является целью использования скремблирующих кодов в системе МДКР, дополнительно к разделению базовых станций используются ортогональные коды для множества групп скремблирующих кодов для разделения каналов. То есть, когда в группе скремблирующих кодов использованы все ортогональные коды для разделения каналов, система мобильной связи для увеличения количества доступных линий связи может использовать вторую группу скремблирующих кодов. В системе мобильной связи УСМЭ в качестве скремблирующих кодов используется эталонная ("золотая") последовательность длиной $2^{18}-1$ для того, чтобы иметь множество скремблирующих кодов (один первичный скремблирующий код и множество вторичных скремблирующих кодов в одной базовой станции), образованных множеством групп скремблирующих кодов. Эталонная последовательность длиной $2^{18}-1$ включает в себя группу из $2^{18}-1$ отдельных эталонных кодов. Эталонные последовательности одной и той же группы хорошо коррелированы между собой. Здесь эталонная последовательность длиной $2^{18}-1$ разделяется на 38400 элементов и многократно используется для скремблирования.

Каждая базовая станция в системах мобильной связи УСМЭ имеет уникальный скремблирующий код, называемый "первичным скремблирующим кодом", который используется для того, чтобы дать возможность терминалу отличать каждую базовую станцию от других базовых станций в данной системе. Также каждый уникальный скремблирующий код, используемый для расширения (скремблирования) сигналов каналов нисходящей линии связи (от базовой станции к мобильному объекту) для каждой базовой станции, называется здесь "первичным скремблирующим кодом", а одна из групп скремблирующих кодов, используемая для расширения каналов данных нисходящей линии связи в случае, когда не имеются ортогональные коды, использующие первичный скремблирующий код, называется "вторичным скремблирующим кодом". Базовая станция использует свои уникальные первичные скремблирующие коды для расширения

(скремблирования) сигналов общего канала управления, передаваемых на все мобильные станции с помощью соответствующего ортогонального кода, для расширения (скремблирования) сигналов каналов данных, передаваемых на мобильные станции, находящиеся в данный момент на связи, с помощью соответствующих ортогональных кодов, которые присваиваются каждому из сигналов каналов данных для разделения каналов нисходящей линии связи.

Базовая станция имеет собственные уникальные первичные скремблирующие коды для того, чтобы мобильная станция могла отличить данную базовую станцию от соседних. А именно, количество используемых первичных скремблирующих кодов должно быть достаточно большим, например, равным 512, чтобы мобильная станция не могла бы одновременно обнаруживать сигналы базовых станций, совместно использующих одни и те же первичные скремблирующие коды. Таким образом, отдельные соседние базовые станции используют разные первичные скремблирующие коды из числа 512 первичных скремблирующих кодов. Когда больше нет ортогонального кода с первичным скремблирующим кодом, выделяемого для разделения каналов, отдельная базовая станция использует вторичный скремблирующий код, выбираемый из ее множества групп вторичных скремблирующих кодов, соответствующих используемому первичным скремблирующим кодам.

Примером использования множества скремблирующих кодов является нисходящая линия связи в системе УСМЭ. Следует заметить, что в целях иллюстрации термины "скремблирующий код", "эталонный код" и "эталонная последовательность" являются взаимозаменяемыми и обозначающими один и тот же код как скремблирующий код.

На фиг.1 представлена схема, раскрывающая структуру передатчика нисходящей линии связи в системе мобильной связи УСМЭ.

Обратимся к фиг.1, на которой после приема специализированного физического канала управления СФКУ и специализированных физических каналов данных СФКД1, ..., и СФКДN, в которых предварительно выполняются канальное кодирование и перемещение, демультимплексоры 100-104 (количество которых соответствует количеству физических каналов данных N плюс один для СФКУ) разделяют специализированный физический канал управления СФКУ и специализированные физические каналы данных СФКД1, ..., и СФКДN на I (синфазный) и Q (квадратурный) каналы. I и Q каналы, выводимые отдельно из демультимплексора 101, подаются в умножители 110 и 111 соответственно. Умножители 110 и 111 умножают I и Q каналы на ортогональный код 1 для разделения каналов соответственно и посылают выходной сигнал в скремблер 120. Аналогично I и Q каналы, выводимые отдельно из демультимплексоров 102-104, подвергаются той же самой операции, что была описана выше, и подаются в N скремблеров с 124 и 128, соответственно. Затем генератор 100 групп скремблирующих кодов генерирует вторичные

скремблирующие коды, соответствующие скремблерам 120, 124-128, и выдает их на соответствующие скремблеры. Здесь скремблеры 120, 124-128 умножают выходные сигналы соответствующих умножителей на выходные сигналы генератора 100 групп скремблирующих кодов в комплексной форме, чтобы вывести действительные части скремблированных сигналов в сумматор 130, а мнимые части скремблированных сигналов в сумматор 135. Сумматор 130 суммирует действительные части скремблированных сигналов от скремблеров 120, 124-128 в то время, как сумматор 135 суммирует их мнимые части.

На фиг. 2 представлена блок-схема генератора 100 групп скремблирующих кодов, показанного на фиг.1, который одновременно генерирует множество групп скремблирующих кодов. Хотя для общих каналов управления и каналов данных должны использоваться только первичные скремблирующие коды, для увеличения количества доступных линий связи вместо первичных скремблирующих кодов могут быть использованы вторичные скремблирующие коды. Например, если базовая станция А использует первичный скремблирующий код В с имеющимися ортогональными кодами С-Н, и разным каналам были присвоены все ортогональные коды С-Н, то в наличии больше не будет ортогональных кодов, которые можно присвоить новым каналам, если с базовой станцией А захочет установить связь новый терминал. В этом случае вместо использования первичного скремблирующего кода А для новых каналов может быть использован вторичный скремблирующий код Z вместо первичного скремблирующего кода А, а затем новым каналам могут быть присвоены ортогональные коды С-Н, поскольку новые каналы вместо первичного скремблирующего кода А используют вторичный скремблирующий код Z. Таким образом, новые каналы можно отличить от исходных каналов, которые использовали ортогональные коды С-Н, поскольку новые каналы вместо первичного кода А используют вторичный скремблирующий код Z. Следовательно, базовая станция должна обладать способностью генерировать множество групп скремблирующих кодов.

Обратимся к фиг. 2, на которой стандартный генератор 100 групп скремблирующих кодов содержит множество генераторов 201 эталонных последовательностей и множество блоков 203 задержки, соответствующих генераторам 210 эталонных последовательностей. Получив с верхнего уровня управляющую информацию о скремблирующих кодах для множества каналов, генераторы 201 эталонных последовательностей генерируют скремблирующие коды, то есть коды эталонных последовательностей, на основе этой управляющей информации и выдают созданные скремблирующие коды, чтобы обеспечить компоненту I канала. Блоки 203 задержки осуществляют задержку скремблирующих кодов с компонентой I канала на заданное количество элементов и генерируют скремблирующие коды с временной задержкой, имеющие компоненту Q-канала.

На фиг.3 представлена схема,

показывающая структуру приемника нисходящей линии связи в системе мобильной связи УСМЭ. Для общих каналов управления нисходящей линии связи приемник должен дескремблировать сигналы общих каналов управления нисходящей линии связи, которые были скремблированы с помощью первичных скремблирующих кодов. Одновременно для каналов данных нисходящей линии связи приемник должен также дескремблировать сигнал, скремблированный с помощью вторичного скремблирующего кода, когда канал данных нисходящей линии связи использует вторичный скремблирующий код. Таким образом, приемник должен обладать способностью генерировать множество скремблирующих кодов.

Обратимся к фиг.3, на которой после приема сигналов от передатчика, показанного на фиг.1 и 2, компоненты I и Q каналов принимаемых сигналов подаются в дескремблеры 310 и 315 соответственно. Генератор 300 групп скремблирующих кодов одновременно генерирует скремблирующие коды согласно соответствующим каналам и выводит их в дескремблеры 310 и 315. Затем дескремблеры 310 и 315 умножают принятые сигналы I+jQ на сопряженные величины скремблирующих кодов, принятых от генератора 300 групп скремблирующих кодов, для дескремблирования принятых сигналов, а затем выводят компоненты I и Q каналов дескремблированных сигналов на соответствующие умножители 320, 322, 324 и 326. Здесь ортогональные коды, присвоенные соответствующим каналам, сжимаются в умножителях 320, 322, 324 и 326 и выводятся на соответствующие демультимплексоры 330 и 350. Демультимплексоры 330 и 350 демультимплексируют сжатые компоненты I и Q каналов.

На фиг.4 представлена блок-схема генератора 300 групп скремблирующих кодов, показанного на фиг.3, который одновременно генерирует множество групп скремблирующих кодов. Хотя генератор 300 групп скремблирующих кодов должен в действительности использовать первичные скремблирующие коды для общих каналов управления, он также может использовать и вторичные скремблирующие коды для используемых каналов в зависимости от пользователей, к примеру, каналы данных в случае отсутствия доступных ортогональных кодов. Следовательно, мобильная станция должна обладать способностью генерировать множество групп скремблирующих кодов.

Обратимся к фиг.4, на которой генератор 300 групп скремблирующих кодов приемника содержит множество генераторов 401 эталонных последовательностей и множество блоков 403 задержки, соответствующих генераторам 401 эталонных последовательностей. Приняв от верхнего уровня управляющую информацию о скремблирующих кодах для множества каналов, генераторы 401 эталонных последовательностей генерируют коды эталонных последовательностей в соответствии с управляющей информацией и выводят созданные коды эталонных последовательностей, обеспечивая компоненту I канала. Блоки 403 задержки выполняют задержку кодов эталонных

последовательностей с компонентой I канала на заданное количество элементов, создавая коды эталонных последовательностей компоненты Q канала.

На фиг. 5 представлена схема, раскрывающая структуру генераторов эталонных последовательностей, показанных на фиг.2 и 4.

Обратимся к фиг. 5, на которой эталонная последовательность обычно генерируется посредством двоичного суммирования двух разных m-последовательностей. Сдвиговый регистр, который генерирует верхнюю m-последовательность, реализуется с помощью порождающего полинома, определяемого в виде $f(x) = x^{18} + x^7 + 1$, а сдвиговый регистр, генерирующий нижнюю m-последовательность, реализуется с помощью порождающего полинома, определяемого в виде $f(x) = x^{18} + x^{10} + x^7 + x^5 + 1$.

В существующих типовых технических условиях УСМЭ отсутствует описание нумерации скремблирующих кодов и ее генерации. Таким образом, согласно типовым техническим условиям УСМЭ для приемника и передатчика требуется множество вышеописанных генераторов скремблирующих кодов для генерации множества скремблирующих кодов и, следовательно, здесь используются разные генераторы для отдельных скремблирующих кодов, что приводит к усложнению аппаратных средств. Кроме того, при использовании в качестве скремблирующих кодов эталонных последовательностей сложность аппаратных средств может зависеть от способа разбиения скремблирующих кодов на первичные и вторичные скремблирующие коды, а также зависеть от способа нумерации скремблирующих кодов.

СУЩНОСТЬ ИЗОБРЕТЕНИЯ

Следовательно, задачей настоящего изобретения является создание устройства и способа генерации скремблирующих кодов, объединенных в блоки заданной длины, с использованием функций маскирования, в результате чего минимизируется сложность аппаратных средств.

Другой задачей настоящего изобретения является создание устройства и способа генерации скремблирующих кодов, включая первичный скремблирующий код и соответствующие вторичные скремблирующие коды, подлежащие использованию вместо первичного скремблирующего кода, для увеличения количества доступных линий связи. Скремблирующие коды генерируются путем использования функций маскирования.

Еще одной задачей настоящего изобретения является создание устройства и способа генерации первичного скремблирующего кода и соответствующих вторичных скремблирующих кодов. В одном варианте настоящего изобретения для генерации первой m-последовательности используется первый сдвиговый регистр, а для генерации второй m-последовательности используется второй сдвиговый регистр. Первая m-последовательность суммируется со второй m-последовательностью для создания первичного скремблирующего кода. Для создания соответствующих вторичных скремблирующих кодов биты первого

сдвигового регистра вводятся в N маскирующих частей, которые используют функции маскирования для циклического сдвига первой m-последовательности. Выходные сигналы каждой из маскирующих частей суммируются со второй m-последовательностью для создания N вторичных скремблирующих кодов.

Еще одной задачей настоящего изобретения является создание схемы нумерации скремблирующих кодов для упрощенной генерации скремблирующих кодов с помощью одного генератора скремблирующих кодов.

Для решения вышеуказанных задач настоящего изобретения предлагается способ генерации одного первичного скремблирующего кода, присваиваемого базовой станции, и множества вторичных скремблирующих кодов с помощью двух генераторов m-последовательностей, каждый из которых имеет множество последовательно соединенных сдвиговых регистров, заключающийся в том, что генерируют первую m-последовательность генератором первой m-последовательности, имеющим заданный порождающий полином, и вторую m-последовательность - генератором второй m-последовательности, имеющим заданный порождающий полином, отличный от порождающего полинома первой m-последовательности, суммируют выходной сигнал генератора первой m-последовательности и выходной сигнал генератора второй m-последовательности для генерации первого первичного скремблирующего кода, с целью генерации первичного скремблирующего кода, принимают все значения регистров первой m-последовательности, умножают значения регистров первой m-последовательности на значение маски, которое определяет вторичный скремблирующий код, суммируют умноженные значения на каждом тактовом сигнале и генерируют i-тый вторичный скремблирующий код путем суммирования суммарного значения с выходным сигналом генератора второй m-последовательности.

Согласно другому аспекту настоящего изобретения предлагается устройство для генерации множества скремблирующих кодов в системе мобильной связи МДКР, которое генерирует один первичный скремблирующий код, присваиваемый базовой станции, и множество вторичных скремблирующих кодов, содержащее генератор первой m-последовательности, имеющий множество последовательно соединенных сдвиговых регистров для генерации первой m-последовательности, генератор второй m-последовательности, имеющий множество последовательно соединенных сдвиговых регистров для генерации второй m-последовательности, первый сумматор для суммирования первой и второй m-последовательностей для генерации первичного скремблирующего кода, по меньшей мере одну маскирующую секцию для приема каждого из значений (a_i) регистров генератора первой m-последовательности, умножения значений регистров на значения маски (k_i) , что определяет вторичный скремблирующий код, путем сдвига первой m-последовательности и суммирования перемноженных значений $(a_i \times k_i)$,

суммирования второй m -последовательности с суммарными значениями для генерации вторичного скремблирующего кода. Согласно еще одному аспекту настоящего изобретения предлагается устройство для генерации скремблирующих кодов для передатчика нисходящей линии связи в системе мобильной связи УСМЭ, в которой используется один первичный скремблирующий код для разделения базовых станций и множество вторичных скремблирующих кодов для разделения каналов, содержащее генератор первой m -последовательности для генерации первой m -последовательности, генератор второй m -последовательности для генерации второй m -последовательности, первый сумматор для суммирования первой и второй m -последовательностей с целью генерации первичного скремблирующего кода, множество маскирующих секций, причем каждая секция из числа первых маскирующих секций предназначена для сдвига первой m -последовательности, и множество вторых сумматоров, причем каждый из числа вторых сумматоров предназначен для суммирования одной из сдвинутых первых m -последовательностей со второй m -последовательностью, при этом на выходе вторых сумматоров генерируется множество вторичных скремблирующих кодов.

КРАТКОЕ ОПИСАНИЕ ЧЕРТЕЖЕЙ

Вышеуказанные и другие задачи, признаки и преимущества настоящего изобретения станут более очевидными из последующего подробного описания вместе с чертежами, на которых:

фиг. 1 - схема, показывающая структуру известного передатчика нисходящей линии связи в обычной системе мобильной связи УСМЭ;

фиг.2 - блок-схема известного генератора групп скремблирующих кодов, показанного на фиг.1;

фиг. 3 - блок-схема, показывающая структуру известного приемника нисходящей линии связи в обычной системе мобильной связи УСМЭ;

фиг. 4 - блок-схема известного генератора групп скремблирующих кодов, показанного на фиг.3;

фиг. 5 - подробная схема, показывающая структуру известного генератора групп скремблирующих эталонных групп в обычной системе мобильной связи УСМЭ;

фиг.6 - схема, показывающая структуру скремблирующего кода согласно первому варианту настоящего изобретения;

фиг. 7 - подробная схема, показывающая структуру генератора групп скремблирующих кодов для передатчика нисходящей линии связи в системе мобильной связи УСМЭ согласно первому варианту настоящего изобретения;

фиг. 8 - подробная схема, показывающая структуру генератора групп скремблирующих кодов для приемника нисходящей линии связи в системе мобильной связи УСМЭ согласно первому варианту настоящего изобретения;

фиг.9 - схема, показывающая структуру скремблирующего кода согласно второму варианту настоящего изобретения;

фиг.10 - подробная схема, показывающая структуру генератора групп скремблирующих

кодов для передатчика нисходящей линии связи в системе мобильной связи УСМЭ согласно второму варианту настоящего изобретения;

фиг. 11 - подробная схема, показывающая структуру генератора групп скремблирующих кодов для приемника нисходящей линии связи в системе мобильной связи УСМЭ согласно второму варианту настоящего изобретения.

ПОДРОБНОЕ ОПИСАНИЕ ПРЕДПОЧТИТЕЛЬНОГО ВАРИАНТА ОСУЩЕСТВЛЕНИЯ ИЗОБРЕТЕНИЯ

Ниже со ссылками на чертежи описывается предпочтительный вариант осуществления настоящего изобретения. В последующем описании хорошо известные функции и структуры подробно не описываются, чтобы не перегружать изобретение ненужными деталями.

Используемый здесь в качестве скремблирующего кода эталонный код генерируется путем двоичного суммирования двух разных m -последовательностей. Положим, что две m -последовательности, длиной L каждая, определяются как $m_1(t)$ и $m_2(t)$ соответственно, а набор эталонных кодов может содержать L разных эталонных последовательностей, хорошо коррелированных между собой. Набор эталонных кодов может быть выражен уравнением 1

$$G = \langle m_1(t+\tau) + m_2(t) \mid 0 \leq t \leq L-1, \langle 1 \rangle \quad (1)$$

где t - переменная времени, а τ - значение сдвига. Как видно из уравнения 1, набор эталонных кодов представляет собой набор из всех последовательностей, которые содержат сумму m -последовательности $m_1(t)$, циклически сдвинутую τ раз, и m -последовательности $m_2(t)$. Таким образом, согласно задачам настоящего изобретения сумма m -последовательности $m_1(t)$, циклически сдвинутая τ раз, и m -последовательности $m_2(t)$ будет обозначена как эталонный код g^τ . То есть, $g^\tau(t) = m_1(t+\tau) + m_2(t)$. Если период эталонного кода равен $2^{18}-1$, то тогда отдельные m -последовательности, образующие эталонный код, также имеют период, равный $2^{18}-1$. Таким образом, m -последовательность $m_1(t)$ может быть циклически сдвинута максимум $2^{18}-1$ раз, а количество элементов в наборе эталонных кодов равно $2^{18}-1$, что является максимальным значением циклического сдвига.

Набор эталонных кодов, используемый в вариантах настоящего изобретения, содержит $2^{18}-1$ эталонных кодов в виде элементов, каждый из которых содержит m -последовательность $m_1(t)$, имеющую порождающий полином, определяемый в виде $f(x) = x^{18} + x^7 + 1$, и m -последовательность $m_2(t)$ с порождающим полиномом, определяемым в виде $f(x) = x^{18} + x^{10} + x^7 + x^5 + 1$.

Вторая m -последовательность $m_1(t)$, циклически сдвинутая τ раз, может быть получена путем применения функций маскирования к значениям памяти сдвигового регистра, генерирующего исходную m -последовательность.

Варианты настоящего изобретения предлагают генератор для одновременной генерации множества эталонных последовательностей с использованием функций маскирования и способ эффективного разделения набора эталонных последовательностей на набор первичных скремблирующих кодов и набор вторичных скремблирующих кодов для уменьшения количества функций маскирования, хранящихся в памяти.

ПЕРВЫЙ ВАРИАНТ

На фиг. 6 представлена диаграмма, показывающая структуру первичного и вторичного скремблирующих кодов согласно первому варианту настоящего изобретения.

Сначала, когда эталонная последовательность выбрана из эталонных последовательностей длиной $2^{18}-1$, первые 38400 элементов используются в качестве первичного скремблирующего кода, вторые 38400 элементов - в качестве первого вторичного скремблирующего кода, соответствующего этому первичному скремблирующему коду, третьи 38400 элементов - в качестве второго вторичного скремблирующего кода, соответствующего данному первичному скремблирующему коду, четвертые 38400 элементов - в качестве третьего вторичного скремблирующего кода, соответствующего данному первичному скремблирующему коду, пятые 38400 элементов - в качестве четвертого вторичного скремблирующего кода, соответствующего данному первичному скремблирующему коду, шестые 38400 элементов - в качестве пятого вторичного скремблирующего кода, соответствующего данному первичному скремблирующему коду. Здесь, когда используется 512 первичных скремблирующих кодов, имеется пять групп вторичных скремблирующих кодов, соответствующих 512 первичным скремблирующим кодам. В частности, если $2^{18}-1$ (длина скремблирующих кодов) разделить на 38400, получится шесть групп скремблирующих кодов. Из шести групп скремблирующих кодов используется в качестве первичных скремблирующих кодов, а остальные пять групп скремблирующих кодов используются в качестве вторичных скремблирующих кодов. В этой структуре, если сотовая ячейка (базовая станция) использует свой собственный первичный скремблирующий код и вторичные скремблирующие коды, выбираемые из ее собственной группы вторичных скремблирующих кодов, то тогда выбранные вторичные скремблирующие коды, которые принадлежат группе вторичных скремблирующих кодов, соответствующей первичному скремблирующему коду, будут использованы для скремблирующих кодов каналов нисходящей линии связи тогда, когда нет в наличии ортогональных кодов с данным первичным скремблирующим кодом.

Как показано на фиг.6, коль скоро выбран первичный скремблирующий код, вторичные скремблирующие коды, соответствующие этому первичному скремблирующему коду, также являются частью эталонного кода, который также содержит данный первичный скремблирующий код. Здесь вторичные скремблирующие коды генерируются

посредством применения функций маскирования к первичным скремблирующим кодам. Этот способ адаптирован к генератору групп скремблирующих кодов для передатчика, показанному на фиг.7, который одновременно генерирует один первичный скремблирующий код и множество вторичных скремблирующих кодов.

Обратимся к фиг.7, на которой генератор 701 группы скремблирующих кодов содержит генератор 750 первой m -последовательности, содержащий верхнюю память 700 сдвиговых регистров (далее называемую как "первая память сдвиговых регистров") (с регистрами от 0 до 17) и сумматор 730, генератор 760 второй m -последовательности, содержащий нижнюю память 705 сдвиговых регистров (далее называемую как "вторая память сдвиговых регистров") (с регистрами от 0 до 17) и сумматор 735, множество маскирующих секций с 710 по 712 и с 714 по 716, множество сумматоров с 742 по 744 и 740, и множество блоков задержки с 722 по 724 и 720. Первая память 700 сдвиговых регистров запоминает заданное начальное значение регистров "a₀", а вторая память 705 сдвиговых регистров запоминает заданное начальное значение регистров "b₀". Значения, хранящиеся в каждом из регистров в памяти 700 и в памяти 705, могут изменяться в течение каждого периода входного тактового сигнала (не показан). В памяти 700 и 705 регистров запоминаются 18-разрядные (или символьные) двоичные значения "a₁" и "b₁" соответственно (i=от 0 до с-1, где с равно общему количеству регистров в памяти 700 регистров и памяти 705 регистров).

Генератор 750 первой m -последовательности генерирует первую m -последовательность, используя память 700 регистров и сумматор 730, который представляет собой двоичный сумматор, суммирующий двоичные значения из регистров с 0 по 7 памяти 700 регистров и выдающий сумму в регистр 17. Регистр 0 памяти 700 регистров последовательно выводит двоичные значения, которые образуют первую m -последовательность в течение каждого периода входного тактового сигнала. Маскирующие секции с 710 по 712 запоминают значения кодов маски (с k^i и k^{N_i}) для генерации циклических сдвигов первой m -последовательности на заданное количество элементов. Циклические сдвиги достигаются путем умножения значений кодов маски на значение регистров "a_i" первой памяти 700 сдвиговых регистров, как это представлено в следующем уравнении: $\sum(k^i \cdot a_i)$ (L= с 1 по N). Результирующие значения подаются в сумматоры с 742 по 744 соответственно.

Генератор 760 второй m -последовательности генерирует вторую m -последовательность, используя память 705 регистров и сумматор 735, который представляет собой двоичный сумматор, суммирующий двоичные значения из регистров 0, 5, 7 и 10 памяти 705 регистров и выдающий сумму в регистр 17. Регистр 0 памяти 705 регистров последовательно выводит двоичные значения, которые образуют вторую m -последовательность, в

течение каждого периода входного тактового сигнала. Маскирующие секции с 714 по 716 запоминают каждая значения кодов маски (s^i по S^N) для генерации циклических сдвигов второй m -последовательности на заданное количество элементов. Циклические сдвиги обеспечиваются путем умножения значений кодов маски на значение регистров "b_i" второй памяти 705 сдвиговых регистров. Результирующие значения подаются в сумматоры с 742 по 744 соответственно. Каждый из генераторов m -последовательностей 750 и 760 генерирует m -последовательность согласно соответствующему порождающему полиному.

Сумматор 740 суммирует значения 0-ых регистров (то есть последние разряды) первой 700 и второй 705 памяти сдвиговых регистров для генерации скремблирующего кода, который становится первичным скремблирующим кодом. Сумматоры с 742 по 744 суммируют один разряд, генерируемый от каждой маскирующей секции с 710 по 712, подсоединенной к первой памяти 700 сдвиговых регистров, с одним разрядом, генерируемым от маскирующих частей с 714 по 716, соответствующих маскирующим секциям с 710 по 712. Другими словами, выходной сигнал первой маскирующей секции 710 из первой группы складывается с выходным сигналом первой маскирующей секции 714 из второй группы и так далее, пока не произойдет суммирование выходного сигнала N -й маскирующей секции 712 из первой группы с выходным сигналом N -й маскирующей секции 716 из второй группы.

Таким образом, каждая маскирующая секция с 710 по 712 в первой группе имеет соответствующую маскирующую секцию среди маскирующих секций с 714 по 716 второй группы. Выходные сигналы из соответствующих маскирующих секций суммируются вместе в сумматорах с 742 по 744 соответственно. То есть, отдельные маскирующие секции имеют сопряженную часть на взаимно однозначной основе применительно к первой и второй памяти 700 и 705 сдвиговых регистров. Например, первая маскирующая секция 710 первой памяти 700 сдвиговых регистров соответствует первой маскирующей секции 714 второй памяти 705 сдвиговых регистров, N -ая маскирующая секция 712 соответствует N -й маскирующей секции 716 и т.д. Между двумя сопряженными маскирующими секциями (то есть первыми маскирующими секциями 710 и 714 или N -ми маскирующими секциями 712 и 716) подключен сумматор 742-744, который суммирует два разряда, выдаваемых маскирующими секциями, в ответ на входной тактовый сигнал. Здесь выходные сигналы сумматоров с 742 по 744 содержат компоненту l канала.

Блоки задержки с 722 по 724 и 720 задерживают сигналы l канала на заданное количество элементов для генерации соответствующих сигналов Q канала.

Далее описывается функционирование настоящего изобретения с описанной выше структурой.

Как только в первую и вторую память 700 и 705 сдвиговых регистров, каждая из которых имеет 18 регистров для циклического сдвига значения регистров "a_i" или "b_i", подано начальное значение первичного

скремблирующего кода, в сумматор 740 подаются 0-е значения регистров для первой и второй памяти 700 и 705 сдвиговых регистров, а в маскирующие секции с 710 по 712 (с первой по N -ую) подаются 18 значений регистров "a_i" первой памяти 700 регистров сдвига для того, чтобы генерировать циклически сдвинутые последовательности первых регистров сдвига. Между тем, в маскирующие секции с первой по N -ую (с 714 по 716) подаются 18 значений регистров "b_i" второй памяти 705 сдвиговых регистров для того, чтобы генерировать циклически сдвинутые последовательности первых сдвиговых регистров. Затем первая маскирующая секция 710 маскирует входные значения от первой (верхней) памяти 700 сдвиговых регистров (все 18 разрядов из 18 регистров в памяти 700 сдвиговых регистров) с помощью маскирующей функции k^1_i (то есть $\sum(k^1_i \cdot a_i)$) и выводит маскированные значения в сумматор 744 для генерации первого вторичного скремблирующего кода. Маскирование происходит одновременно в каждой маскирующей секции 710-712. N -я маскирующая секция 712 маскирует входные значения из первых (верхних) сдвиговых регистров с помощью функции маскирования k^N_i (то есть $\sum(k^N_i \cdot a_i)$) и выводит маскированные значения в сумматор 742 для генерации N -го вторичного скремблирующего кода. N -я маскирующая секция 716 маскирует входные значения из вторых (нижних) сдвиговых регистров с помощью функции маскирования s^N_i (то есть $\sum(s^N_i \cdot a_i)$) и выводит маскированные значения в сумматор 744 для генерации N -го вторичного скремблирующего кода. Первая маскирующая секция 714 маскирует входные значения из памяти 705 регистров с помощью функции маскирования S^1_i (то есть $\sum(s^1_i \cdot a_i)$) и выводит результирующие значения в сумматор 742 для генерации первого вторичного скремблирующего кода. Каждая из маскирующих секций 710-712 маскирует входные значения из первой памяти 700 сдвиговых регистров и выдает маскированное значение в соответствующие сумматоры 742-744. Затем сумматор 740 суммирует выходные разряды из 0-ых регистров первой и второй памяти 700 и 705 сдвиговых регистров. Созданные выходные сигналы сразу же подвергаются задержке в блоке 720 задержки. Сумматор 744 суммирует выходные разряды из N -х маскирующих секций с 712 по 716 для генерации сигналов l канала, которые тут же подаются в блок 724 задержки. Блок 722 задержки задерживает сигналы l канала, выдаваемые сумматором 744, на заданное количество элементов для генерации скремблирующих сигналов Q -канала. Сумматор 742 суммирует выходные разряды из первых маскирующих секций 710 и 714 для генерации сигналов l -канала. Эти сигналы l -канала сразу же задерживаются на заданное количество элементов в блоке 722 задержки. Затем в сумматоре 730 суммируются значения 0-го и 7-го регистров первой памяти 700 сдвиговых регистров, и суммарное значение подается на вход семнадцатого регистра, что приводит к сдвигу левосторонних значений вправо на единицу, и

в крайний левый регистр вновь загружается выходное значение сумматора 730. Значения 0-го, пятого, седьмого и десятого регистров второй памяти 705 сдвиговых регистров суммируются в сумматоре 735, суммарное значение вводится в семнадцатый регистр, что приводит к сдвигу левосторонних значений вправо на единицу, и в крайний левый регистр (то есть семнадцатый регистр) загружается выходное значение сумматора 735. Эта процедура повторяется для генерации множества скремблирующих кодов.

На фиг.8 представлена схема, показывающая генератор скремблирующих кодов для приемника, который обеспечивает одновременную генерацию одного первичного скремблирующего кода и одного вторичного скремблирующего кода. Приемник должен использовать скремблирующие коды только для общего канала управления и присвоенного ему канала данных и, следовательно, потребуется один первичный скремблирующий код и один вторичный скремблирующий код.

Обратимся к фиг.8, на которой, как только в первую память 840 сдвиговых регистров, имеющую 18 верхних сдвиговых регистров, и вторую память 845 сдвиговых регистров с 18 нижними сдвиговыми регистрами подается начальное значение для первичного скремблирующего кода, в сумматор 810 подаются 0-ые значения регистров для первой и второй памяти 840 и 845 сдвиговых регистров. Выходной сигнал сумматора 810 является первичным скремблирующим кодом. 18 значений регистров "a_i" первой памяти 840 сдвиговых регистров подаются в маскирующую секцию 820. Между тем, в маскирующую секцию 825 подается 18 значений регистров "b_i" второй памяти 845 сдвиговых регистров. Затем маскирующая секция 820 маскирует входные значения от первого сдвигового регистра с помощью маскирующей функции k_i (то есть $\sum(k_i \cdot a_i)$) и выводит маскированные значения в сумматор 815 для генерации первого вторичного скремблирующего кода. Маскирующая секция 825 маскирует входные значения из второго (нижнего) сдвигового регистра с помощью функции маскирования S_i (то есть $\sum(s_i \cdot a_i)$) и выводит маскированные значения в сумматор 815 для генерации вторичного скремблирующего кода. Затем сумматор 810 суммирует выходные разряды из 0-ых регистров первой и второй памяти 800 и 805 сдвиговых регистров для генерации сигналов первичных скремблирующих кодов I-канала. Эти сигналы первичных скремблирующих кодов I-канала сразу же задерживаются на заданное количество элементов в блоке 830 задержки для генерации сигналов первичных скремблирующих кодов Q-канала. Сумматор 815 суммирует выходные разряды из маскирующих секций 820 и 825 для генерации сигналов первичных скремблирующих кодов I-канала, которые сразу же подвергаются задержке в блоке 835 задержки. Затем в сумматоре 800 суммируются значения 0-го и 7-го регистров из первых сдвиговых регистров, и суммарное значение выводится в семнадцатый регистр, что приводит к сдвигу левосторонних значений вправо на единицу. Значения 0-го, пятого, седьмого и десятого регистров из вторых сдвиговых регистров суммируются в сумматоре 805, и суммарное

значение выдается в семнадцатый регистр, что приводит к сдвигу левосторонних значений вправо на единицу. Эта процедура повторяется для генерации множества скремблирующих кодов.

Генератор скремблирующих кодов по первому варианту должен иметь множество разных маскирующих функций, запоминаемых в маскирующих секциях, для того чтобы генерировать каждый вторичный скремблирующий код, то есть в этом генераторе используется 2N маскирующих функций для генерации N скремблирующих кодов. Соответственно структура первичных и вторичных скремблирующих кодов, показанная на фиг. 6, позволяет реализовать генератор скремблирующих кодов для структуры приемопередатчика, показанной на фиг. 7 или 8, которая дополнительно включает только 2N маскирующих функций при не очень сложных аппаратных средствах для генерации множества скремблирующих кодов.

ВТОРОЙ ВАРИАНТ

На фиг. 9 представлена диаграмма, показывающая структуру первичных и вторичных скремблирующих кодов согласно второму варианту настоящего изобретения. В то время, как в первом варианте для генерации скремблирующих кодов маскирование выполняется как для m-последовательности m₁(t), так и m-последовательности m₂(t), второй вариант для генерации скремблирующих последовательностей включает циклический сдвиг только m-последовательности m₂(t), а не m-последовательности m₁(t). То есть, этот вариант хорошо описывается уравнением 1.

Обратимся к фиг. 9, на которой, когда M вторичных скремблирующих кодов соответствуют одному первичному скремблирующему коду, в качестве первичных скремблирующих кодов используются первый, (M+2)-й, (2M+3)-й, ..., (K-1)*M+K)-й, ..., и (511M+512)-й эталонные коды. Вторичные скремблирующие коды, соответствующие ((K-1)*M+K)-му эталонному коду, используемому в качестве (K)-го первичного скремблирующего кода, состоят из M эталонных кодов, то есть ((K-1)*M+(K+1)), ((K-1)*M+(K+2)), ..., и (K*M+K)-го эталонных кодов. Здесь при использовании 512 первичных скремблирующих кодов каждый из наборов вторичных скремблирующих кодов, соответствующих 512 первичным скремблирующим кодам, состоит из M вторичных скремблирующих кодов. В этой структуре, если сотовая ячейка использует один из первичных скремблирующих кодов, то тогда вторичные скремблирующие коды, которые принадлежат группе вторичных скремблирующих кодов, соответствующей данному первичному скремблирующему коду, будут использоваться тогда, когда необходимо использовать вторичные скремблирующие коды.

Как показано на фиг.9, как только выбран первичный скремблирующий код, генерируются вторичные скремблирующие коды, соответствующие данному первичному скремблирующему коду, путем суммирования циклически сдвинутых первых m-последовательностей и второй

m-последовательности. Здесь вторичные скремблирующие коды генерируются путем применения функций маскирования для последовательностей в первой памяти сдвиговых регистров. Этот способ адаптирован к генератору скремблирующих кодов для передатчика, показанного на фиг. 10, который одновременно генерирует один первичный скремблирующий код и множество вторичных скремблирующих кодов.

Обратимся к фиг. 10, на которой генератор 1050 первых m-последовательностей содержит первую память 1040 сдвиговых регистров (с регистрами с 0 по 17) и сумматор 1010 для суммирования выходных сигналов регистров с 0 по 7.

Генератор 1060 вторых m-последовательностей содержит вторую память 1045 регистров (с регистрами с 0 по 17) и сумматор 1015 для суммирования выходных сигналов регистров 0, 5, 7 и 10. Генератор скремблирующих кодов, показанный на фиг.10, содержит два генератора 1050 и 1060 m-последовательностей, множество маскирующих секций с 1000 по 1005, множество сумматоров с 1032 по 1034 и 1030 и множество блоков задержки с 1022 по 1024 и 1020. Первая память 1040 сдвиговых регистров запоминает заданное начальное значение регистров "a₀", а вторая память 1045 сдвиговых регистров запоминает заданное начальное значение регистров "b₀". Память 1040 и 1045 сдвиговых регистров может запоминать 18 двоичных значений (разрядов или символов) "a_i" и "b_i" (0 ≤ i ≤ 17). Два генератора 1050 и 1060 m-последовательностей генерируют разряды соответствующих выходных последовательностей согласно каждому порождающему полиному на каждом периоде входного тактового сигнала (не показан). Во втором варианте настоящего изобретения используется эталонный код длиной 38400 символов для генерации скремблирующих кодов.

Таким образом, памяти 1040 и 1045 сдвиговых регистров могут быть установлены в начальное значение, когда каждая память 1040 и 1045 регистров выдает последовательность, имеющую длину 38400 символов.

Генератор 1050 первой m-последовательности генерирует первую m-последовательность, используя память 1040 регистров, и сумматор 1010, который является двоичным сумматором, суммирующим двоичные значения из регистров с 0 по 7 памяти 1040 регистров, и выдает сумму в регистр 17. Регистр 0 памяти 1040 регистров последовательно выдает двоичные значения, которые образуют первую m-последовательность в течение каждого периода входного тактового

сигнала. Маскирующие секции с 1000 по 1005 запоминают значения кода маски (с k¹_i по k^N_i) для генерации циклических сдвигов первой m-последовательности на заданное количество элементов. Циклические сдвиги получаются путем умножения значений кода маски на значение регистра "a_i" первой памяти 1040 сдвиговых регистров, что выражается следующим

уравнением: $\sum(k^i \cdot a_i)$. Результирующие значения подаются на сумматоры с 1032 по 1034 соответственно.

В предпочтительных вариантах настоящего изобретения каждое из значений кода маски (с k¹_i по k^N_i) создает новую последовательность, которая представляет собой первую m-последовательность, циклически сдвинутую с 1 по N раз. Таким образом, каждое из значений кода маски определяется требуемым количеством циклических сдвигов.

Сумматор 1030 суммирует значения 0-ых регистров первой и второй памяти 1040 и 1045 сдвиговых регистров для генерации скремблирующего кода, который становится первичным скремблирующим кодом. Каждый из сумматоров с 1032 по 1034 прибавляет один разряд, генерируемый маскирующими секциями с 1000 по 1005, с одним разрядом, генерируемым второй памятью 1045 сдвиговых регистров соответственно для генерации сигналов скремблирующих кодов l-каналов. Здесь выходной сигнал от сумматора 1030 используется в качестве первичного скремблирующего кода, а скремблирующие коды, выдаваемые сумматорами с 1032 по 1034, могут быть использованы в качестве вторичных скремблирующих кодов, которые соответствуют данному первичному скремблирующему коду.

Ниже представлен пример возможных значений маски (с k¹_i по k^N_i): k¹_i=

(000000000000000010),

k²_i (000000000000000100),

k³_i=(000000000000001000),... . Управляя

значениями маски, можно генерировать другие первичные и вторичные коды. Следующий пример показывает, как можно получить необходимый код маски для циклического сдвига m-последовательности n раз. Не теряя общности, разделим xⁿ на порождающий полином для m-последовательности (то есть xⁿ/f(x)) и возьмем остаток от деления для создания кода маски. Например, если требуется создать код маски, осуществляющей циклические сдвиги 31 раз, надо взять x³¹, разделить его на порождающий полином f(x)=x¹⁸ + x⁷ + 1 и найти остаток, который дальше не делится. Окончательный остаток составит x¹³ + x⁹ + x², что видно из следующего выражения:

$$x^{31} = x^{13}x^{18} = x^{13}(x^7 + 1) = x^{20} + x^{13} = x^2x^{18} + x^{13} = x^2(x^7 + 1) + x^{13} = x^9 + x^2$$

Двоичная последовательность, соответствующая x¹³+x⁹+x², составит 000010001000000100, что является кодом маски, необходимым для циклического сдвига m-последовательности 31 раз.

Блоки задержки с 1022 по 1024 и 1020 выполняют задержку сигналов l-канала на заданное количество элементов для генерации сигналов скремблирующих кодов Q-канала.

Как было описано выше, во втором варианте настоящего изобретения генерируются группы скремблирующих кодов, показанные на фиг.9, при этом используется только один генератор эталонного кода, маскирующие секции с 1000 по 1005 и

сумматоры с 1022 по 1034.

Далее описывается функционирование настоящего изобретения с рассмотренной выше структурой.

Как только в первую и вторую память 1040 и 1045 сдвиговых регистров, каждая из которых имеет 18 регистров, подается начальное значение для первичного скремблирующего кода, значения 0-ых регистров первой и второй памяти 1040 и 1045 сдвиговых регистров подаются в сумматор 1030, а 18 значений регистров "а_i" первой памяти 1040 сдвиговых регистров подаются в маскирующие секции с 1000 (первой) по 1005 (N-ую) для того, чтобы генерировать циклически сдвинутые последовательности (с 1 по N) первой m-последовательности. Затем первая маскирующая секция 1000 маскирует входное значение (а_i) из первой памяти 1040 (верхних) сдвиговых регистров с помощью функции маски k¹_i для генерации первых вторичных скремблирующих кодов (то есть $\sum(k_i^1 \cdot a_i)$) и выдает маскированное значение (а_i) в сумматор 1032. N-ая маскирующая секция 1005 маскирует входное значение (а_i) из первой памяти 1040 (верхних) сдвиговых регистров с помощью функции маски k^N_i для генерации N-ых вторичных скремблирующих кодов (то есть $\sum(k_i^N \cdot a_i)$) и выдает маскированные значения в сумматор 1034. В то же самое время сумматор 1030 суммирует выходные разряды из 0-ых регистров первой и второй памяти 1040 и 1045 сдвиговых регистров. Созданные выходные сигналы сразу же задерживаются в блоке 1022 задержки. Сумматор 1032 суммирует выходные разряды из первой маскирующей секции 1000 и 0-го сдвигового регистра второй памяти 1045 сдвиговых регистров. Выходные сигналы сразу же подаются в блок 1022 задержки. После этого значения 0-го и седьмого регистров памяти 1040 сдвиговых регистров суммируются в сумматоре 1010, и сумматор 1010 выдает сумму в семнадцатый регистр, что приводит к сдвигу левосторонних значений вправо на единицу для повторной загрузки в крайний левый регистр (то есть семнадцатый регистр) выходного значения сумматора 1010. Значения 0-го, пятого, седьмого и десятого регистров памяти 1045 сдвиговых регистров суммируются в сумматоре 1015, и этот сумматор подает сумму в семнадцатый регистр памяти 1045 регистров, что приводит к сдвигу левосторонних значений вправо на единицу для загрузки в крайний левый регистр (то есть семнадцатого регистра) выходного значения сумматора 1015. Эта процедура повторяется для генерации множества скремблирующих кодов.

На фиг.11 представлена схема, показывающая генератор скремблирующих кодов для приемника, который предназначен для одновременной генерации одного первичного скремблирующего кода и одного вторичного скремблирующего кода. Варианты, показанные на фиг.10 и 11, могут быть использованы либо в передатчике, либо в приемнике.

Приемник согласно второму варианту

настоящего изобретения должен использовать только один вторичный скремблирующий код и, следовательно, здесь потребуется только одна маскирующая секция 1100.

5 Обратимся к фиг. 11, на которой, как только в первую память 1140 сдвиговых регистров, имеющую 18 регистров, и вторую память 1145 сдвиговых регистров с 18 регистрами подано начальное значение для первичного скремблирующего кода, значения 0-ых регистров первой и второй памяти 1140 и 1145 сдвиговых регистров подаются в сумматор 1120. 18 значений регистров а_i первой памяти 1140 сдвиговых регистров подаются в маскирующую секцию 1100 для того, чтобы генерировать циклически сдвинутую m-последовательность. Затем маскирующая секция 1100 маскирует входные значения (а_i) из памяти 1140 регистров с помощью значений маски k_i для генерации первых вторичных скремблирующих кодов (то есть $\sum(k_i \cdot a_i)$) и выдает маскированные значения в сумматор 1125. Сумматор 1120 суммирует выходные разряды из 0-ых регистров первой и второй памяти 1140 и 1145 сдвиговых регистров. Выходные сигналы сумматора 1120 сразу же задерживаются в блоке 1130 задержки. Между тем сумматор 1125 суммирует выходные разряды из маскирующей секции 1100 и 0-го сдвигового регистра второй памяти 1145 сдвиговых регистров и сразу же выводит сумму в блок 1135 задержки. Затем значения 0-го и седьмого регистров первой памяти 1140 сдвиговых регистров суммируются в сумматоре 1110, что приводит к сдвигу левосторонних значений вправо на единицу, и в крайний левый регистр (то есть семнадцатый регистр) вновь загружается выходное значение сумматора 1110. Значения 0-го, пятого, седьмого и десятого регистров второй памяти 1145 сдвиговых регистров суммируются в сумматоре 1115, сдвигая левосторонние значения вправо на единицу и вновь загружая крайний левый регистр выходным значением сумматора 1115. Контроллер (не показан) может управлять значениями маски, когда приемнику необходимо генерировать другие скремблирующие коды.

Генератору скремблирующих кодов по второму варианту необходимы значения маски, хранящиеся в маскирующей секции, для того, чтобы генерировать вторичный скремблирующий код, то есть для генерации N скремблирующих кодов используется N значений маски. Соответственно, структура первичных и вторичных скремблирующих кодов, показанная на фиг.9, дает возможность реализовать генератор скремблирующих кодов для структуры приемопередатчика, показанной на фиг.10 и 11, который дополнительно содержит только N функций маски при относительно небольшой сложности аппаратных средств для генерации множества скремблирующих кодов.

60 Хотя изобретение было показано и описано со ссылками на конкретный предпочтительный вариант его осуществления, специалистам в данной области техники очевидно, что в него могут быть внесены различные изменения по форме и в деталях, не отступая от сущности и объема изобретения, определенных в

формуле изобретения.

Формула изобретения:

1. Способ генерации первичного скремблирующего кода и N вторичных скремблирующих кодов, связанных с первичным скремблирующим кодом, для системы мобильной электросвязи, заключающийся в том, что (а) генерируют первую m-последовательность из первой памяти сдвиговых регистров, имеющей множество регистров со значениями a_i , где $i =$ от 0 до $c-1$, где $c =$ общему количеству регистров, (b) генерируют вторую m-последовательность из второй памяти сдвиговых регистров, имеющей множество регистров со значениями b_i , где $i =$ от 0 до $c-1$, где $c =$ общему количеству регистров, (c) суммируют первую m-последовательность со второй m-последовательностью для генерации первичного скремблирующего кода, (d) маскируют a_i , где $i =$ от 0 до $c-1$, для получения L-й вторичной последовательности, которая является первой m-последовательностью, циклически сдвинутой L раз, где $1 \leq L \leq N$, и (e) суммируют L-ю вторичную последовательность со второй m-последовательностью для создания L-го вторичного скремблирующего кода.

2. Способ по п. 1, отличающийся тем, что первую и вторую m-последовательности генерируют на основе первого порождающего полинома и второго порождающего полинома, соответственно.

3. Способ по п. 1, отличающийся тем, что маскирование при операции (b) выражают следующим уравнением:

$$\sum(k_i^L \cdot a_i).$$

4. Способ по п. 2, отличающийся тем, что дополнительно циклически сдвигают первую память сдвиговых регистров.

5. Способ по п. 4, отличающийся тем, что при циклическом сдвиге первой памяти сдвиговых регистров суммируют заданные разряды первой памяти сдвиговых регистров на основе первого порождающего полинома первой m-последовательности, сдвигают вправо первую память сдвиговых регистров и вставляют значение, равное сумме заданных разрядов, в a_{c-1} .

6. Способ по п. 5, отличающийся тем, что a_0 складывают с a_7 для образования следующего a_{c-1} .

7. Способ по п. 2, отличающийся тем, что дополнительно циклически сдвигают вторую память сдвиговых регистров.

8. Способ по п. 7, отличающийся тем, что при циклическом сдвиге второй памяти сдвиговых регистров суммируют заданные разряды второй памяти сдвиговых регистров на основе второго порождающего полинома второй m-последовательности, сдвигают вправо вторую память сдвиговых регистров и вставляют значение, равное сумме заданных разрядов, в b_{c-1} .

9. Способ по п. 8, отличающийся тем, что b_0 складывают с b_5 , b_7 и b_{10} для образования следующего b_{c-1} .

10. Способ по п. 1, отличающийся тем, что дополнительно задерживают L-й вторичный скремблирующий код для создания компоненты Q-канала для L-го вторичного скремблирующего кода, причем

незадержанный L-й вторичный скремблирующий код является компонентой I-канала для L-го вторичного скремблирующего кода.

11. Способ генерации первичного скремблирующего кода и N вторичных скремблирующих кодов, связанных с этим первичным скремблирующим кодом, для системы мобильной электросвязи, заключающийся в том, что (а) генерируют первую m-последовательность из первой памяти сдвиговых регистров, имеющей множество регистров со значениями a_i , где $i =$ от 0 до $c-1$, где $c =$ общему количеству регистров; (b) генерируют вторую m-последовательность из второй памяти сдвиговых регистров, имеющей множество регистров со значениями b_i , где $i =$ от 0 до $c-1$, где $c =$ общему количеству регистров, (c) суммируют первую m-последовательность со второй m-последовательностью для генерации первичного скремблирующего кода, (d) вводят a_i , где $i =$ от 0 до $c-1$, в маскирующие секции, (e) маскируют a_i , где $i =$ от 0 до $c-1$, в каждой из маскирующих секций для создания вторичных последовательностей, (f) суммируют каждую из вторичных последовательностей со второй m-последовательностью для создания N вторичных скремблирующих кодов, причем L-я вторичная последовательность представляет собой первую m-последовательность, циклически сдвинутой L раз, где $1 \leq L \leq N$.

12. Способ по п. 11, отличающийся тем, что первую и вторую m-последовательности генерируют на основе первого порождающего полинома и второго порождающего полинома, соответственно.

13. Способ по п. 11, отличающийся тем, что маскирование при операции (e) выражают следующим уравнением:

$$\sum(k_i^L \cdot a_i).$$

14. Способ по п. 12, отличающийся тем, что дополнительно циклически сдвигают первую память сдвиговых регистров.

15. Способ по п. 14, отличающийся тем, что при циклическом сдвиге первой памяти сдвиговых регистров суммируют заданные разряды первой памяти сдвиговых регистров на основе первого порождающего полинома первой m-последовательности, сдвигают вправо первую память сдвиговых регистров и вставляют значение, равное сумме заданных разрядов, в a_{c-1} .

16. Способ по п. 15, отличающийся тем, что a_0 суммируют с a_7 для образования следующего a_{c-1} .

17. Способ по п. 12, отличающийся тем, что дополнительно циклически сдвигают вторую память сдвиговых регистров.

18. Способ по п. 17, отличающийся тем, что при циклическом сдвиге второй памяти сдвиговых регистров суммируют заданные разряды второй памяти сдвиговых регистров на основе второго порождающего полинома второй m-последовательности, сдвигают вправо вторую память сдвиговых регистров и вставляют значение, равное сумме заданных разрядов, в b_{c-1} .

19. Способ по п. 18, отличающийся тем, что b_0 суммируют с b_5 , b_7 и b_{10} для образования следующего b_{c-1} .

20. Способ по п. 11, отличающийся тем, что дополнительно задерживают каждый из вторичных скремблирующих кодов для создания компоненты Q-канала для вторичных скремблирующих кодов, причем незадержанные вторичные скремблирующие коды являются компонентами I-канала для вторичных скремблирующих кодов.

21. Устройство для генерации первичного скремблирующего кода и вторичных скремблирующих кодов, связанных с первичным скремблирующим кодом, для системы мобильной электросвязи, содержащее первую память сдвиговых регистров для генерации первой m-последовательности, причем первая память сдвиговых регистров имеет множество регистров со значениями a_i , где $i =$ от 0 до $c-1$, где $c =$ общему количеству регистров, вторую память сдвиговых регистров для генерации второй m-последовательности, причем вторая память сдвиговых регистров имеет множество регистров со значениями b_i , где $i =$ от 0 до $c-1$, где $c =$ общему количеству регистров, первичный сумматор для суммирования первой m-последовательности со второй m-последовательностью для генерации первичного скремблирующего кода, множество маскирующих секций для маскирования a_i , где $i =$ от 0 до $c-1$, для создания вторичных последовательностей и множество вторичных сумматоров для суммирования вторичных последовательностей со второй m-последовательностью для создания вторичных скремблирующих кодов, причем каждая из маскирующих секций циклически сдвигает первую m-последовательность, используя маску.

22. Устройство по п. 21, отличающееся тем, что первая и вторая m-последовательности генерируются на основе первого порождающего полинома и второго порождающего полинома, соответственно.

23. Устройство по п. 21, отличающееся тем, что маска в каждой из маскирующих секций выражается следующим уравнением:

$$\sum (k_i \cdot a_i).$$

24. Устройство по п. 22, отличающееся тем, что дополнительно содержит первый сумматор регистров для суммирования разрядов первой памяти сдвиговых регистров, причем первая память сдвиговых регистров циклически сдвигается путем суммирования заданных разрядов первой памяти сдвиговых регистров в первом сумматоре регистров на основе первого порождающего полинома первой m-последовательности, сдвига вправо первой памяти сдвиговых регистров и вставки выходного сигнала первого сумматора регистров в a_{c-1} .

25. Устройство по п. 24, отличающееся тем, что a_0 суммируется с a_7 для образования следующего a_{c-1} .

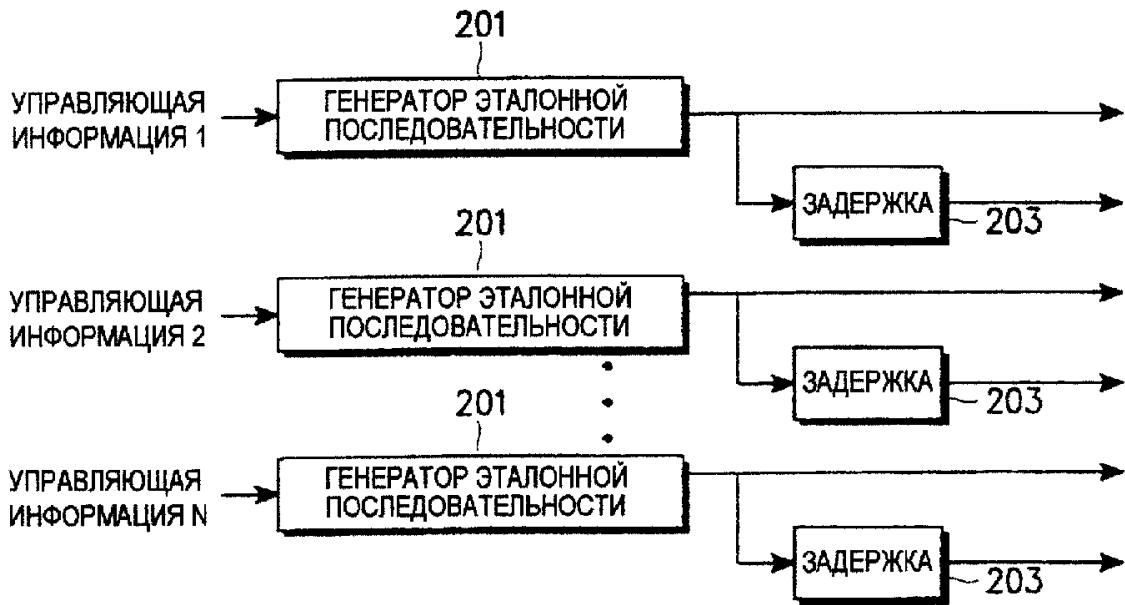
26. Устройство по п. 24, отличающееся тем, что дополнительно содержит второй сумматор регистров для суммирования разрядов второй памяти сдвиговых регистров, причем вторая память сдвиговых регистров циклически сдвигается путем суммирования заданных разрядов второй памяти сдвиговых регистров во втором сумматоре регистров на основе второго порождающего полинома второй m-последовательности, сдвига вправо второй памяти сдвиговых регистров и вставки выходного сигнала второго сумматора регистров в a_{c-1} .

27. Устройство по п. 26, отличающееся тем, что b_0 суммируется с b_5 , b_7 и b_{10} для образования следующего b_{c-1} .

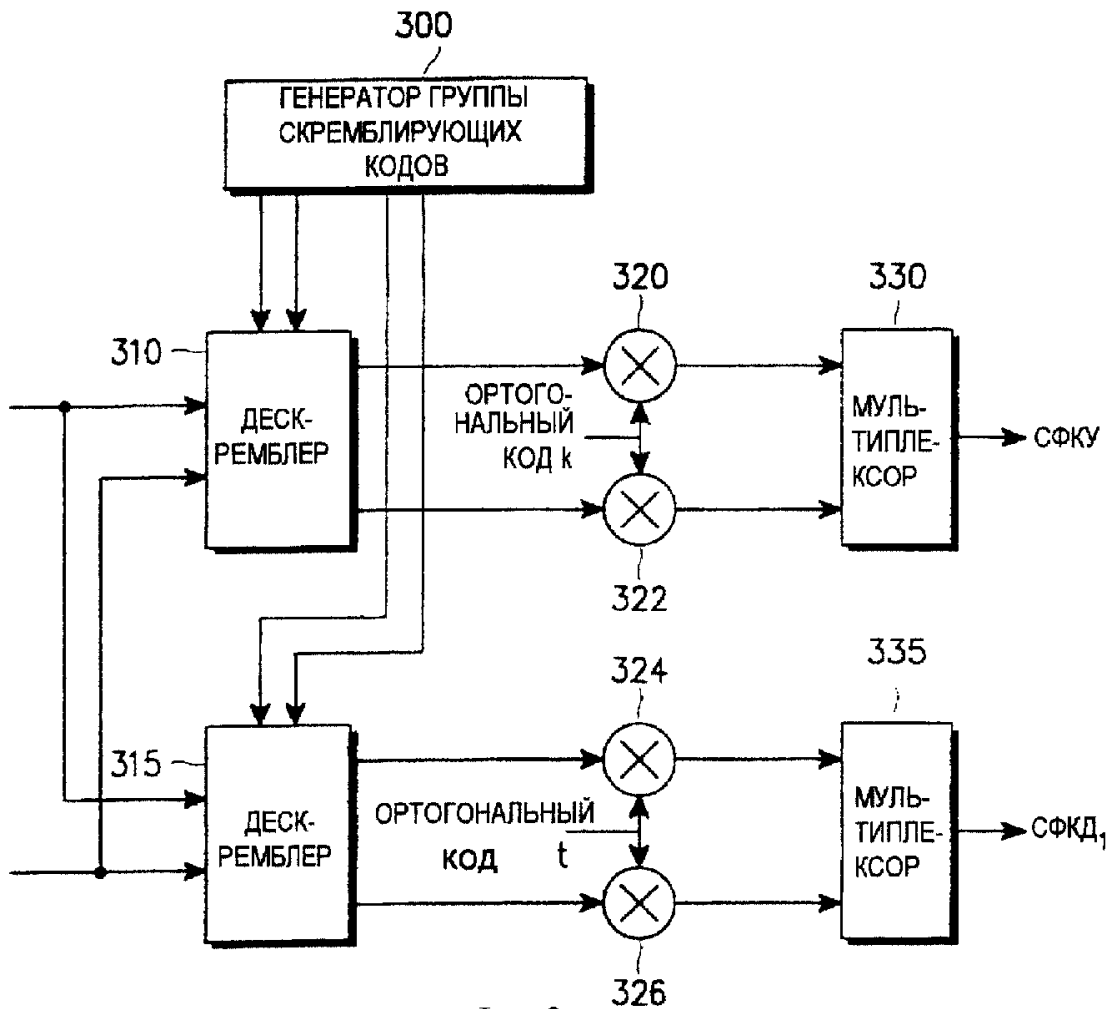
28. Устройство по п. 21, отличающееся тем, что дополнительно содержит множество блоков задержки для задержки выходных сигналов первичного сумматора и вторичных сумматоров для создания компонент Q-канала первичного скремблирующего кода и вторичных скремблирующих кодов.

29. Устройство для генерации первичного скремблирующего кода и вторичного скремблирующего кода, связанного с первичным скремблирующим кодом, для системы мобильной электросвязи, содержащее первую память сдвиговых регистров для генерации первой m-последовательности, причем первая память сдвиговых регистров имеет множество регистров со значениями a_i , где $i =$ от 0 до $c-1$, где $c =$ общему количеству регистров, вторую память сдвиговых регистров для генерации второй m-последовательности, причем вторая память сдвиговых регистров, имеет множество регистров со значениями b_i , где $i =$ от 0 до $c-1$, где $c =$ общему количеству регистров, первичный сумматор для суммирования первой m-последовательности со второй m-последовательностью для генерации первичного скремблирующего кода, маскирующую секцию для маскирования a_i , где $i =$ от 0 до $c-1$, для создания вторичной последовательности, вторичный сумматор для суммирования вторичной последовательности со второй m-последовательностью для создания вторичного скремблирующего кода, причем маскирующая секция циклически сдвигает первую m-последовательность, используя маску.

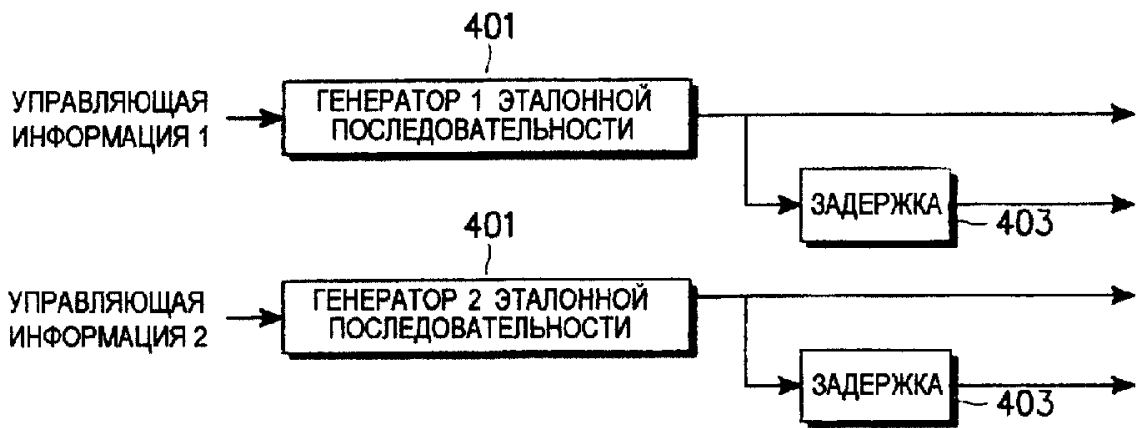
30. Устройство по п. 29, отличающееся тем, что дополнительно содержит множество блоков задержки для задержки выходных сигналов первичного сумматора и вторичного сумматора для создания компонент Q-канала первичного скремблирующего кода и вторичного скремблирующего кода.



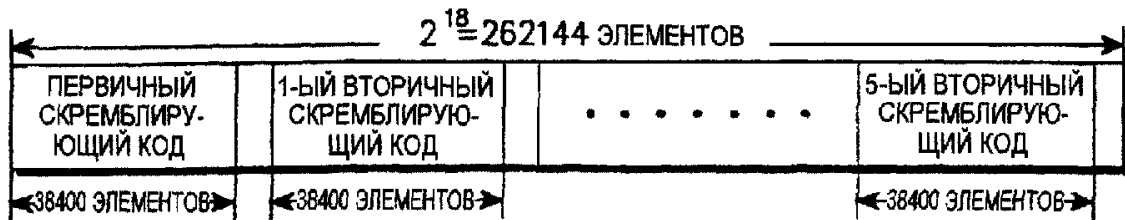
Фиг.2



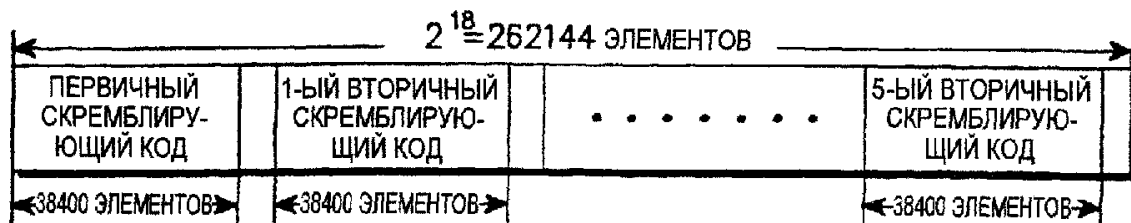
Фиг.3



Фиг. 4



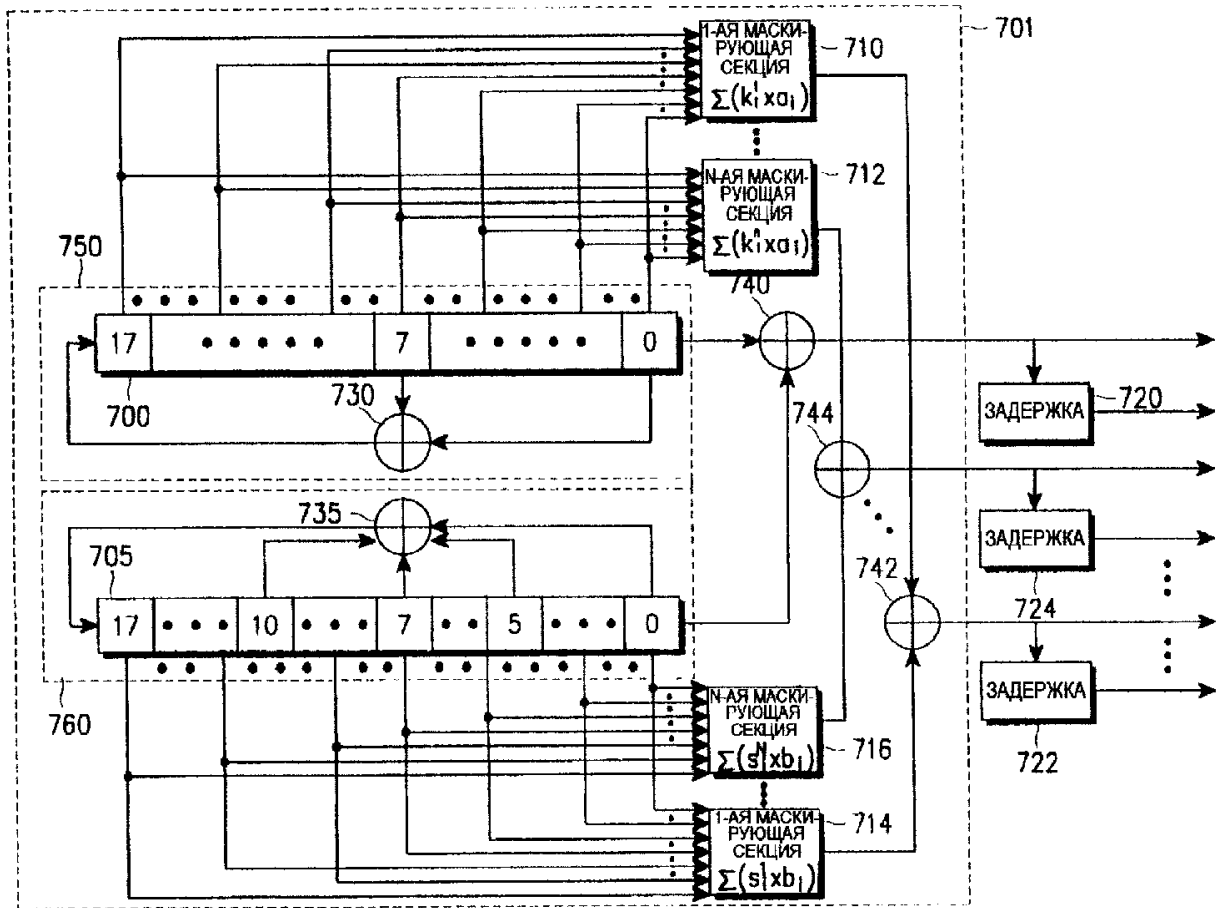
Фиг. 5



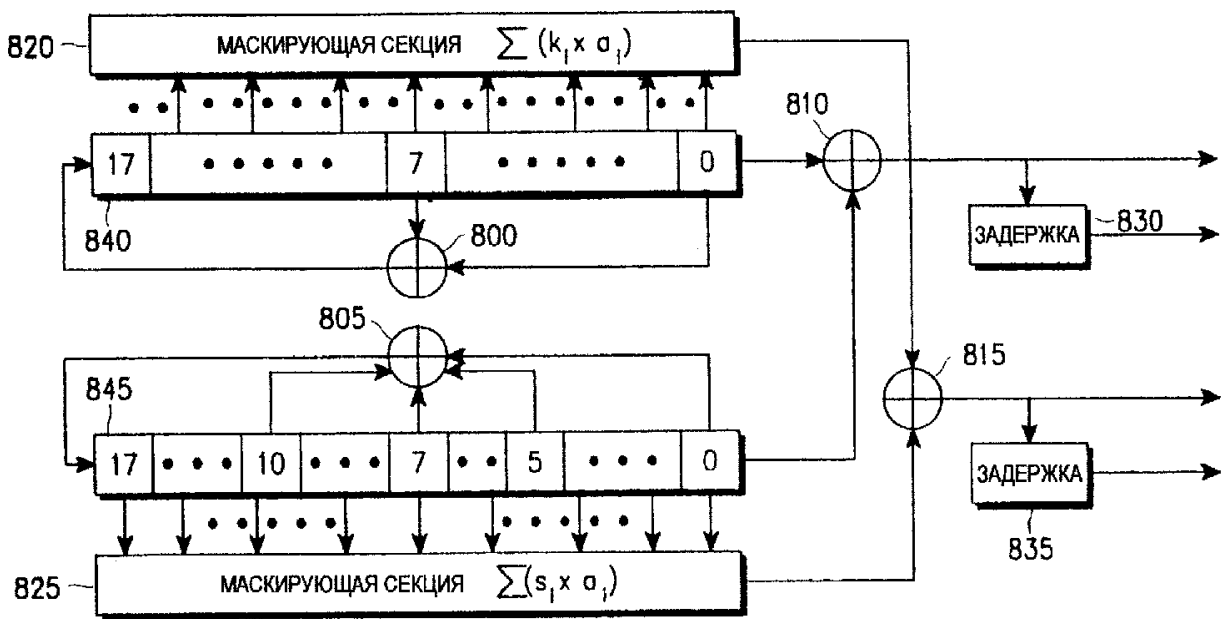
Фиг. 6

RU 2 1 8 5 0 3 1 C 1

RU 2 1 8 5 0 3 1 C 1



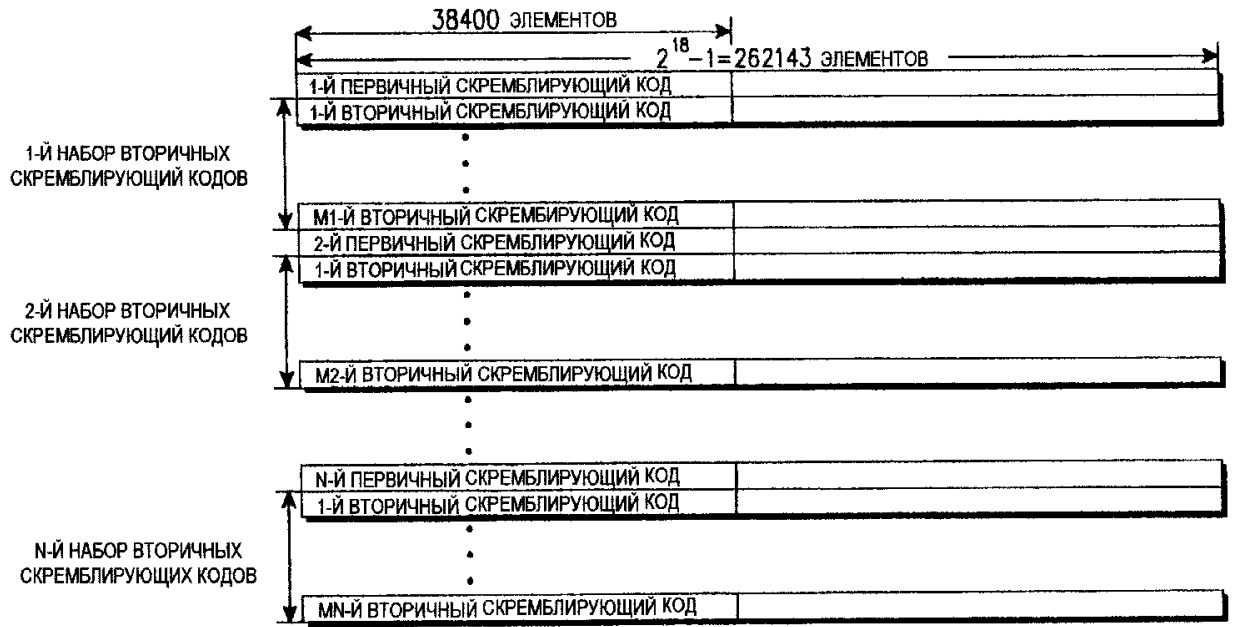
Фиг. 7



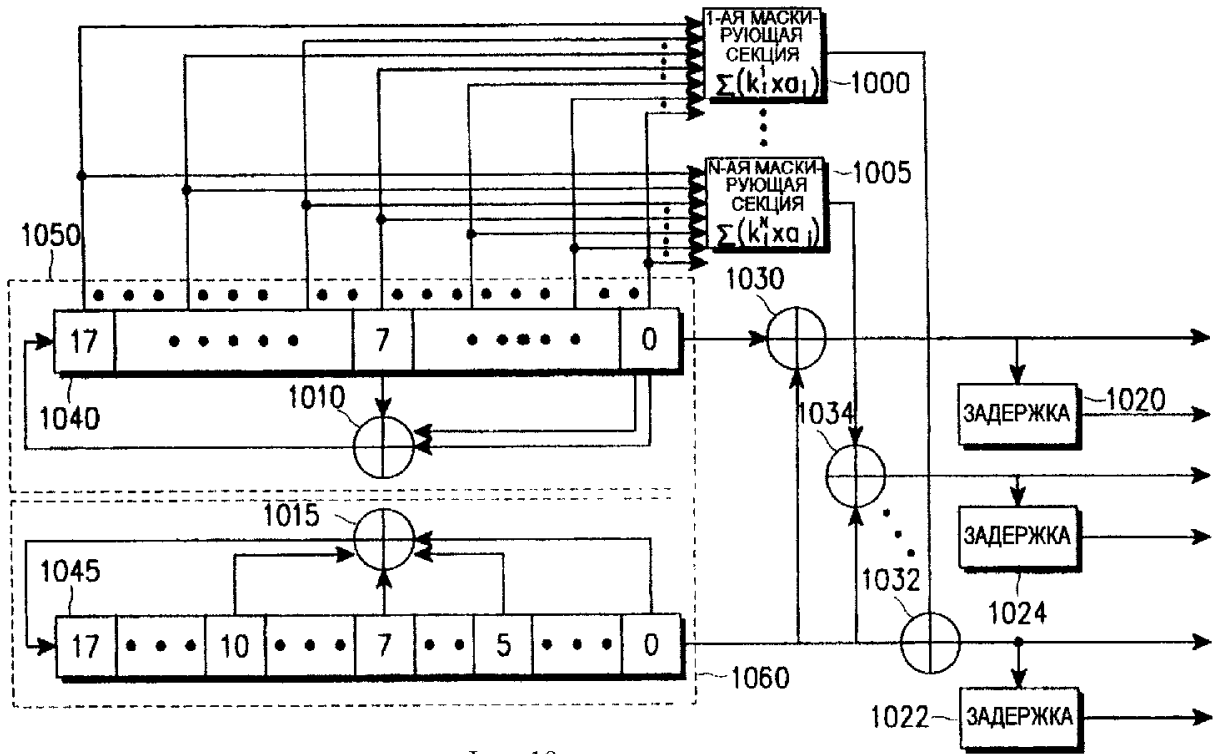
Фиг. 8

RU 2185031 C1

RU 2185031 C1



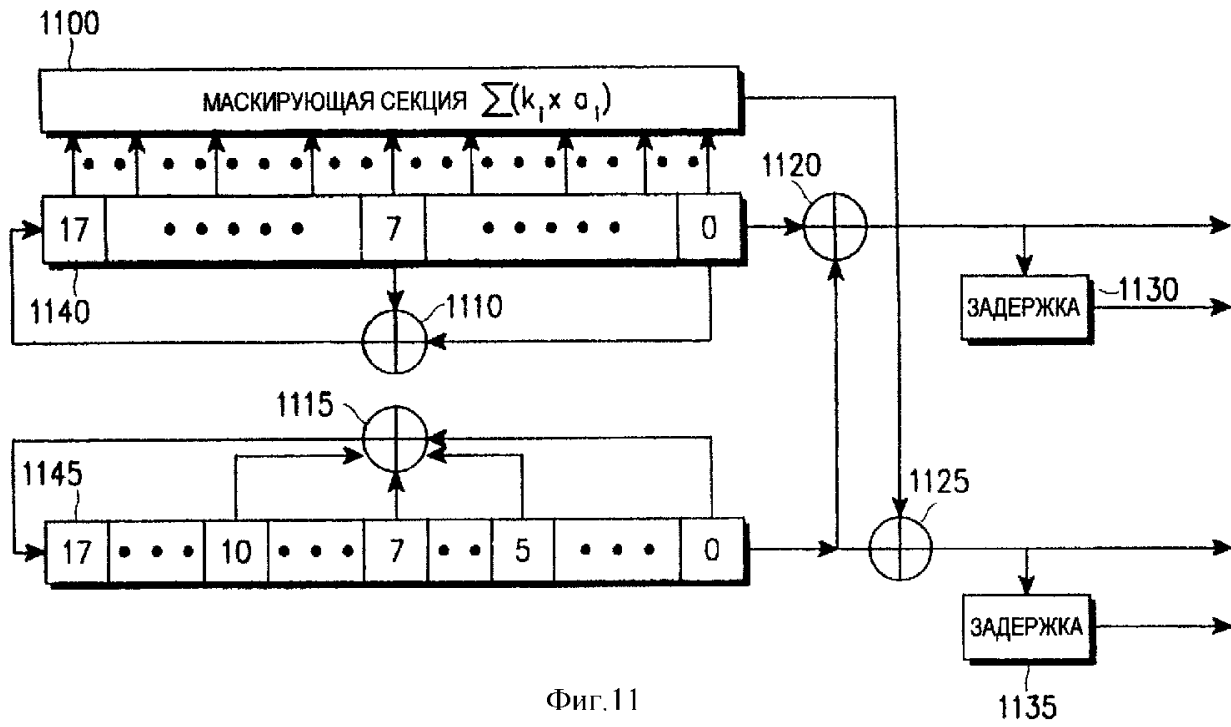
Фиг. 9



Фиг. 10

RU 2185031 C1

RU 2185031 C1



Фиг. 11