

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2020-12971
(P2020-12971A)

(43) 公開日 令和2年1月23日(2020.1.23)

(51) Int.Cl.			F I			テーマコード (参考)
G09F	9/40	(2006.01)	G09F	9/40	303	3K107
G09G	3/30	(2006.01)	G09G	3/30	J	5C061
G09G	3/20	(2006.01)	G09G	3/20	680G	5C080
G09G	3/3233	(2016.01)	G09G	3/20	680T	5C094
G09F	9/00	(2006.01)	G09G	3/20	680S	5C380

審査請求 未請求 請求項の数 12 O L (全 33 頁) 最終頁に続く

(21) 出願番号 特願2018-135030 (P2018-135030)
(22) 出願日 平成30年7月18日 (2018.7.18)

(71) 出願人 502356528
株式会社ジャパンディスプレイ
東京都港区西新橋三丁目7番1号
(74) 代理人 110000408
特許業務法人高橋・林アンドパートナーズ
(72) 発明者 仲戸川 博人
東京都港区西新橋三丁目7番1号 株式会
社ジャパンディスプレイ内
Fターム(参考) 3K107 AA01 BB01 CC43 EE63 FF15
HH02 HH05
5C061 AA01 AB12 AB14 AB16 AB18
5C080 AA06 AA10 BB05 CC03 EE29
EE30 HH10 JJ01 JJ02 JJ03
JJ04 JJ06 KK02 KK07 KK47

最終頁に続く

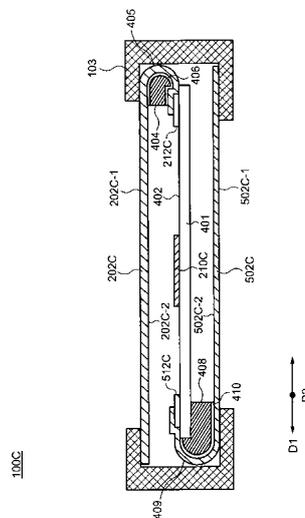
(54) 【発明の名称】 表示装置

(57) 【要約】

【課題】一方の面に第1表示部を有し、他方の面に第2表示部を備える表示装置を提供する。

【解決手段】第1基板上に設けられた第1表示領域と、前記第1基板の裏側に配置された第2基板上に設けられた第2表示領域と、前記第1基板と前記第2基板との間に設けられた第3基板と、前記第3基板上に設けられ、前記第1表示領域及び前記第2表示領域における表示を制御する駆動回路と、前記第3基板上であって、前記第3基板の一端に沿った領域に設けられ、前記駆動回路から前記第1表示領域への信号が入力される第1端子と、前記第3基板上であって、前記第3基板の前記一端と対向する他の一端に沿った領域に設けられ前記駆動回路から前記第2表示領域への信号が入力される第2端子と、を備える表示装置。

【選択図】 図12



【特許請求の範囲】**【請求項 1】**

第 1 基板上に設けられた第 1 表示領域と、
前記第 1 基板の裏側に配置された第 2 基板上に設けられた第 2 表示領域と、
前記第 1 基板と前記第 2 基板との間に設けられた第 3 基板と、
前記第 3 基板上に設けられ、前記第 1 表示領域及び前記第 2 表示領域における表示を制御する駆動回路と、
前記第 3 基板上であって、前記第 3 基板の一端に沿った領域に設けられ、前記駆動回路から前記第 1 表示領域への信号が入力される第 1 端子と、
前記第 3 基板上であって、前記第 3 基板の前記一端と対向する他の一端に沿った領域に設けられ、前記駆動回路から前記第 2 表示領域への信号が入力される第 2 端子と、
を備える表示装置。

10

【請求項 2】

前記第 1 端子、及び前記第 2 端子は、いずれも前記第 3 基板の同一面側に設けられたことを特徴とする、請求項 1 に記載の表示装置。

【請求項 3】

前記第 1 表示領域と前記第 1 端子との間、及び前記第 2 表示領域と前記第 2 端子との間にそれぞれ屈曲部を有し、
前記屈曲部は、前記第 1 基板又は前記第 2 基板に含まれることを特徴とする、請求項 1 に記載の表示装置。

20

【請求項 4】

第 1 基板の第 1 面上に設けられた第 1 表示領域と、
前記第 1 面上であって、前記第 1 表示領域と平面的に重畳しない領域に設けられた第 2 表示領域と、
前記第 1 表示領域と前記第 2 表示領域との間に設けられた屈曲部と、
前記屈曲部を介して、前記第 1 表示領域と前記第 2 表示領域とが、互いに平面的に重畳するように、かつ互いに表裏に面して配置されるように前記第 1 基板が折り曲げられ、折り曲げられた前記第 1 基板の間に設けられた制御基板と、を有し、
前記制御基板上に、前記第 1 表示領域及び前記第 2 表示領域における表示を制御するための駆動回路が設けられ、
前記制御基板上であって、前記制御基板の一端に沿った領域に設けられた第 1 端子を介して前記第 1 表示領域又は前記第 2 表示領域に前記駆動回路からの信号が入力されることを特徴とする、表示装置。

30

【請求項 5】

前記屈曲部を横切る、複数の配線を有し、
前記複数の配線には、前記第 1 表示領域に属する画素を駆動する信号と、前記第 2 表示領域に属する画素を駆動する信号と、が入力されることを特徴とする、請求項 4 に記載の表示装置。

【請求項 6】

前記複数の配線は、前記第 1 表示領域に属する画素、又は前記第 2 表示領域に属する画素を選択するための走査信号が入力される走査線、又は、前記第 1 表示領域に属する画素、又は前記第 2 表示領域に属する画素の階調を制御する映像信号が入力される信号線のいずれかを含むことを特徴とする、請求項 5 に記載の表示装置。

40

【請求項 7】

前記屈曲部、前記屈曲部と前記第 1 表示領域との間、又は前記屈曲部と前記第 2 表示領域との間に設けられたゲート側駆動回路をさらに有し、
前記ゲート側駆動回路から、前記第 1 表示領域に属する画素を選択するための走査信号が入力される走査線と、前記第 2 表示領域に属する画素を選択するための走査信号が入力される走査線と、が延在することを特徴とする、請求項 4 に記載の表示装置。

【請求項 8】

50

前記第 2 表示領域は、非表示領域を挟んで少なくとも二つの表示領域に分割されていることを特徴とする、請求項 1 又は請求項 4 に記載の表示装置。

【請求項 9】

前記二つの表示領域、及び前記非表示領域に連続的に延在する複数の配線を有し、前記複数の配線は、前記二つの表示領域の一方に属する画素、及び前記二つの表示領域の他方に属する画素を選択するための走査信号が入力される走査線、又は、前記二つの表示領域の一方に属する画素、及び前記二つの表示領域の他方に属する画素の階調を制御する映像信号が入力される信号線のいずれかを含むことを特徴とする、請求項 8 に記載の表示装置。

【請求項 10】

前記非表示領域における前記複数の配線の隣り合う二つの間隔は、前記二つの表示領域における前記複数の配線の隣り合う二つの間隔より大きいことを特徴とする、請求項 9 に記載の表示装置。

【請求項 11】

前記駆動回路は、前記第 2 表示領域において、前記非表示領域を挟んで分割された前記二つの表示領域に表示する映像の座標を、前記非表示領域に対して対称に変化させるように構成されることを特徴とする、請求項 8 に記載の表示装置。

【請求項 12】

一面に開口を有し、前記一面と対向する面にカバーを有する筐体をさらに有し、前記開口に、前記第 1 表示領域が露出すると共に、前記第 2 表示領域が前記カバーによって覆われるように、前記筐体に前記表示装置を嵌め込む第 1 の形態と、前記開口に、前記第 2 表示領域が露出すると共に、前記第 1 表示領域が前記カバーによって覆われるように、前記筐体に前記表示装置を嵌め込む第 2 の形態と、を有することを特徴とする、請求項 1 乃至請求項 11 の何れか一項に記載の表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は 3D 画像を表示する表示装置に関する。

【背景技術】

【0002】

表示装置の一例として、液晶表示装置や有機 EL (Electroluminescence) 表示装置が挙げられる。これらの表示装置は、基板上に形成された複数の画素の各々に表示素子として液晶素子や有機発光素子(以下、発光素子)を有している。最近、ディスプレイの一面だけではなく、両面に画像を表示する両面ディスプレイの表示装置が提案されている(特許文献 1、特許文献 2)。

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】国際公開第 2013/137025 号

【特許文献 2】特開 2012-195171 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

本発明に係る実施形態の一つは、一方の面に第 1 表示部を有し、他方の面に第 2 表示部を備える表示装置を提供することを目的の一つとする。

【課題を解決するための手段】

【0005】

本発明の一実施形態によると、第 1 基板上に設けられた第 1 表示領域と、前記第 1 基板の裏側に配置された第 2 基板上に設けられた第 2 表示領域と、前記第 1 基板と前記第 2 基板との間に設けられた第 3 基板と、前記第 3 基板上に設けられ、前記第 1 表示領域及び前

10

20

30

40

50

記第 2 表示領域における表示を制御する駆動回路と、前記第 3 基板上であって、前記第 3 基板の一端に沿った領域に設けられ、前記駆動回路から前記第 1 表示領域への信号が入力される第 1 端子と、前記第 3 基板上であって、前記第 3 基板の前記一端と対向する他の一端に沿った領域に設けられ、前記駆動回路から前記第 2 表示領域への信号が入力される第 2 端子と、を備える表示装置が提供される。

【0006】

本発明の一実施形態によると、第 1 基板の第 1 面上に設けられた第 1 表示領域と、前記第 1 面上であって、前記第 1 表示領域と平面的に重畳しない領域に設けられた第 2 表示領域と、前記第 1 表示領域と前記第 2 表示領域との間に設けられた屈曲部と、前記屈曲部を介して、前記第 1 表示領域と前記第 2 表示領域とが、互いに平面的に重畳するように、かつ互いに表裏に面して配置されるように前記第 1 基板が折り曲げられ、折り曲げられた前記第 1 基板間に設けられた制御基板と、を有し、前記制御基板上に、前記第 1 表示領域及び前記第 2 表示領域における表示を制御するための駆動回路が設けられ、前記制御基板上であって、前記制御基板の一端に沿った領域に設けられた第 1 端子を介して前記第 1 表示領域又は前記第 2 表示領域に前記駆動回路からの信号が入力されることを特徴とする、表示装置が提供される。

10

【図面の簡単な説明】

【0007】

【図 1】一実施形態に係る表示装置の斜視図。

【図 2】一実施形態に係る表示装置の内部構成を示す概略図。

20

【図 3】一実施形態に係る表示装置の画素の等価回路の一例を示す概略図。

【図 4】一実施形態に係る表示装置の平面図。

【図 5】一実施形態に係る表示装置の内部構成を示す概略図。

【図 6】一実施形態に係る表示装置の信号線の配置の一例を示す概略図。

【図 7】一実施形態に係る表示装置の模式的断面図。

【図 8】一実施形態に係る表示装置の配線の配置の一例を示す概略図。

【図 9】一実施形態に係る表示装置の内部構成を示す概略図。

【図 10】一実施形態に係る表示装置の配線の配置の一例を示す概略図。

【図 11】一実施形態に係る表示装置の配線の配置の一例を示す概略図。

【図 12】一実施形態に係る表示装置の模式的断面図。

30

【図 13】一実施形態に係る表示装置の内部構成を示す概略図。

【図 14】一実施形態に係る表示装置の模式的断面図。

【図 15】一実施形態に係る表示装置の内部構成を示す概略図。

【図 16】一実施形態に係る表示装置の内部構成を示す概略図。

【図 17】一実施形態に係る表示装置の配線のレイアウトの一例を示す概略図。

【図 18】一実施形態に係る表示装置の駆動信号の一例を示すタイミング図。

【図 19】一実施形態に係る表示装置の配線のレイアウトの一例を示す概略図。

【図 20】一実施形態に係る表示装置の調整回路の内部構成を示すブロック図。

【図 21】一実施形態に係る表示装置の駆動信号の一例を示すタイミング図。

【図 22】一実施形態に係る表示装置の配線のレイアウトの一例を示す概略図。

40

【図 23】一実施形態に係る表示装置の平面図。

【図 24】一実施形態に係る表示装置の内部構成を示す概略図。

【図 25】一実施形態に係る表示装置の一部分の断面図。

【図 26 A】一実施形態に係る表示装置の実際の使用形態の一例を説明するための概略図。

【図 26 B】一実施形態に係る表示装置の実際の使用形態の一例を説明するための概略図。

【図 26 C】一実施形態に係る表示装置の実際の使用形態の一例を説明するための概略図。

【図 27】画像処理方法の一例を説明するための概念図。

50

【図28】画像処理方法の一例を説明するための概念図。

【図29】画像処理方法の一例を説明するための概念図。

【図30】画像処理方法の一例を説明するための概念図。

【発明を実施するための形態】

【0008】

以下、本発明の各実施形態について、図面等を参照しつつ説明する。但し、本発明は、その要旨を逸脱しない範囲において様々な態様で実施することができ、以下に例示する実施形態の記載内容に限定して解釈されるものではない。

【0009】

図面は、説明をより明確にするため、実際の態様に比べ、各部の幅、厚さ、形状等について模式的に表される場合があるが、あくまで一例であって、本発明の解釈を限定するものではない。本明細書と各図において、既出の図に関して説明したものと同様の機能を備えた要素には、同一の符号を付して、重複する説明を省略することがある。

【0010】

本明細書と請求項において、ある一つの膜を加工して複数の膜を形成した場合、これら複数の膜は異なる機能、役割を有することがある。しかしながら、これら複数の膜は同一の工程で同一層として形成された膜に由来し、同一の材料を有する。したがって、これら複数の膜は同一層に存在しているものと定義する。

【0011】

本明細書および請求項において、ある構造体の上に他の構造体を配置する態様を表現するにあたり、単に「上に」と表記する場合、特に断りの無い限りは、ある構造体に接するように、直上に他の構造体を配置する場合と、ある構造体の上方に、さらに別の構造体を介して他の構造体を配置する場合との両方を含むものとする。

【0012】

本明細書および請求項において、「ある構造体が他の構造体から露出するという」という表現は、ある構造体の一部が他の構造体によって覆われていない態様を意味し、この他の構造体によって覆われていない部分は、さらに別の構造体によって覆われる態様も含む。

【0013】

< 第1実施形態 >

本発明の実施形態の一つである表示装置100の構造を以下に説明する。図1は、本実施形態の表示装置100の一例を示す斜視図である。本実施形態では、表示装置100としてスマートフォン(携帯電話)を例示する。但し、表示装置100は、携帯電話に限らず、タブレットPCなど、表示画面を有する携帯情報端末であってもよい。尚、図1は、表示装置100の表面(第1面)の斜視図である。

【0014】

表示装置100は、第1表示部101及びフレーム部103を含む。第1表示部101は、画像を表示する画面である。本実施形態では、表示部101は平坦であるが、湾曲していてもよい。フレーム部103は、表示装置100の筐体として機能する。フレーム部103は、ベゼルとも呼ばれる。

【0015】

表示装置100は、第1表示部101を囲む4辺すべてにフレーム部103が配置されている。なお、図1において、第1方向(長辺方向)D1の端部10a及び端部10bに配置されるフレーム部103は、湾曲面を有しているが、平坦面で構成されてもよい。また、フレーム部103には、電源ボタン等のハードウェアで構成された操作部105が設けられていてもよい。第1表示部101には、アイコン等のユーザーインターフェースを構成するオブジェクト106を表示することができる。

【0016】

図2は、図1に示した表示装置100における表面(第1面)側の内部構成を示す概略図である。表示装置100は第1基板201を有し、その上にパターンニングされた種々の

10

20

30

40

50

絶縁膜、半導体膜、導電膜が形成される。これらの絶縁膜、半導体膜、導電膜により、複数の画素 204 や画素 204 を駆動するためのゲート側駆動回路 208 が形成される。詳細は後述するが、本明細書と請求項では、第 1 基板 201 とこれらの絶縁膜、半導体膜、導電膜の積層を総じて第 1 アレイ基板 202 と記す。第 1 基板 201 は、ガラスや石英、プラスチックなどを含むことができ、可撓性の第 1 基板 201 を使用することで表示装置 100 を可撓性の表示装置として使用することができる。

【0017】

図 2 に示すように、複数の画素 204 はマトリクス状に配置され、これらによって表示領域 206 が定義される。表示領域 206 は、図 1 に示した第 1 表示部 101 に対応している。ゲート側駆動回路 208 は表示領域 206 を取り囲む領域（周辺領域）の一侧に配置される。尚、ゲート側駆動回路 208 は、周辺領域の両側に配置されてもよい。図 2 に示した例では、画素を駆動するための駆動 IC 210 が第 1 基板 201 上にさらに設けられる。以下、表示装置として発光素子 260 が各画素 204 に設けられた例を用いて本実施形態を説明する。

10

【0018】

表示領域 206 やゲート側駆動回路 208、駆動 IC 210 からは、パターンニングされた導電膜で形成される配線（図示せず）が第 1 基板 201 の一辺へ延び、第 1 基板 201 の端部で露出されて端子 212 を形成する。端子 212 はフレキシブル印刷回路（FPC）基板などのコネクタ 214 と電氣的に接続される。図 2 に示した例では、駆動 IC 210 は、半導体基板上に形成された集積回路を有しており、基板 201 上に搭載される。しかしながら、駆動 IC 210 はコネクタ 214 上に設けてもよい。また、第 1 基板 201 上に形成される絶縁膜、半導体膜、導電膜を用い、端子 212 と表示領域 206 の間に駆動回路がさらに形成されてもよい。また、第 1 基板 201 が可撓性を有する材料で構成される場合は、コネクタ 214 は第 1 基板 201 と一体に形成されてもよい。

20

【0019】

各画素 204 には、パターンニングされた種々の絶縁膜や半導体膜、導電膜によって発光素子 260 を含む画素回路が形成される。画素回路の構成は任意に選択することができ、一例を等価回路として図 3 に示す。

【0020】

図 3 を参照すると、画素回路は、発光素子 260 に加え、駆動トランジスタ 301、第 1 スイッチングトランジスタ 303、第 2 スイッチングトランジスタ 305、保持容量 307、付加容量 309 を含む。発光素子 260、駆動トランジスタ 301、第 2 のスイッチングトランジスタ 305 は、高電位電源線 311 と低電位電源線 313 との間で直列に接続される。高電位電源線 311 には高電位 P V D D が与えられ、低電位電源線 313 には高電位 P V D D より低い低電位 P V S S が与えられる。

30

【0021】

駆動トランジスタ 301 は、制御端子としてのゲートと、入出力端子としてのソース、およびドレインを有する。本実施形態では、駆動トランジスタ 301 は n チャネル型とし、高電位電源線 311 と電氣的に接続される入出力端子をドレイン、発光素子 260 に電氣的に接続される入出力端子をソースとする。駆動トランジスタ 301 のドレインは第 2 スイッチングトランジスタ 305 を介して高電位電源線 311 と電氣的に接続され、ソースが発光素子 260 の画素電極 733 と電氣的に接続される

40

【0022】

駆動トランジスタ 301 のゲートは、第 1 スイッチングトランジスタ 303 を介して第 1 信号線 V S L と電氣的に接続される。第 1 スイッチングトランジスタ 303 は、そのゲートに接続される第 1 走査線 S L A に与えられる走査信号 S G によって動作（オン/オフ）が制御される。第 1 スイッチングトランジスタ 303 がオンのとき、第 1 信号線 V S L の電位が駆動トランジスタ 301 のゲートに与えられる。第 1 信号線 V S L には、初期化信号 V i n i と映像信号 V s i g が所定のタイミングで与えられる。初期化信号 V i n i は一定レベルの初期化電位を与える信号である。第 1 スイッチングトランジスタ 303 は

50

、第1信号線VSLに同期して、所定のタイミングでオン/オフが制御され、駆動トランジスタ301のゲートに初期化信号Vini、または映像信号Vsigに基づく電位を供給する。

【0023】

駆動トランジスタ301のドレインには、第2信号線VRSが電氣的に接続される。第2信号線VRSには、リセットトランジスタ315を介してリセット電位Vrstが与えられる。リセットトランジスタ315は、リセット電位Vrstを印加するタイミングが第3走査線SLCに与えられるリセット信号RGによって制御される。

【0024】

駆動トランジスタ301のソースとゲートとの間には、保持容量307が設けられる。付加容量309の一方の端子は駆動トランジスタ301のソースに接続され、他方の端子が高電位電源線311に接続される。付加容量309は、他方の端子が低電位電源線313に接続されるように設けてもよい。保持容量307と付加容量309は、映像信号Vsigを駆動トランジスタ301のゲートに与えるとき、映像信号Vsigに応じたゲート-ソース間電圧Vgsを確保するために設けられる。

10

【0025】

駆動IC210は、第1信号線VSLに初期化信号Vini、または映像信号Vsigを出力する。一方、ゲート側駆動回路208は第1走査線SLAに走査信号SGを出力し、第2走査線SLBに走査信号BGを出力し、第3走査線SLCにリセット信号RGを出力する。

20

【0026】

図4は、図1に示した表示装置100の裏面(第2面)の平面図である。表示装置100の裏面には、第2表示部107が設けられる。第2表示部107は、画像を表示する画面である。表示装置100の裏面において、第2表示部107を囲むようにフレーム部103が設けられる。第2表示部107は、第1方向D1に並んで配置された第1領域111a及び第2領域111bを有する。第2表示部107は、第1領域111aと第2領域111bとの間に設けられた非表示部113を有する。

【0027】

第2表示部107の第1領域111a及び第2領域111bには、3D表示用の画像がそれぞれ表示される。即ち、第1領域111a及び第2領域111bには、互いに異なる画像が表示される。第1領域111a及び第2領域111bに各々表示された画像をユーザが視認すると、両眼視差により3D画像が視認される。図4に示された第2表示部107において、第1領域111aには左目用画像が表示され、第2領域111bには右目用画像が表示される。第1領域111aと第2領域111bとの間に設けられた非表示部113には画像が表示されない。表示装置100によって3D画像を觀賞する場合、表示装置100を眼鏡やVRゴーグルのようにユーザの両目に近接させて使用する。

30

【0028】

図5は、図4に示した表示装置100における裏面(第2面)側の内部構成を示す概略図である。表示装置100は第2基板501を有し、その上にパターンニングされた種々の絶縁膜、半導体膜、導電膜が形成される。これらの絶縁膜、半導体膜、導電膜により、複数の画素504や画素504を駆動するためのゲート側駆動回路508が形成される。本明細書と請求項では、第2基板501とこれらの絶縁膜、半導体膜、導電膜の積層を総じて第2アレイ基板502と記す。第1基板201と同様に、第2基板501は、ガラスや石英、プラスチックなどを含むことができ、可撓性の第2基板501を使用することで表示装置100を可撓性の表示装置として使用することができる。

40

【0029】

図5に示すように、複数の画素504はマトリクス状に配置され、これらによって表示領域506が定義される。表示領域506は、図4に示した第2表示部107に対応している。表示領域506は、第1表示領域506-1及び第2表示領域506-2を含む。つまり、第2基板501上に複数の表示領域が設けられる。第1表示領域506-1は、

50

図4に示した第1領域111aに対応している。第2表示領域506-2は、図4に示した第2領域111bに対応している。第1表示領域506-1と第2表示領域506-2との間には、非表示領域507が設けられる。非表示領域507には、画素504が配置されない。非表示領域507は、図4に示した非表示部113に対応している。ゲート側駆動回路508は表示領域506を取り囲む領域(周辺領域)の一侧に配置される。尚、ゲート側駆動回路508は、周辺領域の両側に配置されてもよい。図5に示した例では、画素を駆動するための駆動IC510が第2基板501上にさらに設けられる。以下、表示装置として発光素子560が各画素504に設けられた例を用いて本実施形態を説明する。

【0030】

表示領域506やゲート側駆動回路508、駆動IC510からは、パターンニングされた導電膜で形成される配線(図示せず)が第2基板501の一辺へ延び、第2基板501の端部で露出されて端子512を形成する。端子512はフレキシブル印刷回路(FPC)基板などのコネクタ514と電気的に接続される。図5に示した例では、駆動IC510は、半導体基板上に形成された集積回路を有しており、第2基板501上に搭載される。しかしながら、駆動IC510はコネクタ514上に設けてもよい。また、第2基板501上に形成される絶縁膜、半導体膜、導電膜を用い、端子512と表示領域506の間に駆動回路がさらに形成されてもよい。また、第2基板501が可撓性を有する材料で構成される場合は、コネクタ514は第2基板501と一体に形成されてもよい。

【0031】

各画素504には、パターンニングされた種々の絶縁膜や半導体膜、導電膜によって発光素子560を含む画素回路が形成される。画素回路の構成は任意に選択することができる。ここでは、各画素504は、図3に示した画素回路と同様の画素回路を含むものとし、重複する詳細な説明は省略する。

【0032】

図6は、図4及び図5に示した表示装置100における裏面(第2面)側の信号線の配置を示す概略図である。図6において、図5に示した構成と同一の構成に対しては、図5における参照番号と同一の参照番号を付与する。駆動IC510からは、第1方向D1に沿って、複数の信号線DLが延長されている。信号線DLは、第1表示領域506-1及び第2表示領域506-2において、第1方向D1に沿って配置された、同じ列の画素504に共通に接続される。画素504に接続される信号線DLは、画素504に含まれる画素回路の構成に応じて複数であってもよい。例えば、画素504の画素回路が図3に示した画素回路の構成と同一の構成を有する場合、信号線DLは、第1信号線VSL及び第2信号線VRSを含んでもよい。

【0033】

ゲート側駆動回路508からは、第1方向D1と直行する第2方向D2に沿って、複数の走査線SLが延長されている。走査線SLは、第1表示領域506-1及び第2表示領域506-2において、第2方向D2に沿って配置された、同じ行の画素504に共通に接続される。図6に示すように、走査線SLは、非表示領域507では配置されない。非表示領域507に走査線SLが配置されないことにより、非表示領域507における信号線DLの負荷が減少する。そのため、信号線DLを介して供給される信号の遅延を低減し、信号線DLのスループットを向上させることができる。

【0034】

尚、画素504に接続される走査線SLは、画素504に含まれる画素回路の構成に応じて複数であってもよい。例えば、画素504の画素回路が図3に示した画素回路の構成と同一の構成を有する場合、走査線SLは、第1走査線SLA、第2走査線SLB及び第3走査線SLCを含んでもよい。

【0035】

図7は、表示装置100第1アレイ基板202及び第2アレイ基板502の断面図である。図7は、表示装置100の表面(第1面)側の第1表示部101と表示装置100の

10

20

30

40

50

裏面（第2面）側の第2表示部107の第1領域111a又は第2領域111bとが重畳している領域の断面を示している。

【0036】

図7を参照すると、第1基板201と第2基板501とは、支持材701の両面に設けられた接着層703-1、703-2を介して、支持材701にそれぞれ固定されている。支持材701は、板状材料であってもよく、フィルム材であってもよい。第1基板201及び第2基板501が、透明材料や透光性を有する材料によって構成されている場合、支持材701は、透光性を有さない材料、例えば金属等から構成される。支持材701上に固定された第1基板201を含む第1アレイ基板202の構成と第2基板501を含む第2アレイ基板502の構成とは、略同一であるため、ここでは、第1アレイ基板202の構成について説明する。

10

【0037】

画素回路に含まれる各素子は、アンダーコート705を介して、第1基板201上に設けられる。駆動トランジスタ707は、半導体膜709、ゲート絶縁膜711、ゲート電極713、ドレイン電極715、ソース電極717を含む。ゲート絶縁膜711は、半導体膜709を覆うように設けられる。ゲート電極713は、ゲート絶縁膜711を介して半導体膜709の少なくとも一部と交差するように配置され、半導体膜709とゲート電極713が重なる領域にチャンネルが形成される。半導体膜709はさらに、チャンネルを挟持するドレイン領域709a及びソース領域709bを有する。

【0038】

ゲート絶縁膜711を介し、ゲート電極713と同一の層に存在する容量電極719がソース領域172bと重なるように設けられる。ゲート電極713、容量電極719の上には層間絶縁膜721が設けられる。層間絶縁膜721とゲート絶縁膜711には、ドレイン領域709a、ソース領域709bに達する開口が形成され、これらの開口を覆うようにドレイン電極715及びソース電極717が配置される。ソース電極717の一部は、層間絶縁膜721を介してソース領域709bの一部と容量電極719と重なり、ソース領域709bの一部、ゲート絶縁膜711、容量電極719、層間絶縁膜721、及びソース電極717の一部によって保持容量307（図3参照）が形成される。

20

【0039】

駆動トランジスタ707や保持容量307の上にはさらに平坦化膜723が設けられる。平坦化膜723には、ソース電極717に達する開口が設けられる。この開口と平坦化膜723の上面の一部を覆う接続電極725がソース電極717と接するように設けられる。平坦化膜723上にはさらに付加容量電極727が設けられる。接続電極725や付加容量電極727は同一の層に存在することができる。接続電極725と付加容量電極727を覆うように絶縁膜731が形成される。絶縁膜731は、平坦化膜723に設けられた開口部分では接続電極725の底面を露出する。これにより、接続電極725を介し、その上に設けられる画素電極733とソース電極717とが電氣的に接続される。絶縁膜731には、その上に設けられる隔壁735と平坦化膜723の接触を許容するための開口737を設けてもよい。開口737を通して平坦化膜723中の不純物を除去することができ、これによって画素回路や発光素子260の信頼性を向上させることができる。なお、接続電極725や開口737の形成は任意である。

30

40

【0040】

絶縁膜731上には、接続電極725と付加容量電極727を覆うように、発光素子260の画素電極733が設けられる。絶縁膜731は付加容量電極727と画素電極733によって挟持され、この構造によって付加容量309が形成される。画素電極733は、付加容量309と発光素子260に共有される。

【0041】

画素電極733の上には、画素電極733の端部を覆う隔壁735が設けられる。画素電極733、隔壁735を覆うように電界発光層（以下、EL層）739、及びその上の対向電極747が設けられる。画素電極733、EL層739、及び対向電極747によ

50

って発光素子 260 が形成される。本明細書と請求項において EL 層 739 とは、画素電極 733 と対向電極 747 との間に設けられる層全体を指す。

【0042】

EL 層 739 は、複数の層から構成することができる。EL 層 739 は、例えばキャリア注入層、キャリア輸送層、発光層、キャリアブロック層、励起子ブロック層など、種々の機能層を組み合わせて形成される。EL 層 739 の構造は、全ての画素 204 で同一であっても良く、異なってもよい。例えば発光層の構造や材料を隣接する画素 204 間で異なるように EL 層 739 を形成することによって、隣接する画素から異なる発光を得ることができる。全ての画素 204 において同一の EL 層 739 を用いる場合には、カラーフィルタを設けることで、複数の発光色を得ることが可能となる。図 7 においては、代表的な機能層としてホール輸送層 741、発光層 743、電子輸送層 745 が示されている。

10

【0043】

任意の構成として、発光素子 160 上に保護膜（以下、パッシベーション膜）749 を設けてもよい。パッシベーション膜 749 の構造は任意に選択することができるが、図 7 に示すように、無機化合物を含む第 1 保護層 751、有機化合物を含む第 2 保護層 753、及び無機化合物を含む第 3 保護層 755 を含む積層構造を適用してもよい。

【0044】

以上では、第 1 アレイ基板 202 の構成について説明した。上述したように、第 2 アレイ基板 502 は第 1 アレイ基板 202 と略同一の構成を有する。そのため、第 2 アレイ基板 502 についての詳細な説明は省略する。表示装置 100 において、第 1 アレイ基板 202 及び第 2 アレイ基板 502 は、支持フィルム 757、759 によって挟持される。支持フィルム 757、759 によって適度な物理的強度が与えられる。支持フィルム 757、759 は、図示しない接着層によって第 1 アレイ基板 202、第 2 アレイ基板 502 にそれぞれ固定される。図示はしないが、支持フィルム 757、759 上にはタッチセンサや偏光板などを設けてもよい。

20

【0045】

上述したアンダーコート 705、ゲート絶縁膜 711、層間絶縁膜 721、絶縁膜 731、第 1 保護層 751 及び第 3 保護層 755 は、無機化合物を含むことができる。無機化合物としては酸化ケイ素や窒化ケイ素などのケイ素を含有する無機化合物などを使用することができる。一方、平坦化膜 723 や隔壁 735、接着層 703-1、703-2、第 2 保護層 753 は有機化合物を含む。有機化合物としては、エポキシ樹脂、アクリル樹脂、アクリレート樹脂、ポリイミド、ポリアミド、ポリシロキサンなどの高分子を含む。これらの高分子は鎖状構造でも良く、分子内で架橋していてもよい。半導体膜 709 は、シリコンやゲルマニウムなどの 14 族元素、あるいはインジウムやガリウムなどの 13 族元素や亜鉛などの 12 族元素を含む酸化物半導体を含むことができる。ゲート電極 713 や容量電極 719、接続電極 725、付加容量電極 727、対向電極 747 は、アルミニウムや銅、チタン、モリブデン、タングステン、タンタルなどの金属やその合金、あるいはインジウム-スズ酸化物 (ITO) やインジウム-亜鉛酸化物 (IZO) などの導電性酸化物を含むことができる。

30

40

【0046】

本明細書と請求項において、第 1 アレイ基板 202 とは、第 1 基板 201、及びこの上に設けられる各種層のうち、第 1 基板 201 からパッシベーション膜 749 までを意味する。タッチセンサがパッシベーション膜 749 と支持フィルム 757 との間に設けられる場合には、アレイ基板 202 は基板 201 からタッチセンサまでを含む。

【0047】

上述したように、本実施形態に係る表示装置 100 の裏面（第 2 面）側の第 2 表示部 107 において、2 つの表示領域、即ち第 1 表示領域 506-1 と第 2 表示領域 506-2 との間に設けられた非表示領域 507 には、走査線 SL が配置されない。非表示領域 507 に走査線 SL が配置されないことにより、非表示領域 507 における信号線 DL の負荷

50

が減少する。そのため、信号線DLを介して供給される信号の遅延を低減し、信号線DLのスループットを向上させることができる。

【0048】

本実施形態において、第2アレイ基板502の非表示領域507において、対向電極747を省略してもよい。第2アレイ基板502の非表示領域507において、対向電極747を省略することにより、信号線DLと対向電極747との間の寄生容量の発生を防止することは可能になる。これにより、信号線DLのスループットをさらに向上させることができる。

【0049】

尚、本実施形態では、表示装置100の第2表示部107に設けられる画素504の表示素子が発光素子（有機発光素子）である場合を説明した。しかしながら、表示装置100の第2表示部107に設けられる画素504の表示素子は、発光素子に限定されるわけではなく、液晶表示素子であってもよい。表示素子が液晶素子であっても、第2表示部107の非表示部113（第2アレイ基板502の非表示領域507）において、走査線を省略することができる。これにより、走査線が省略された第2アレイ基板502の非表示領域507において信号線DLの負荷が減少して、信号線DLのスループットを向上させることができる。また、表示素子が液晶素子である場合、第2表示部107の非表示部113において、バックライトを省略することができる。そのため、表示装置の消費電力を低減することができる。

10

【0050】

表示装置100の第2表示部107に設けられる画素504の表示素子が液晶表示素子である場合、第2アレイ基板502の非表示領域507において、共通電極（対向電極）を省略してもよい。共通電極を省略することにより、共通電極と信号線DLとの間の寄生容量の発生を防止することができる。これにより、信号線DLのスループットをさらに向上させることができる。また、第2アレイ基板502の非表示領域507において、共通電極に共通電位を供給する共通配線を省略することができる。共通配線を省略することにより、共通配線と信号線DLとの間の寄生容量の発生を防止し、信号線DLのスループットをさらに向上させることができる。

20

【0051】

< 第2実施形態 >

第1実施形態では、表示装置100の裏面（第2面）側の表示部107において、2つの表示領域、即ち第1表示領域506-1と第2表示領域506-2との間の非表示領域507に走査線SLを配置しないことにより、非表示領域507における信号線DLの負荷を低減する。本実施形態では、非表示領域における信号線DL間の距離を調整することにより、さらに非表示領域における信号線DLの負荷を低減する。

30

【0052】

本実施形態に係る表示装置100Aの構成は、表示装置100Aの裏面（第2面）側の信号線DLの配置を除いて、第1実施形態に係る表示装置100と略同じである。そのため、表示装置100Aの裏面（第2面）側の信号線DLの配置を除く、表示装置100Aの詳細な説明は省略する。

40

【0053】

図8は、本実施形態に係る表示装置100Aの裏面（第2面）側の第2表示部107Aにおける信号線の配置を示す概略図である。図8において、図4を参照して説明した表示装置100の裏面（第2面）側の第2表示部107の構成と同一又は類似の構成については、図4において示した参照番号と同一又は類似の参照番号を付与する。図8において、駆動IC510からは、第1方向D1に沿って、複数の信号線DLが延長されている。信号線DLは、第1表示領域506-1及び第2表示領域506-2において、第1方向D1に沿って配置された、同じ行の画素に共通に接続される。1つの画素に接続される信号線DLは、画素に含まれる画素回路の構成に応じて複数であってもよい。

【0054】

50

ゲート側駆動回路508からは、第1方向D1と直行する第2方向D2に沿って、複数の走査線SLが延長されている。走査線SLは、第1表示領域506-1及び第2表示領域506-2において、第2方向D2に沿って配置された、同じ列の画素に共通に接続される。第1実施形態と同様に本実施形態でも、走査線SLは、非表示領域507Aでは配置されない。非表示領域507Aに走査線SLが配置されないことにより、非表示領域507Aにおける信号線DLの負荷が減少する。さらに、図8に示すように、本実施形態では、非表示領域507Aにおいて、信号線DLの間隔を拡張する。即ち、隣接する信号線DL間の間隔を拡げる。隣接する信号線DL間の間隔は、同一であってもよく異なってもよい。

【0055】

本実施形態では、非表示領域507Aにおいて走査線SLを配置しないことに加えて、非表示領域507Aにおいて隣接する信号線DL同士の間隔を拡張する。これにより、非表示領域507Aにおいて信号線DLの負荷を低減し、隣接する信号線DL間の寄生容量の増大を防ぐことができる。その結果、信号線DLを介して供給される信号の遅延を低減し、信号線DLのスループットをさらに向上させることができる。

【0056】

本実施形態では、上述した第1実施形態と同様に、表示装置100Aの第2アレイ基板の非表示領域507Aにおいて、対向電極を省略してもよい。また、第2表示部107Aに配置される表示素子が液晶表示素子である場合、第2アレイ基板の非表示領域507Aにおいて、共通電極(対向電極)を省略してもよい。また、第2アレイ基板の非表示領域507Aにおいて、共通電極に共通電位を供給する共通配線を省略してもよい。

【0057】

<第3実施形態>

第2実施形態では、表示装置100Aの第2面(裏面)側の表示部の非表示領域507Aにおいて、隣接する信号線DL同士の間隔を拡張することによって、隣接する信号線DL間の寄生容量の増大を防止している。本実施形態では、電源回路に接続された電源線と、該電源線に隣接する信号線DLとの距離を調整する。

【0058】

本実施形態に係る表示装置100Bの構成は、表示装置100Bの裏面(第2面)側の構成を除いて、第1実施形態に係る表示装置100と略同じである。そのため、第1実施形態に係る表示装置100の構成と重複する構成については説明を省略する。

【0059】

図9は、本実施形態に係る表示装置100Bにおける裏面(第2面)側の内部構成を示す概略図である。図9において、図4を参照して説明した表示装置100の裏面(第2面)側の第2表示部107の構成と同一又は類似の構成については、図4において示した参照番号と同一又は類似の参照番号を付与する。表示装置100Bは第2基板501Bを有し、その上にパターンニングされた種々の絶縁膜、半導体膜、導電膜が形成される。これらの絶縁膜、半導体膜、導電膜により、複数の画素504や画素504を駆動するためのゲート側駆動回路508が形成される。ここでは、第2基板501Bとこれらの絶縁膜、半導体膜、導電膜の積層を総じて第2アレイ基板502Bと記す。第2基板501Bは、ガラスや石英、プラスチックなどを含むことができ、可撓性の第2基板501Bを使用することで表示装置100Bを可撓性の表示装置として使用することができる。

【0060】

図9に示すように、複数の画素504はマトリクス状に配置され、これらによって表示領域506が定義される。表示領域506は、表示装置100Bにおける裏面(第2面)側の第2表示部107Bに対応している。表示領域506は、上述した第1実施形態及び第2実施形態と同様に、第1表示領域506-1、第2表示領域506-2、及び第1表示領域506-1と第2表示領域506-2との間に非表示領域507Bが設けられる。非表示領域507Bには、画素504が配置されない。ゲート側駆動回路508は表示領域506を取り囲む領域(周辺領域)の一側に配置される。尚、ゲート側駆動回路508

10

20

30

40

50

は、周辺領域の両側に配置されてもよい。

【0061】

本実施形態では、画素504を駆動するための駆動IC510Bが電源回路511Bとともにフレキシブル印刷回路(FPC)基板などのコネクタ514B上に設けられる。表示領域506Bやゲート側駆動回路508Bからは、パターンニングされた導電膜で形成される配線(図示せず)が第2基板501Bの一辺へ延び、第2基板501Bの端部で露出されて端子512Bを形成する。端子512Bはコネクタ514Bと電氣的に接続される。各画素504は、図3に示した画素回路と同様の画素回路を含むものとする。また、第2基板501Bが可撓性を有する材料で構成される場合は、コネクタ514Bは第2基板501Bと一体に形成されてもよい。

10

【0062】

本実施形態では、駆動IC510Bとともに電源回路511Bがコネクタ514上に設けられる。電源回路511Bは、表示領域506Bに配置された画素504に高電位PVD及び高電位PVDDより低い低電位PVSSを含む電源電位を供給する。

【0063】

図10は、本実施形態に係る表示装置100Bにおける裏面(第2面)側の信号線の配置を示す概略図である。図10において、端子512Bからは、第1方向D1に沿って、複数の信号線DL及び複数の電源線PLが延長されている。電源線PLは、図9に示した電源回路511Bから高電位PVDD及び低電位PVSSを画素504Bに供給する配線である。電源線PLは、高電位電源線311、及び低電位電源線313(図3参照)を含んでよい。

20

【0064】

図10に示すように、本実施形態では、信号線DLと電源線PLとが互いに隣接するよう配置される。信号線DLと電源線PLは、第1方向D1に沿って略平行に延長される。ゲート側駆動回路508Bからは、第1方向D1と直行する第2方向D2に沿って、複数の走査線SLが延長される。第1実施形態及び第2実施形態と同様に本実施形態でも、走査線SLは、非表示領域507Bでは配置されない。非表示領域507Bに走査線SLが配置されないことにより、非表示領域507Bにおける信号線DLの負荷が減少する。さらに、図10に示すように、本実施形態では、非表示領域507Bにおいて、互いに隣接する信号線DLと電源線PLとの間隔を拡張する。隣接する信号線DL電源線PLとの間隔は、同一であってもよく異なってもよい。

30

【0065】

本実施形態では、非表示領域507Bにおいて走査線SLを配置しないことに加えて、非表示領域507Bにおいて隣接する信号線DLと電源線PLとの間隔を拡張する。これにより、非表示領域507Bにおける信号線DLの負荷を低減し、隣接する信号線DLと電源線との間の寄生容量の増大及びクロストークの発生を防ぐことができる。その結果、信号線DL及び電源線PLを介して供給される信号の遅延を低減し、信号線DL及び電源線PLのスループットをさらに向上させることができる。

【0066】

本実施形態において、非表示領域507Bにおける信号線DL及び電源線PLの配置は、図10に示した配置に限定されるわけではない。図11は、本実施形態に係る表示装置100Bにおける裏面(第2面)側の信号線DLと電源線PLの別の配置を示す概略図である。図11に示すように、非表示領域507Bにおいて、信号線DL及び電源線PLは斜めに配置されてもよい。

40

【0067】

本実施形態では、上述した第1実施形態と同様に、表示装置100Bの第2アレイ基板の非表示領域507Bにおいて、対向電極を省略してもよい。また、第2表示部107Bに配置される表示素子が液晶表示素子である場合、第2アレイ基板の非表示領域507Bにおいて、共通電極(対向電極)を省略してもよい。また、第2アレイ基板の非表示領域507Bにおいて、共通電極に共通電位を供給する共通配線を省略してもよい。

50

【 0 0 6 8 】

< 第 4 実施形態 >

第 1 ~ 第 3 実施形態では、表示部の画素を駆動するための駆動 IC 2 1 0 が第 1 基板 2 0 1 上又はコネクタ 2 1 4 上に設けられている場合を説明した。本実施形態では、駆動 IC が第 1 基板及び第 2 基板とは異なる第 3 基板上に設けられている場合について説明する。

【 0 0 6 9 】

図 1 2 は、本実施形態に係る表示装置 1 0 0 C の断面模式図を示す。表示装置 1 0 0 C の概略構成は、後述する駆動 IC 2 1 0 C や電源回路が第 3 基板上に設けられることを除いて、上述した表示装置 1 0 0 、 1 0 0 A 、 1 0 0 B と略同じであることができる。図 1 2 を参照して説明する本実施形態に係る表示装置 1 0 0 C について、図 1 ~ 図 7 を参照して説明した第 1 実施形態に係る表示装置 1 0 0 と同一又は類似の構成については、図 1 ~ 図 7 で用いた参照番号と同一又は類似の参照番号を付与し、重複する説明は省略する。図 1 2 は、図 1 に示した第 1 実施形態に係る表示装置 1 0 0 の第 1 方向 D 1 に沿った断面図に対応している。

10

【 0 0 7 0 】

表示装置 1 0 0 C は、第 1 アレイ基板 2 0 2 C と第 2 アレイ基板 5 0 2 C と、第 3 基板 4 0 1 とを有する。第 1 アレイ基板 2 0 2 C は、フレキシブル印刷回路 (F P C) 基板を第 1 基板として含んでもよい。同様に、第 2 アレイ基板 5 0 2 C も、フレキシブル印刷回路 (F P C) 基板を第 2 基板として含んでもよい。第 3 基板 4 0 1 は、ガラスや石英、プラスチックなどを含むことができる。また、第 3 基板 4 0 1 として、可撓性の基板を使用してもよい。第 3 基板 4 0 1 が可撓性を有することで表示装置 1 0 0 C を可撓性の表示装置として使用することができる。

20

【 0 0 7 1 】

第 3 基板 4 0 1 には、駆動 IC 2 1 0 C や電源回路 (図示せず) などが実装される。駆動 IC 2 1 0 や電源回路などが実装された第 3 基板 4 0 1 の第 1 面 4 0 2 において、第 1 方向 D 1 の両端部に第 1 端子 2 1 2 C 及び第 2 端子 5 1 2 C が設けられる。第 1 端子 2 1 2 C 及び第 2 端子 5 1 2 C は、第 3 基板 4 0 1 に実装された駆動 IC や電源回路と電気的に接続される。また、第 1 端子 2 1 2 C は、第 1 アレイ基板 2 0 2 C に含まれる第 1 基板に設けられたコネクタ (図示せず) と電気的に接続される。同様に、第 2 端子 5 1 2 C は、第 2 アレイ基板 5 0 2 C に含まれる第 2 基板に設けられたコネクタ (図示せず) に電気的に接続される。第 1 アレイ基板 2 0 2 C の第 1 基板に設けられるコネクタは、絶縁膜、半導体膜、導電膜などが積層される表面 (第 1 面) 2 0 2 C - 1 に設けられる。一方、第 2 アレイ基板 5 0 2 C の第 2 基板に設けられるコネクタは、絶縁膜、半導体膜、導電膜などが積層される表面 (第 1 面) 5 0 2 C - 1 とは反対側の裏面 (第 2 面) 5 0 2 C - 2 に設けられる。

30

【 0 0 7 2 】

第 1 アレイ基板 2 0 2 C は、裏面 (第 2 面) 2 0 2 C - 2 が第 3 基板 4 0 1 に対向するように折り曲げられる。折り曲げられた屈曲部 4 0 5 には、折り曲げられた状態を維持するためにスペーサ 4 0 4 が設けられてもよい。スペーサ 4 0 4 は、第 1 アレイ基板 2 0 2 C の裏面 (第 2 面) 2 0 2 C - 2 の折り曲げられる部分に設けられた接着層 4 0 6 を介して第 1 アレイ基板 2 0 2 C に固定される。これにより、第 1 アレイ基板 2 0 2 C は、折り曲げられた状態を安定に保つことができる。

40

【 0 0 7 3 】

第 2 アレイ基板 5 0 2 C は、裏面 (第 2 面) 5 0 2 C - 2 が第 3 基板 4 0 1 に対向するように折り曲げられる。折り曲げられた屈曲部 4 0 9 には、折り曲げられた状態を維持するためにスペーサ 4 0 8 が設けられてもよい。スペーサ 4 0 8 は、第 2 アレイ基板 5 0 2 C の裏面 (第 2 面) 5 0 2 C - 2 の折り曲げられる部分に設けられた接着層 4 1 0 を介して第 2 アレイ基板 5 0 2 C に固定される。これにより、第 2 アレイ基板 5 0 2 C は、折り曲げられた状態を安定に保つことができる。

50

【0074】

本実施形態の表示装置100Cによると、駆動IC210Cや電源回路と、これらの駆動IC210Cや電源回路に電氣的に接続された端子212C又は端子512Cとが第3基板401の第1面402上に配置される。第3基板401の第1方向D1の一端部に設けられた端子212Cとの電氣的接続をとるために、第1アレイ基板202Cの第1方向D1の一端部側が折り曲げられる。また、第3基板401の第1方向D1の他端部に設けられた端子512Cとの電氣的接続をとるために、第2アレイ基板502Cの第1方向D1の他端部側が折り曲げられる。このように、表示装置100Cの第1方向D1の一端部側で第1アレイ基板202Cが折り曲げられ、他端部側で第2アレイ基板502Cが折り曲げられる、即ち、第1アレイ基板202Cの屈曲部405と、第2アレイ基板502Cの屈曲部409とが重畳しないことにより、表示装置100Cの全体的な厚さを低減することができる。

10

【0075】

<第5実施形態>

上述した第1実施形態～第4実施形態では、表示装置の表面(第1面)に設けられた第1表示部と該表示装置の裏面(第2面)に設けられた第2表示部とは、それぞれ別の基板上に設けられている。本実施形態では、第1表示部及び第2表示部が同一の基板上に設けられている場合について説明する。

【0076】

図13は、本実施形態に係る表示装置100Dの内部構成を示す概略図である。表示装置100Dの概略構成は、第1表示部と第2表示部とが同一基板の同一面上に設けられていることを除いて、上述した表示装置100、100A、100Bと略同じであることができる。図13を参照して説明する本実施形態に係る表示装置100Dについて、図1～図7を参照して説明した第1実施形態に係る表示装置100と同一又は類似の構成については、図1～図7で用いた参照番号と同一又は類似の参照番号を付与し、重複する説明は省略する。

20

【0077】

図13を参照すると、表示装置100Dは、基板601を有し、その上にパターンニングされた種々の絶縁膜、半導体膜、導電膜が形成される。これらの絶縁膜、半導体膜、導電膜により、複数の第1画素204、複数の第2画素504Dや、第1画素204D又は第2画素504Dを駆動するための第1ゲート側駆動回路208D、第2ゲート側駆動回路508Dが形成される。本明細書と請求項では、基板601とこれらの絶縁膜、半導体膜、導電膜の積層を総じてアレイ基板602と記す。基板601は可撓性を有する。

30

【0078】

図13に示すように、複数の第1画素204Dはマトリクス状に配置され、これらによって表示領域206が定義される。表示領域206は、表示装置100Dの表面(第1面)側に設けられる第1表示部101Dに対応している。第1ゲート側駆動回路208Dは表示領域206を取り囲む領域(周辺領域)の一侧に配置される。尚、第1ゲート側駆動回路208Dは、周辺領域の両側に配置されてもよい。図13に示した例では、第1画素204Dを駆動するための駆動IC210が基板601上にさらに設けられる。

40

【0079】

さらに、複数の第2画素504Dはマトリクス状に配置され、これらによって表示領域506Dが定義される。表示領域506Dは、表示装置100Dの裏面(第2面)側に設けられる第2表示部107Dに対応している。表示領域506Dは、第1表示領域506D-1及び第2表示領域506D-2を含む。第1表示領域506D-1は、図4に示した第1領域111aに対応している。第2表示領域506D-2は、図4に示した第2領域111bに対応している。第1表示領域506D-1と第2表示領域506D-2との間には、非表示領域507Dが設けられる。非表示領域507Dには、第2画素504Dが配置されない。非表示領域507Dは、図4に示した非表示部113に対応している。第2ゲート側駆動回路508Dは表示領域506Dを取り囲む領域(周辺領域)の一侧に

50

配置される。尚、第2ゲート側駆動回路508Dは、周辺領域の両側に配置されてもよい。

【0080】

表示領域206、第1ゲート側駆動回路208D及び駆動IC210からは、パターンニングされた導電膜で形成される配線（図示せず）が基板601の一边へ延び、基板601の端部で露出されて端子212を形成する。端子212はフレキシブル印刷回路（FPC）基板などのコネクタ214と電氣的に接続される。同様に、表示領域506D、第2ゲート側駆動回路508D及び駆動IC510Dからは、パターンニングされた導電膜で形成される配線（図示せず）が基板601の一边へ延び、基板601の端部で露出されて端子512Dを形成する。端子512Dはフレキシブル印刷回路（FPC）基板などのコネクタ514Dと電氣的に接続される。

10

【0081】

図13に示した例では、駆動IC210、510Dは、半導体基板上に形成された集積回路を有しており、基板601上に搭載される。しかしながら、駆動IC210はコネクタ214上に設けられてもよい。同様に、駆動IC510は、コネクタ514D上に設けられてもよい。また、基板601上に形成される絶縁膜、半導体膜、導電膜を用い、端子212と表示領域206との間及び端子512Dと表示領域506Dとの間に駆動回路がさらに形成されてもよい。

【0082】

基板601（アレイ基板602）には屈曲部603が設けられる。基板601（アレイ基板602）は、屈曲部603において折り曲げられる。図14は、基板601（アレイ基板602）を屈曲部603で折り曲げた際の表示装置100Dの一部の断面模式図を示す。基板601（アレイ基板602）は、絶縁膜、半導体膜や導電膜が積層されていない面を内側にして折り曲げられる。図14に示すように、基板601（アレイ基板602）の両面上には保護フィルム607、609が設けられていてもよい。この場合、基板601（アレイ基板602）とともに、保護フィルム607、609も折り曲げられる。折り曲げられた屈曲部603には、折り曲げられた状態を維持するためにスペーサ605が設けられてもよい。スペーサ605は、接着層（図示せず）を介して折り曲げられた基板601（アレイ基板602）の内側に設けられた保護フィルム609に固定される。これにより、基板601（アレイ基板602）は、折り曲げられた状態を安定に保つことができる。尚、折り曲げられた基板601と保護フィルム609の内側には、支持フィルム611が設けられていてもよい。

20

30

【0083】

本実施形態に係る表示装置100Dによると、表示装置100Dの表面（第1面）側の第1表示部101Dに対応する表示領域206と、裏面（第2面）側の第2表示部107Dに対応する表示領域506Dとが一つの基板に設けられる。これにより、表示装置100Dの全体的な厚さを低減することができる。また、折り曲げられた基板601の屈曲部603に設けられたスペーサ605の高さを調節することにより、表示装置100Dの厚さを調節することができる。

【0084】

また本実施形態においては、図14において支持フィルム611に相当する箇所に、図12に示した第3基板401に相当する基板が設けられてもよい。即ち、図13において表示領域206が設けられた領域と、表示領域506Dが設けられた領域とで、第3基板401を挟み込むような構成となる。図12においては、第1アレイ基板202Cと第2アレイ基板502Cとがそれぞれ別の基板であったが、本実施形態においてはこれらが互いに繋がる形態となる。図14では図示していないが、図12に示したように、第3基板上に設けられた端子を介して、基板601上に設けられた表示領域が制御されるように構成される。両者の接続には、FPCを用いてもよいし、基板601をそのまま延在させた先に端子を設け、第3基板上の端子と互いに接続させてもよい。

40

【0085】

50

図13に示した表示装置100Dでは、表示領域206から延長された配線(図示せず)は基板601の一辺へ延び、基板601の端部で露出されて端子212を形成し、コネクタ214と電氣的に接続される。同様に、表示領域506Dから延長された配線(図示せず)は基板601の一辺へ延び、基板601の端部で露出されて端子512Dを形成し、コネクタ514Dと電氣的に接続される。図13に示すように、端子212は、表示領域206に隣接する基板601の第1方向D1の一端側に設けられる。同様に、端子512Dは、表示領域506Dに隣接する基板601の第1方向D1の一端側に設けられる。しかしながら、本実施形態はこれに限定されるわけではない。基板601が可撓性を有する材料で構成される場合は、コネクタ214、及びコネクタ514Dは基板601と一体に形成されてもよい。

10

【0086】

図15は、本実施形態の別の一例の表示装置100Eの内部構成を示す概略図である。表示装置100Eの構成は、基板に設けられた端子、及び駆動ICの位置を除いて、図13を参照して説明した表示装置100Dの構成と略同一である。そのため、図15では、表示装置100Dの構成と同一又は類似の構成については、図13で用いた参照番号と同一の参照番号を付与し、重複する説明は省略する。

【0087】

図15に示すように、表示装置100Eでは、表示装置100Eの表面(第1面)側の第1表示部101Dに対応する表示領域206から延長された配線、及び表示装置100Eの裏面(第2面)側の第2表示部107Dに対応する表示領域506Dから延長された配線は、表示領域206に隣接する、基板601の第1方向D1の端部で露出されて端子761を形成する。配線は、複数の信号線DLや複数の電源線PLを含む。端子761は、フレキシブル印刷回路(FPC)基板などのコネクタ767と電氣的に接続される。コネクタ767上には、表示領域206に設けられた画素204D、及び表示領域506Dに設けられた画素504Dを駆動するための駆動IC763が電源回路765とともに設けられる。また、基板601が可撓性を有する材料で構成される場合は、コネクタ767は基板601と一体に形成されてもよい。基板601が屈曲部603で折り曲げられる際、コネクタ767は、折り曲げられた基板601の間に配置される。

20

【0088】

図15に示した表示装置100Eでは、表示領域206から延長された配線だけではなく、表示領域506Dから延長された配線も、表示領域206に隣接する、基板601の第1方向D1の一端側で露出されて端子761を形成している。つまり、表示装置100Eの表面(第1面)側で、表示領域206から延長された配線と、表示領域506Dから延長された配線とが駆動IC763及び電源回路765と電氣的に接続される。尚、図15では、表示領域206に隣接する、基板601の第1方向D1の一端側で端子761が形成されている。しかしながら、端子761は、表示領域506Dに隣接する、基板601の第1方向D1の一端側で形成されてもよい。

30

【0089】

<第6実施形態>

上述した第1~第5実施形態では、表示装置の表面(第1面)に設けられた第1表示部の画素に走査信号を供給するゲート側駆動回路と、裏面(第2面)に設けられた第2表示部の画素に走査信号を供給するゲート側駆動回路とをそれぞれ設けている。本実施形態では、一つのゲート側駆動回路によって第1表示部の画素及び第2表示部の画素に走査信号を供給する場合について説明する。

40

【0090】

図16は、本実施形態に係る表示装置100Fの内部構成を示す概略図である表示装置100Fの構成は、ゲート側駆動回路を除いて、図15を参照して説明した表示装置100Eの構成と略同一である。そのため、図16では、表示装置100Eの構成と同一又は類似の構成については、図15で用いた参照番号と同一の参照番号を府より、重複する説明は省略する。

50

【0091】

図16を参照すると、表示装置100Fは、基板601を有し、その上にパターンニングされた種々の絶縁膜、半導体膜、導電膜が形成される。これらの絶縁膜、半導体膜、導電膜により、複数の第1画素204、複数の第2画素504Dや、第1画素204D及び第2画素504Dを駆動するためのゲート側駆動回路801が形成される。

【0092】

図16に示すように、ゲート側駆動回路801は、表示領域506Dを取り囲む領域(周辺領域)の一側に配置される。つまり、ゲート側駆動回路801は、基板601が屈曲部603で折り曲げられる際、表示領域506Dとともに表示装置100の裏面(第2面)側に設けられる。ゲート側駆動回路801は、表示領域206に設けられた画素204D及び表示領域506Dに設けられた画素504Dに走査信号を供給する。尚、ゲート側駆動回路801は、表示領域206を取り囲む領域(周辺領域)の一側に配置されてもよい。

10

【0093】

表示領域206、ゲート側駆動回路801及び表示領域506Dからは、パターンニングされた導電膜で形成される配線が基板601の一辺へ延長される。これらの配線は、表示領域206に隣接する、基板601の端部で露出されて端子803を形成する。端子803はフレキシブル印刷回路(FPC)基板などのコネクタ805と電気的に接続される。コネクタ805上には、表示領域206に設けられた画素204D、及び表示領域506Dに設けられた画素504Dを駆動するための駆動IC763、電源回路765とともに、信号制御回路807が設けられてもよい。信号制御回路807は、水平同期信号Hsync及び垂直同期信号Vsyncを含むゲート駆動開始信号やクロック信号CLKをゲート側駆動回路801に供給する。また、基板601が可撓性を有する材料で構成される場合は、コネクタ805は基板601と一体に形成されてもよい。基板601が屈曲部603で折り曲げられる際、コネクタ805は、折り曲げられた基板601の間に配置される。

20

【0094】

ゲート側駆動回路801は、信号制御回路807から供給されるゲート駆動開始信号やクロック信号に基づいて、画素204D及び画素504Dに走査信号を供給する。このとき、ゲート側駆動回路801は、画素204D及び画素504Dに走査信号を同時に供給する。第1実施形態において述べたように、表示装置100Fの裏面(第2面)側の第2表示部107Dでは、3D表示用の画像が表示される。表示装置100Fによって3D画像を觀賞する場合、表示装置100Fを眼鏡やVRゴーグルのようにユーザの両目に近接させて使用する。そのため、第2表示部107Dに対応する、表示領域506Dに含まれる第1表示領域506D-1及び第2表示領域506D-2は、それぞれ第1表示部に対応する表示領域206よりも高精細である。このような表示領域206及び表示領域506Dに対して、同時に走査信号を供給する方法を説明する。

30

【0095】

図17は、表示装置100Fにおける走査線SLのレイアウトの一例を示す図である。図17に示すように、ゲート側駆動回路801から第1表示部101Dの表示領域206に第1表示部用走査線SL1-1~SL1-m(mは任意の自然数)が延長される。また、ゲート側駆動回路801から第2表示部107Dの第1表示領域506D-1及び第2表示領域506D-2に第2表示部用走査線SL2-1~SL2-n(nは任意の自然数)が延長される。一例として、図17では、第2表示部用走査線SL2-1~SL2-nのピッチが第1表示部用走査線SL1-1~SL1-mのピッチの1/2倍である。尚、第1表示部用走査線SL1-1~SL1-mは、表示領域206に設けられた画素204Dに含まれる画素回路の構成に応じてそれぞれ複数の走査線を含んでもよい。同様に、第2表示部用走査線SL2-1~SL2-nは、表示領域506Dに設けられた画素504Dに含まれる画素回路の構成に応じてそれぞれ複数の走査線を含んでもよい。

40

【0096】

50

図18は、図17に示したレイアウトの第1表示部用走査線 $SL1-1 \sim SL1-m$ 及び第2表示部用走査線 $SL2-1 \sim SL2-n$ に供給される走査信号のタイミング図の一例である。図18において、“ $SS1$ ”は第1表示部用走査線 $SL1-1 \sim SL1-m$ に供給される第1表示部用走査信号を示し、“ $SS2$ ”は第2表示部用走査線 $SL2-1 \sim SL2-n$ に供給される第2表示部用走査信号を示す。図18に示すように、第1表示部用走査線 $SL1-1 \sim SL1-m$ のピッチが第2表示部用走査線 $SL2-1 \sim SL2-n$ の2倍である場合、第1表示部用走査信号 $SS1$ の信号間隔 I_{n1} は、第2表示部用走査信号 $SS2$ の信号間隔 I_{n2} の2倍であってもよい。

【0097】

図19は、表示装置100Fにおける走査線 SL のレイアウトの別の一例を示す図である。図19に示した走査線 SL のレイアウトの一例は、ゲート側駆動回路から延びる第1表示部用走査線が後述する調整回路を介して表示領域206に延長されることを除いて、図17を参照して説明した表示装置100Fにおける走査線 SL のレイアウトの一例と略同一である。そのため、図19において、図17に示した構成と同一又は類似の構成については、同一又は類似の参照番号を付与して、重複する説明は省略する。

【0098】

図19に示すように、ゲート側駆動回路801Aから第1表示部101Dの表示領域206に第2表示部用走査線 $SL2-1 \sim SL1-n$ (n は任意の自然数)が延長される。本例では、ゲート側駆動回路801Aと第1表示部101Dの表示領域206との間に調整回路901が設けられる。ゲート側駆動回路801Aから調整回路901に第1表示部用サブ走査線 $SL1-1a$ 、 $SL1-1b$ 、 $SL1-2a$ 、 $SL1-2b$ 、 \dots 、 $SL1-ma$ 、 $SL1-mb$ (m は任意の自然数)が延長される。図19に示す走査線 SL のレイアウトでは、後述するように、第1表示部用走査信号 $SS1$ 及び第2表示部用走査信号 $SS2$ をゲート側駆動回路801Aから同じタイミングで出力することができる。この場合、ゲート側駆動回路801Aから出力される第1表示部用走査信号 $SS1$ の信号間隔及び第2表示部用走査信号 $SS2$ の信号間隔は同一であることができる。

【0099】

図20は、調整回路901の内部構成を示すブロック図である。調整回路901は、マルチプレクサ(MUX)903及びタイミング制御回路905を含む。調整回路901は、 m 個のマルチプレクサ903-1~903- m を有する。マルチプレクサ903は、第1表示部用サブ走査線 $SL1-1a$ 、 $SL1-1b$ 、 $SL1-2a$ 、 $SL1-2b$ 、 \dots 、 $SL1-ma$ 、 $SL1-mb$ を介して第1表示部用走査信号 $SS1$ が入力される複数の入力端子と、入力された第1表示部用走査信号 $SS1$ を合成して出力する一つの出力端子と、制御信号Cが入力される制御端子とを有する。タイミング制御回路905は、制御信号Cを生成して、生成した制御信号Cをマルチプレクサ903-1~903- m に供給する。各マルチプレクサ903-1~903- m は、制御信号Cに基づいて、第1表示部用走査信号 $SS1$ を合成して出力する。ここでは、一例として、マルチプレクサ903が二つの入力端子を有する場合を説明する。具体的には、マルチプレクサ903-1は、第1表示部用サブ走査線 $SL1-1a$ 、 $SL1-1b$ を介して入力された第1表示部用走査信号 $SS1$ を合成して出力する。同様に、マルチプレクサ903-2(図示せず)は、第1表示部用サブ走査線 $SL1-2a$ 、 $SL1-2b$ を介して入力された第1表示部用走査信号 $SS1$ を合成して出力する。第1表示部用サブ走査線 $SL1-1a$ には、第2表示部用走査線 $SL2-1$ に第2表示部用走査信号 $SS2$ がゲート側駆動回路801Aから供給されるタイミングと同一のタイミングで第1表示部用走査信号 $SS1$ がゲート側駆動回路801Aから供給される。第1表示部用サブ走査線 $SL1-1b$ には、第2表示部用走査線 $SL2-2$ に第2表示部用走査信号 $SS2$ がゲート側駆動回路801Aから供給されるタイミングと同一のタイミングで第1表示部用走査信号 $SS1$ がゲート側駆動回路801Aから供給される。第1表示部用サブ走査線 $SL1-2a$ には、第2表示部用走査線 $SL2-3$ に第2表示部用走査信号 $SS2$ がゲート側駆動回路801Aから供給されるタイミングと同一のタイミングで第1表示部用走査信号 $SS1$ がゲート側駆動回路801Aから

10

20

30

40

50

供給される。第1表示部用サブ走査線SL2-1bには、第2表示部用走査線SL2-4（図示せず）に第2表示部用走査信号SS2がゲート側駆動回路801Aから供給されるタイミングと同一のタイミングで第1表示部用走査信号SS1がゲート側駆動回路801Aから供給される。

【0100】

マルチプレクサ903の出力端子には、表示領域206に延長される第1表示部用走査線SL1-mが接続される。マルチプレクサ903-1~903-mから出力された信号は、それぞれ第1表示部用走査線SL1-1~SL1-mを通じて表示領域206に設けられた画素204に供給される。ここでは、第1表示部用走査線SL1-1~SL1-mのピッチは、第2表示部用走査線SL2-1~SL2-kのピッチの2倍である。

10

【0101】

図21は、図19に示したレイアウトの第1表示部用走査線SL1-1~SL1-m及び第2表示部用走査線SL2-1~SL2-nに供給される走査信号SS1、SS2のタイミング図の一例である。図21において、“SS1”は第1表示部用走査線SL1-1~SL1-mに供給される第1表示部用走査信号を示し、“SS2”は第2表示部用走査線SL2-1~SL2-nに供給される第2表示部用走査信号を示す。上述したように、第1表示部用サブ走査線SL1-1a、SL1-1b、SL1-2a、SL1-2b、
 ・
 ・
 ・
 SL1-ma、SL1-mbを介してゲート側駆動回路801Aから出力された第1表示部用走査信号SS1は、調整回路901によって合成されて第1表示部用走査線SL1-1~SL1-mにそれぞれ出力される。ここでは、ゲート側駆動回路801Aから
 第1表示部用サブ走査線SL1-1a、SL1-1bを介して供給された2つの第1表示部用走査信号SS1が、調整回路901によって合成されて1つの第1表示部用走査信号SS1として第1表示部用走査線SL1-1に出力される。したがって、図21に示すように、第1表示部用走査線SL1-1~SL1-mに供給される第1表示部用走査信号SS1は、第2表示部用走査線SL2-1~SL2-nに供給される第2表示部用走査信号の2倍のパルス幅を有する。

20

【0102】

図19及び図20に示した例では、第1表示部用サブ走査線SL1-1a~SL1-mbに供給される第1表示部用走査信号SS1及び第2表示部用走査線SL2-1~SL2-nに供給される第2表示部用走査信号SS2をゲート側駆動回路801Aから同じタイ
 ミングで出力することができる。

30

【0103】

図22は、表示装置100Fにおける走査線SLのレイアウトの別の一例を示す図である。図22に示す走査線SLのレイアウトの一例は、ゲート側駆動回路から延びる第2表示部用走査線のレイアウトを除いて、図17を参照して説明した表示装置100Fにおける走査線SLのレイアウトの一例と略同一である。そのため、図22において、図17に示した構成と同一又は類似の構成については、同一又は類似の参照番号を付与して、重複する説明は省略する。

【0104】

図22に示すように、第2表示部用走査線SL2-1~SL2-nは、第1表示部用走
 査線SL1-1~SL1-mに対応するように配置される。つまり、相対的に高精細である、第1表示領域506D-1及び第2表示領域506D-2にゲート側駆動回路801から延びる第2表示部用走査線SL2-1~SL2-nを、相対的に低精細である、表示領域206にゲート側駆動回路801から延びる第1表示部用走査線SL1-1~SL1-mに合わせる。このように第1表示部用走査線SL1-1~SL1-m及び第2表示部用走査線SL2-1~SL2-nを配置することにより、ゲート側駆動回路801から第1表示部用走査線SL1-mに供給される走査信号SS1と同じタイミングで第2表示部用走査線SL2-nに第2表示部用走査信号SS2を供給することができる。

40

【0105】

尚、上述したように、第2表示部107Dに対応する、表示領域506Dに含まれる第

50

1表示領域506D-1及び第2表示領域506D-2は、それぞれ第1表示部に対応する表示領域206よりも高精細である。そのため、第1表示領域506D-1及び第2表示領域506D-2の単位面積当たりの走査線の数、表示領域206の単位面積当たりの走査線の数よりも多い。しかしながら、第2表示部107に対応する表示領域506Dは非表示領域507Dを含む。上述したように、非表示領域507Dには走査線は配置されない。そのため、第2表示部用走査線SL2-1~SL2-nを、第1表示部用走査線SL1-1~SL1-mに対応するように配置することができる。

【0106】

図22に示したレイアウトの第1表示部用走査線SL1-1~SL1-m及び第2表示部用走査線SL2-1~SL2-nに供給される走査信号SS1、SS2のタイミング図は、図21に示したタイミングと略同じであることができる。第1表示部用走査線SL1-1~SL1-mと第2表示部用走査線SL2-1~SL2-nとが対応するように配置することにより、クロック信号を高周波にする必要がなくなるため、クロックスキューの発生を防止することができる。

10

【0107】

<第7実施形態>

上述した第1実施形態~第6実施形態で述べたように、表示装置の裏面(第2面)に設けられる第2表示部は、第1方向D1に並んで配置された第1領域及び第2領域を有する。第1領域及び第2領域には、3D表示用の画像がそれぞれ表示される。ユーザが第2表示部に表示される3D画像を観察する場合、表示装置を眼鏡やVRゴーグルのようにユーザの両目に近接させて使用する。この際、ユーザに合わせた両目間の距離や焦点距離を第2表示部の第1領域及び第2領域に表示される画像に反映することにより、ユーザにより適した3D表示用画像を表示することができる。本実施形態では、第2表示部の第1領域及び第2領域に表示される画像をユーザに合わせて調整することができる表示装置について説明する。

20

【0108】

図23は、本実施形態に係る表示装置100Gの裏面(第2面)の平面図である。本実施形態に係る表示装置100Gの裏面の構成は、タッチ入力部1001が設けられていることを除いて、図4を参照して説明した表示装置100の裏面の構成と略同一である。そのため、図23において、図4を参照して説明した表示装置100と裏面と同一又は類似の構成については、同一の参照番号を付与し、重複する説明は省略する。

30

【0109】

図23に示すように、表示装置100Gは、裏面(第2面)において、タッチ入力部1001を有する。本実施形態では、タッチ入力部1001は、第2表示部107の第2方向D2方向に隣接して上側に設けられる場合を説明する。但し、タッチ入力部1001の位置はこれに限定されるわけではなく、第2表示部107の第2方向D2方向に隣接して下側に設けられてもよい。また、タッチ入力部1001は、第2表示部107の第1方向D1に隣接して設けられてもよい。

【0110】

タッチ入力部1001は、ユーザが表示装置100Gに対して情報を入力する際のユーザインターフェースを構成する。タッチ入力部1001は、アイコン等のオブジェクト1003a~1003dを表示することができる。図23において、オブジェクト1003aは焦点距離を縮める、即ち、焦点距離をユーザからより近くするための指示を行うためのアイコンである。オブジェクト1003bは焦点距離を伸ばす、即ち、焦点距離をユーザからより遠くするための指示を行うためのアイコンである。オブジェクト1003cは両眼距離(両目間の距離)を狭くするための指示を入力するためのアイコンである。オブジェクト1003dは両眼距離(両目間の距離)を広くするための指示を入力するためのアイコンである。尚、図23に示すオブジェクト1003a~1003dは一例であり、これに限定されるわけではない。例えば、タッチ入力部1001には、トラックバーのようなオブジェクトが表示されてもよい。タッチ入力部1001において、第2表示部1

40

50

07の非表示部113に隣接する領域1015は、タッチ検出機能がない非検出部あるいはオブジェクトが表示されない非表示部であってもよい。

【0111】

図24は、本実施形態に係る表示装置100Gの内部構成を示す概略図である。表示装置100Gの概略構成は、第1表示部101Dに対応する表示領域が基板601の屈曲部603を越えて表示装置100Gの裏面側に延長されることを除いて、図13を参照して説明した100Dの内部構成と略同一である。そのため、本実施形態に係る表示装置100Gについて、図13を参照して説明した第5実施形態に係る表示装置100Dと同一又は類似の構成については、図13で用いた参照番号と同一又は類似の参照番号を付与し、重複する説明は省略する。

10

【0112】

図24に示すように、表示領域206Gは、屈曲部603を越えて表示装置100Gの裏面側に延長される。即ち、表示領域206Dは、屈曲部603を越えて、第2表示部107Dに対応する表示領域506Dに隣接するように設けられる。表示領域206Gは、タッチ入力部1001を含む。タッチ入力部1001は、屈曲部603で基板601を曲げる際、表示装置100Gの裏面側に位置するように設けられる。タッチ入力部1001には、アイコン等を表示する画素204Dとともにタッチセンサ1002が設けられる。

【0113】

図25は、表示装置100Gのタッチ入力部1001の一部分の断面図である。図25では、タッチセンサ1002が設けられたアレイ基板602Gの構成を示している。図25において、図7に示した表示装置100の第1アレイ基板202と同一又は類似の構成については、図7で用いた参照番号と同一の参照番号を付与して重複する説明は省略する。

20

【0114】

図25に示すように、表示装置100Gは支持フィルム757上に接着膜1005を介してタッチセンサ1002を有する。接着膜1005としてはエポキシ系、アクリル系、酢酸ビニル系、シリコン樹脂系接着剤など、種々の接着剤を用いることができる。また、接着膜1005は、液体の接着剤を塗布して硬化させることで形成してもよく、接着剤がフィルムの両面に塗布されたフィルム状の接着剤を用いてもよい。接着形式にも制約は無く、二成分混合型、一成分湿気硬化型、光硬化型、熱硬化型の接着形式などを採用することができる。

30

【0115】

タッチセンサ1002は、接着膜1005によって表示領域206G上に、タッチ入力部1001に対応する表示領域206Gと重なるように固定される。タッチセンサ1002は、基材1007、基材1007上の複数のタッチ電極1003、タッチ電極1003上の層間絶縁膜1009、層間絶縁膜1009上に設けられ、隣接するタッチ電極1003を電気的に接続するブリッジ電極1011、及びブリッジ電極1011上に設けられるオーバーコート1013を主な構成要素として含む。

【0116】

基材1007はタッチセンサ1002に物理的強度を与える機能を有し、高分子を含む。高分子としては、ポリカルボナート、ポリエステル、ポリオレフィン、ポリシクロオレフィンやこれらの誘導体が例示される。タッチ電極1003及びブリッジ電極1011は、インジウム - スズ酸化物 (ITO) やインジウム - 亜鉛酸化物 (IZO) などの可視光を透過可能な導電性酸化物、あるいは銅やアルミニウム、モリブデン、タングステン、タンタルなどの金属を含むことができる。ここで示した例では、タッチセンサ1002は、投影型静電容量方式と称されるタッチセンサとして示されているが、タッチセンサ1002においてタッチを検出する方式に制約は無く、種々のモードのタッチセンサを採用することができる。図示はしないが、タッチセンサ1002上には偏光板などを設けてもよい。

40

【0117】

50

本実施形態において、アレイ基板 602G とは、基板 601、及びこの上に設けられる各種層のうち、基板 601 からタッチセンサ 1002 までを意味する。また、タッチセンサ 1002 の位置は、支持フィルム 757 上に限定されるわけではない。例えば、タッチセンサ 1002 は、パッシベーション膜 749 と支持フィルム 757 との間に設けられてもよい。

【0118】

表示領域 506D、タッチセンサ 1002、ゲート側駆動回路 508D、駆動 IC 510D からは、パターンニングされた導電膜で形成される配線（図示せず）が基板 601 の一辺へ延び、基板 601 の端部で露出されて端子 512G を形成する。タッチセンサ 1002 から延びる配線は、タッチ入力部 1001 と表示領域 506D との間に配置される。そのため、表示領域 206G の透過率の減少を防止することができる。

10

【0119】

< 第 8 実施形態 >

本実施形態においては、第 1 表示部と第 2 表示部とを有する表示装置の、実際の使用形態の一例について図 26A ~ 図 26C を参照して説明する。

【0120】

本発明の表示装置は、第 1 表示部を用いる際はハンドヘルド型の端末として用い、第 2 表示部を用いる場合は、使用者の両目の直前に配置して、所謂ゴーグル型の端末として用いることを想定している。

【0121】

20

第 1 表示部を用いる際は、図 1 に示した状態で運用される。一方、第 2 表示部を用いる場合は、図 26A に示すように、表示装置 100 を、第 1 表示部 101 及び第 2 表示部 107 を有するモジュール 5001 と、フレーム部 103 とに分離できるようにしてもよい。モジュール 5001 を取り外したフレーム部 103 の内側には、ゴーグルのテンプル 5002 が収納されており、図 26B に示すようにテンプル 5002 を引き起こすことで、フレーム部 103 はゴーグルのフレーム形状となる。その後、図 26C に示すように、取り外したモジュール 5001 を、第 2 表示部 107 が表面に来るようにフレーム部 103 に嵌め込むことにより、表示装置 100 はゴーグル型の端末として運用できるようになる。

【0122】

30

図 1 に示した通り、フレーム部 103 には、操作部 105 が設けられているが、モジュール 5001 を裏返すことによって、モジュール 5001 と操作部 105 の相対的位置が変わる。そこで、第 1 表示部 101 を使用する形態では、モジュール 5001 の側面に設けられた端子部 5003a が操作部 105 と接続され、第 2 表示部 107 を使用する形態では、モジュール 5001 の別の側面に設けられた端子部 5003b が操作部 105 と接続されるようにすることができる。このとき、操作部 105 には、第 1 表示部 101 を使用する形態と第 2 表示部 107 を使用する形態とで、互いに異なる機能を割り当ててもよい。

【0123】

[画像処理]

40

上述したように、表示装置 100G は、タッチ入力部 1001 を介して入力されるユーザの指示に基づいて、第 2 表示部 107D の表示領域 506D に含まれる第 1 表示領域 506D-1 及び第 2 表示領域 506D-2 に表示される画像を調整する。以下では、表示装置 100G において実行される、画像処理の例を説明する。

【0124】

図 27 及び図 28 は、ユーザが両眼距離を調整した場合の、画像の表示位置を調整する画像処理方法の一例を説明するための概念図である。図 27 では、ユーザの両眼距離が $2x$ であり、ユーザの目と表示装置 100G のディスプレイの距離が c である場合を示している。両眼距離に関係なく (a 、 b) の座標に結像させるには、ディスプレイ上に表示される右目用画像の座標 (d 、 c) 及び左目用画像の座標 (e 、 c) を以下の式 (1) 及び

50

(2)のように変数 x を用いた関数にて設定してもよい。

【数1】

$$d = a + (x - a) \times (b - c) / b \dots (1)$$

$$e = a + (x + a) \times (b - c) / b \dots (2)$$

【0125】

図28に示すように、ユーザの両眼距離が $2x$ から $2x + 2x_a$ に変わる場合、ディスプレイ上に表示される右目用画像の座標 (d' , c) 及び左目用画像の座標 (e' , c) を以下の式(3)及び(4)のように変数 α 、 β を用いて設定してもよい。

10

【数2】

$$d' = d + \Delta x_1 (\Delta x_1 = \alpha \times \Delta x_a \wedge 0 < \alpha < 1) \dots (3)$$

$$e' = e + \Delta x_2 (\Delta x_2 = \beta \times (-\Delta x_a) \wedge 0 < \beta < 1) \dots (4)$$

【0126】

図29及び図30は、ユーザが焦点距離を調整した場合の、画像の表示位置を調整する画像処理方法の一例を説明するための概念図である。図29では、ユーザの両眼距離が $2x$ であり、ユーザの目と表示装置100Gのディスプレイの距離が c である場合を示している。(a、b)の座標に結像させるには、ディスプレイ上に表示される右目用画像の座標 (d , c) 及び左目用画像の座標 (e , c) は上述した式(1)及び(2)のように設定してもよい。尚、(a、b)の座標に結像させた画像の焦点距離を g とする。

20

【数3】

$$d = a + (x - a) \times (b - c) / b \dots (1)$$

$$e = a + (x + a) \times (b - c) / b \dots (2)$$

30

【0127】

図30に示すように、焦点距離が g から $g + g_1$ に変わる場合、ディスプレイ上に表示される右目用画像の座標 (d' , c) 及び左目用画像の座標 (e' , c) を以下の式(5)及び(6)のように設定してもよい。

【数4】

$$d' = d + \Delta x_1 (\Delta x_1 = \alpha \times \Delta g_1 \wedge 0 < \alpha < 1) \dots (5)$$

$$e' = e + \Delta x_2 (\Delta x_2 = \beta \times (-\Delta g_1) \wedge 0 < \beta < 1) \dots (6)$$

40

【0128】

以上のように、表示装置100Gは、タッチ入力部1001を介して入力されたユーザの指示に基づいて、画像の表示位置を調整することができる。ユーザに合わせて画像の表示位置を調整することにより、ユーザにより適した3D表示用画像を表示することができる。その結果、画像を視認する間のユーザの疲労感を軽減することが可能になる。尚、以上に説明した、画像処理の方法は一例であってこれに限定されるわけではない。

【符号の説明】

【0129】

100, 100A ~ 100G ... 表示装置、10a, 10b ... 端部、101, 101D ... 第1表示部、103 ... フレーム部、105 ... 操作部、106 ... 才

50

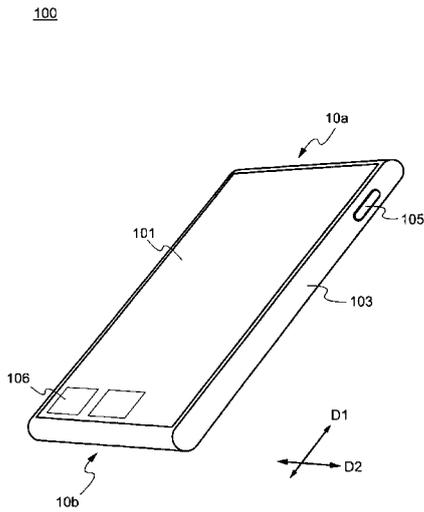
プロジェクト、107, 107A, 107B, 107D・・・第2表示部、111a・・・
 第1領域111a、111b・・・第2領域、113・・・非表示部、201・・・第1
 基板、202・・・第1アレイ基板、204, 204D・・・画素、206・・・表示領
 域、208・・・ゲート側駆動回路、210・・・駆動IC、212・・・端子、260
 ・・・発光素子、214・・・コネクタ、301・・・駆動トランジスタ、303・・・
 第1スイッチングトランジスタ、305・・・第2スイッチングトランジスタ、307・
 ・保持容量、309・・・付加容量、311・・・高電位電源線、313・・・低電位
 電源線、315・・・リセットトランジスタ、401・・・第3基板、404, 408・
 ・スペーサ、405, 409・・・屈曲部、406, 410・・・接着層、501・・・
 第2基板、502・・・第2アレイ基板、504, 504D・・・画素、506・・・
 表示領域、506-1・・・第1表示領域、506-2・・・第2表示領域、507, 5
 07A、507B, 507D・・・非表示領域、508, 508D, 801・・・ゲート
 側駆動回路、510, 510B, 510D・・・駆動IC、511B・・・電源回路、5
 12, 512B, 512D、512G・・・端子、514, 514D・・・コネクタ、5
 60・・・発光素子、602G・・・アレイ基板、603・・・屈曲部、605・・・ス
 ペーサ、607, 609・・・保護フィルム、611・・・支持フィルム、701・・・
 支持材、703-1, 703-2・・・接着層、705・・・アンダーコート、707・
 ・駆動トランジスタ、709・・・半導体膜、711・・・ゲート絶縁膜、713・
 ・ゲート電極、715・・・ドレイン電極、717・・・ソース電極、719・・・容量
 電極、721・・・層間絶縁膜、723・・・平坦化膜、725・・・接続電極、727
 ・・・付加容量電極、731・・・絶縁膜、733・・・画素電極、735・・・隔壁、
 737・・・開口、739・・・EL層、741・・・ホール輸送層、743・・・発光
 層、745・・・電子輸送層、747・・・対向電極、749・・・パッシベーション膜
 、751・・・第1保護層、753・・・第2保護層、755・・・第3保護層、757
 , 759・・・支持フィルム、761・・・端子、763・・・駆動IC、765・・・
 電源回路、767・・・コネクタ、803・・・端子、805・・・コネクタ、807・
 ・信号制御回路、901・・・調整回路、903・・・マルチプレクサ、905・・・
 タイミング制御回路、1001・・・タッチ入力部、1003a~1003d・・・オブ
 ジェクト、1005・・・接着膜、1007・・・基材、1003・・・タッチ電極、1
 009・・・層間絶縁膜、1011・・・ブリッジ電極、1013・・・オーバーコート
 、5001・・・モジュール、5002・・・テンブル、5003a, 5003b・・・
 端子部

10

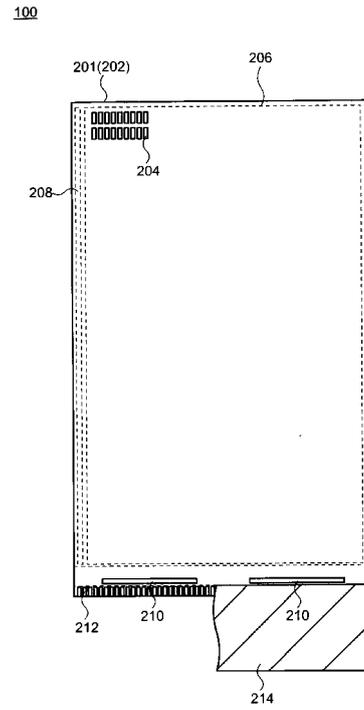
20

30

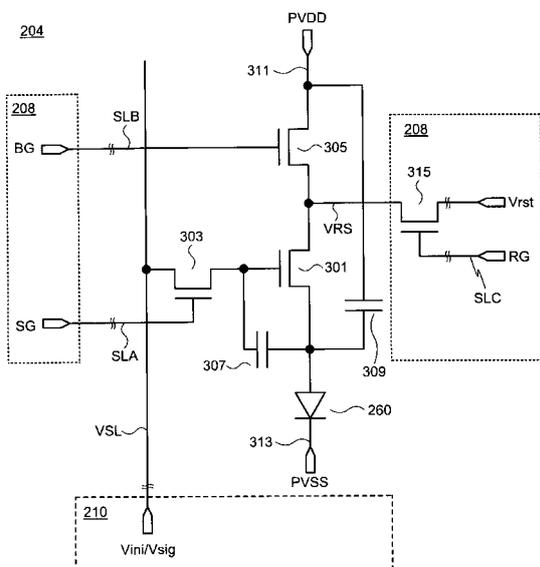
【 図 1 】



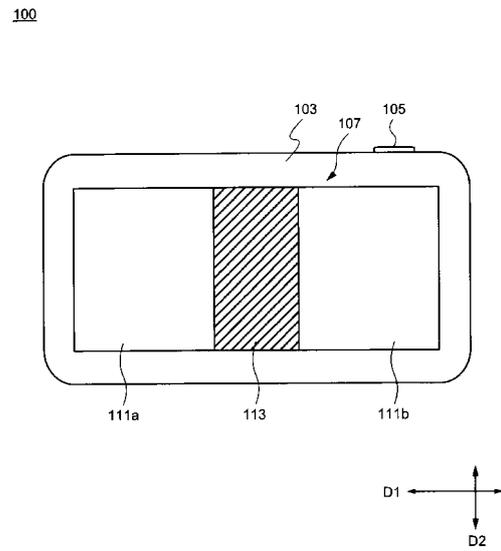
【 図 2 】



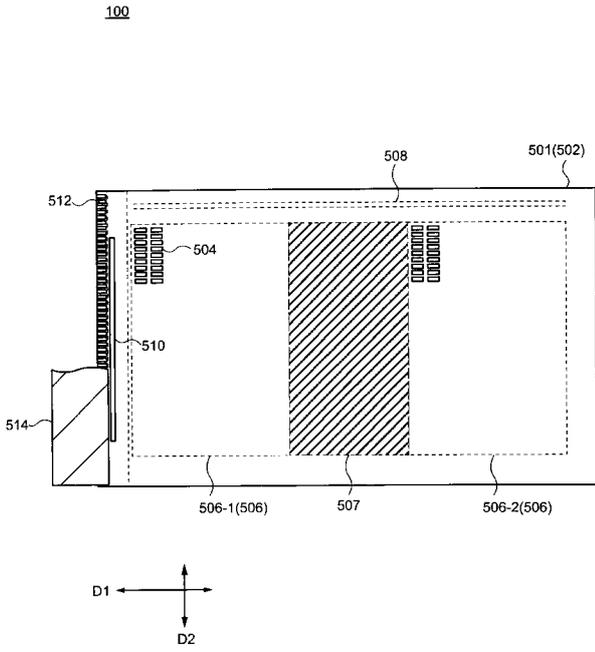
【 図 3 】



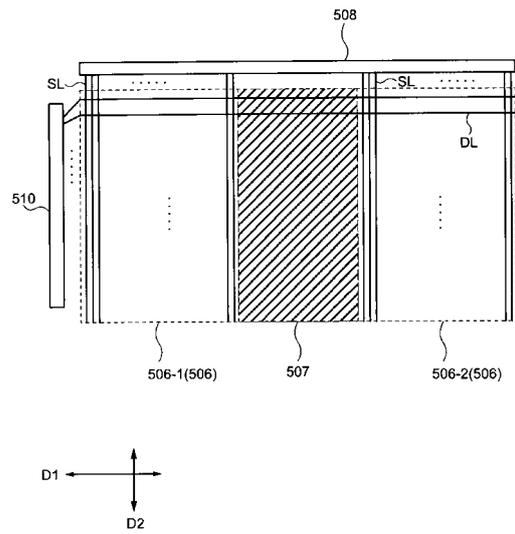
【 図 4 】



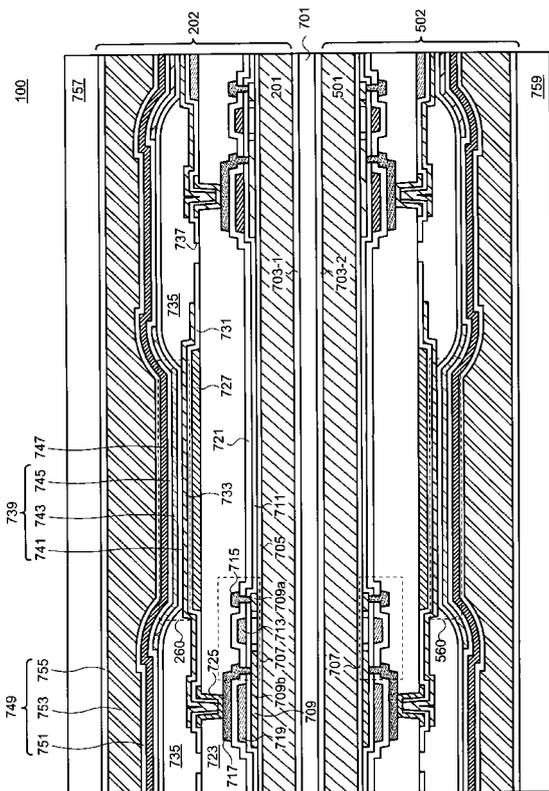
【 図 5 】



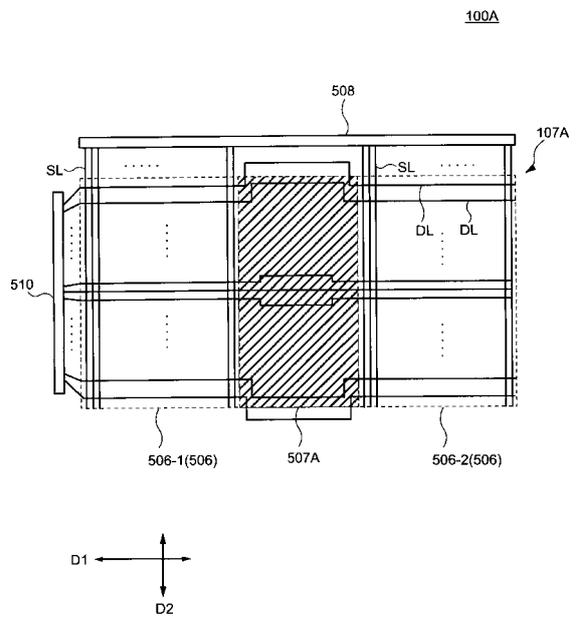
【 図 6 】



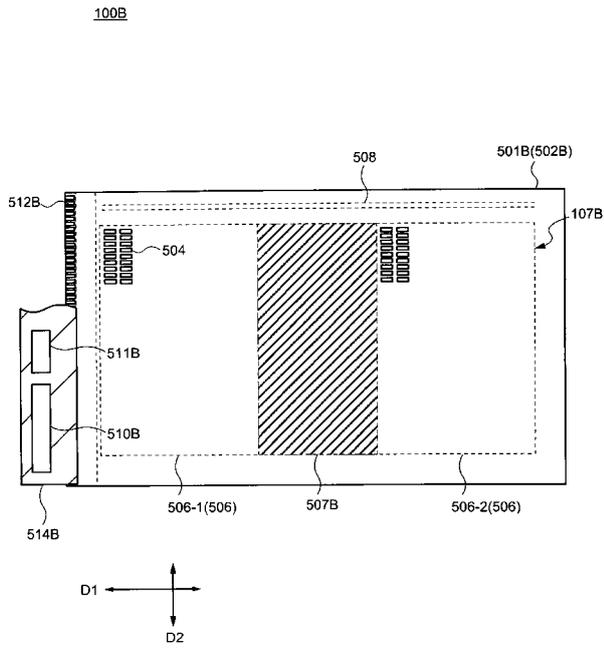
【 図 7 】



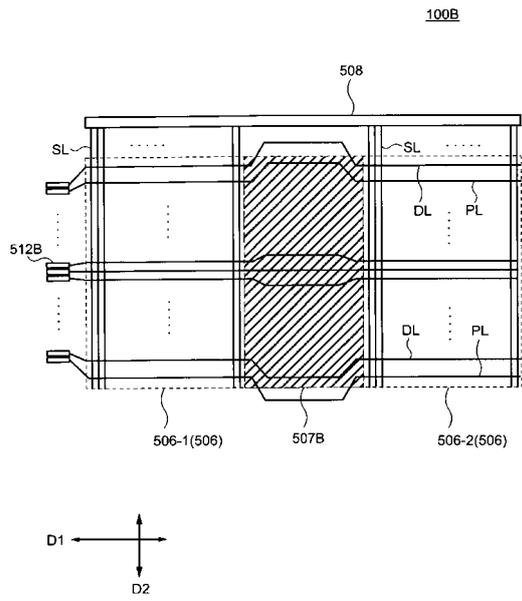
【 図 8 】



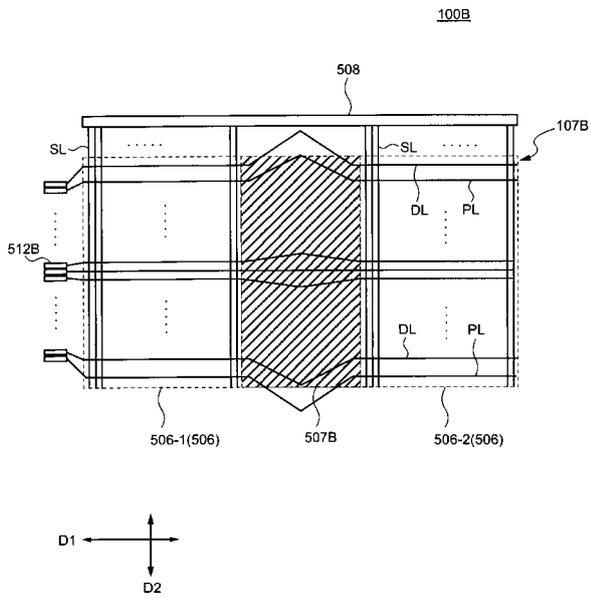
【 図 9 】



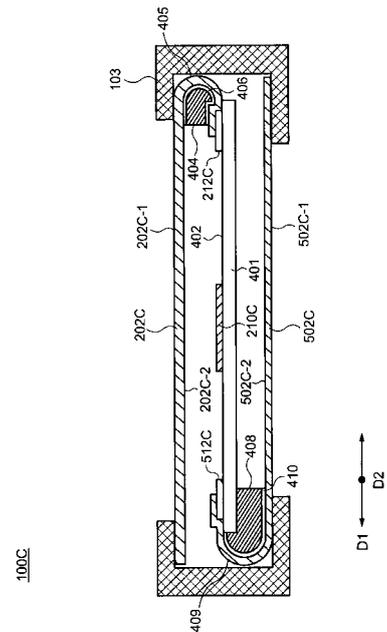
【 図 10 】



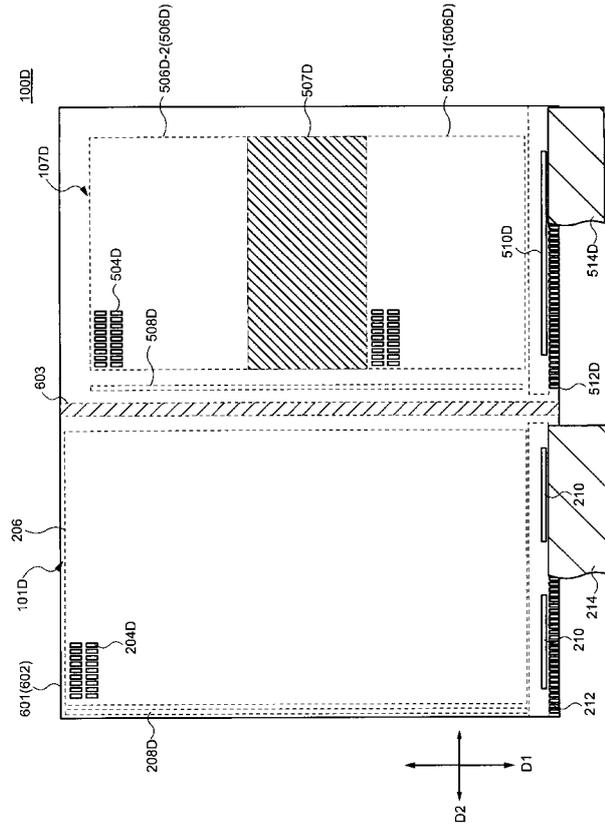
【 図 11 】



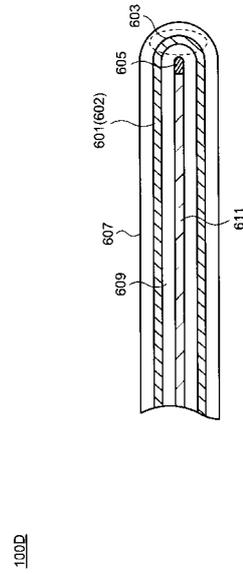
【 図 12 】



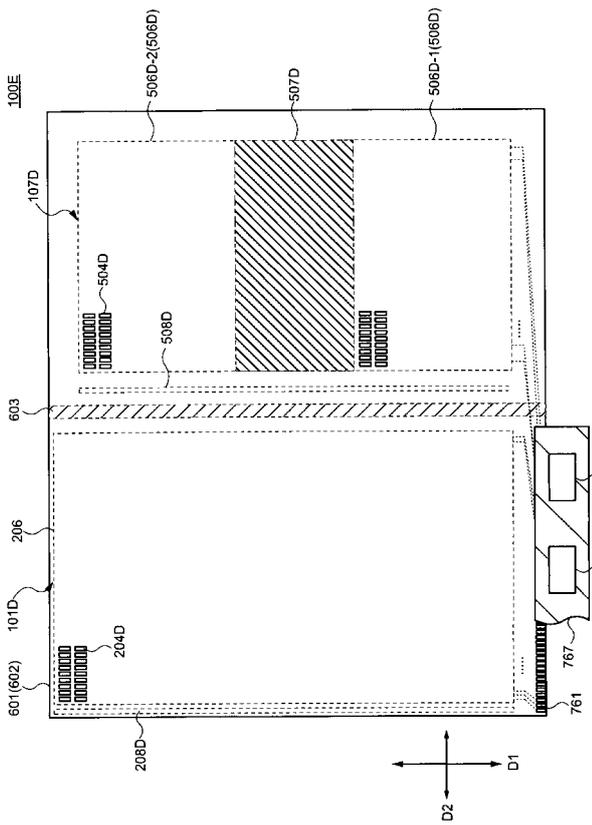
【 図 1 3 】



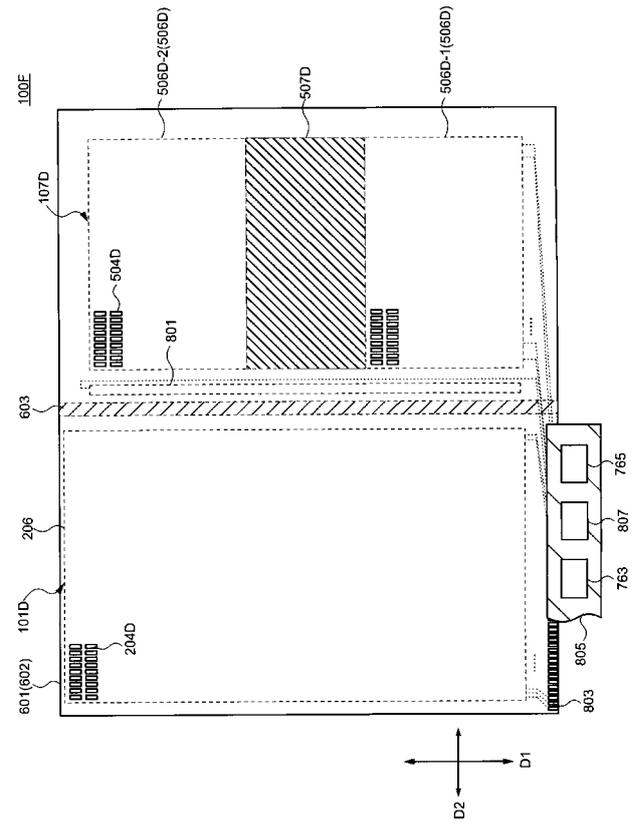
【 図 1 4 】



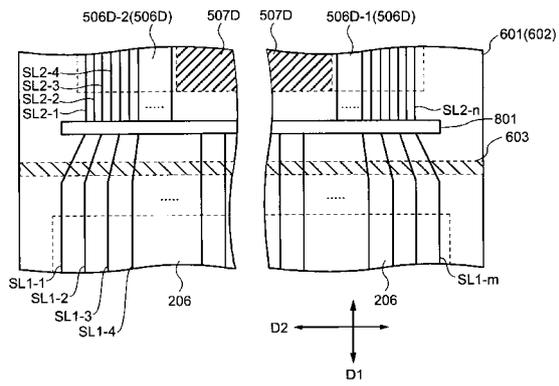
【 図 1 5 】



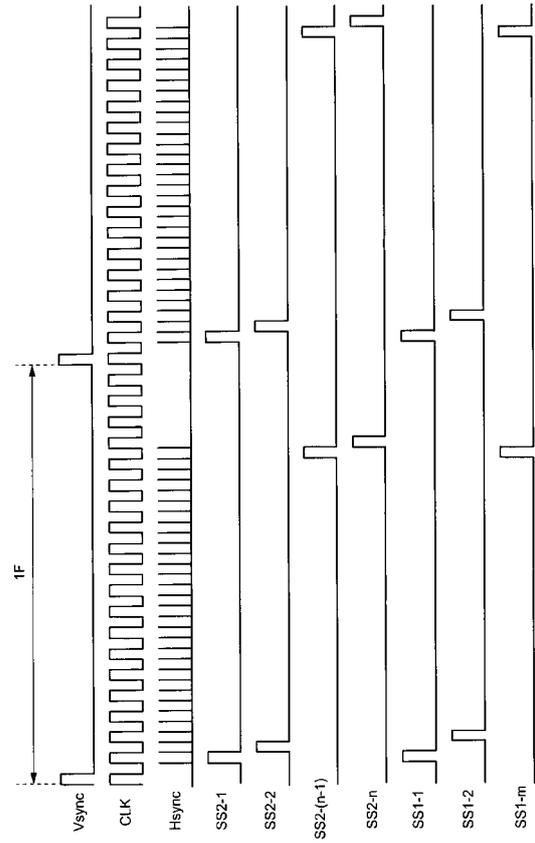
【 図 1 6 】



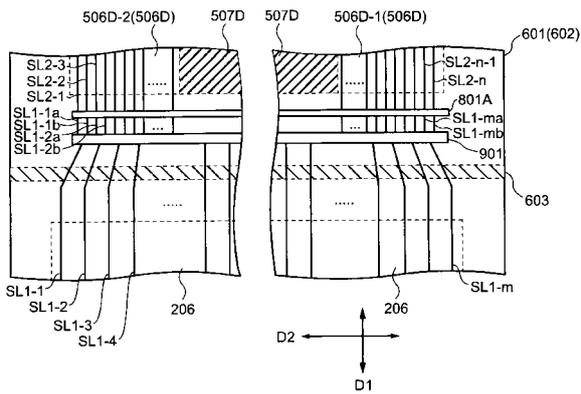
【 図 1 7 】



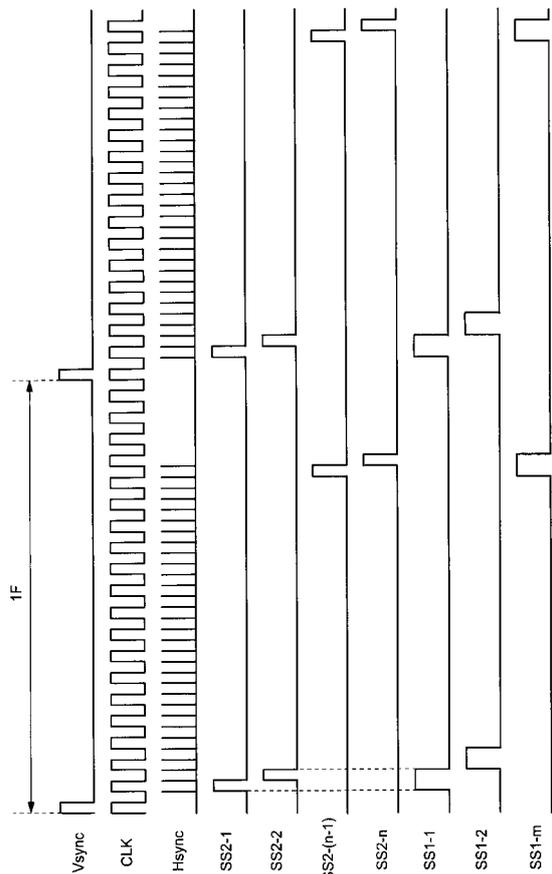
【 図 1 8 】



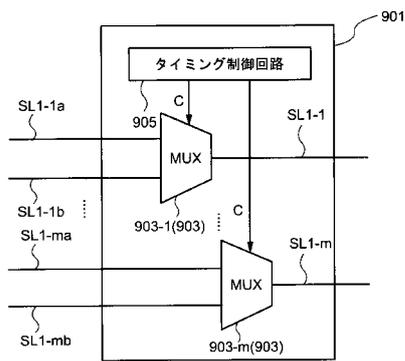
【 図 1 9 】



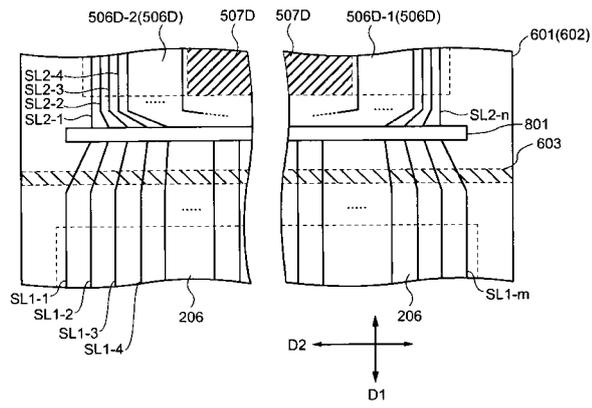
【 図 2 1 】



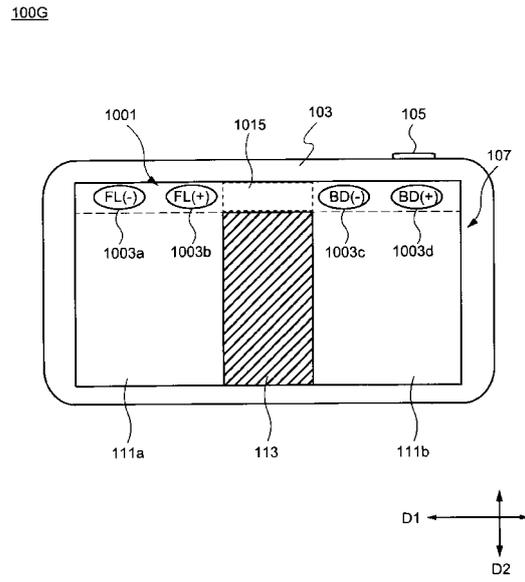
【 図 2 0 】



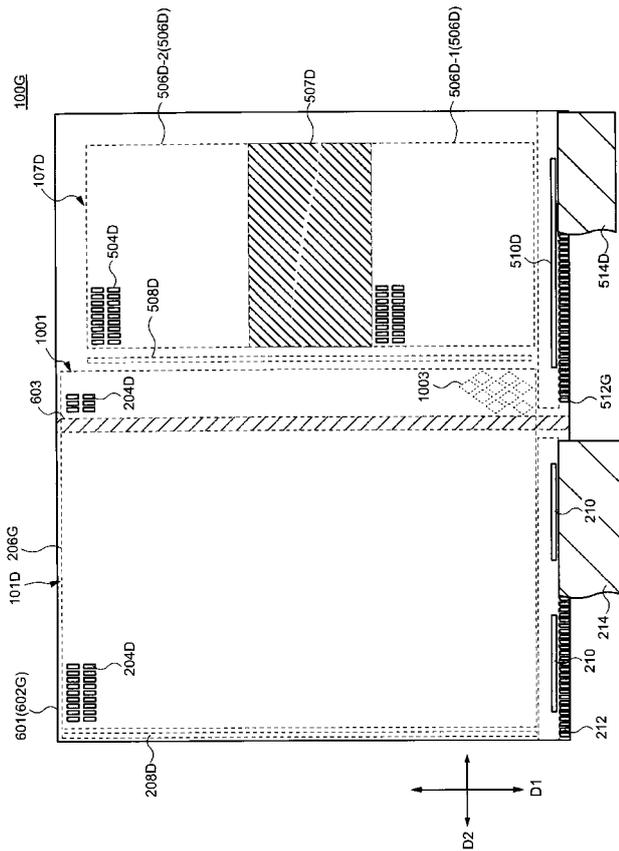
【 図 2 2 】



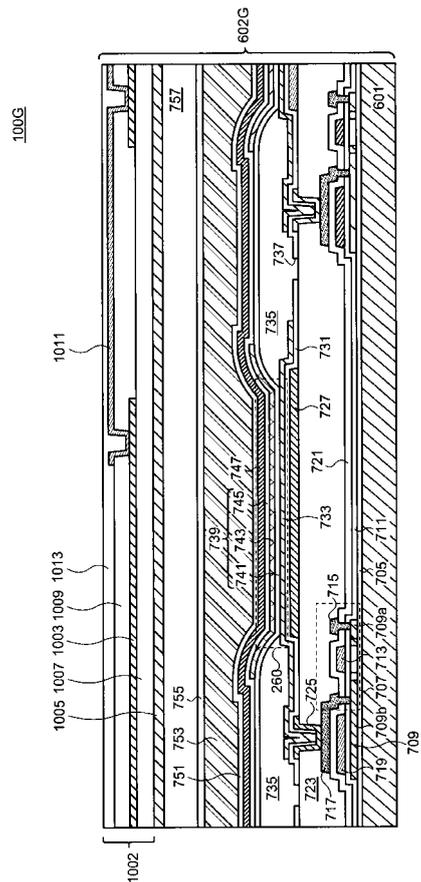
【 図 2 3 】



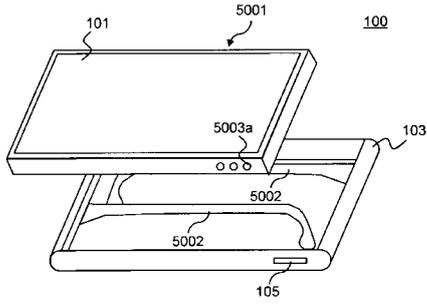
【 図 2 4 】



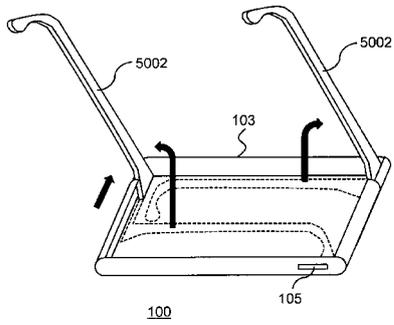
【 図 2 5 】



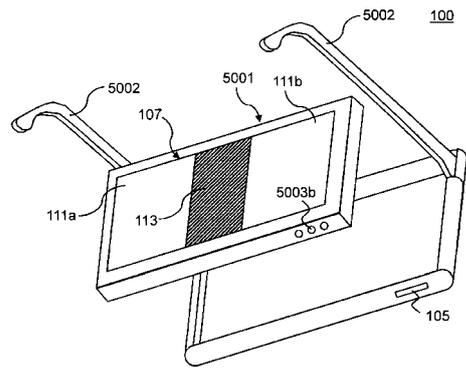
【 図 2 6 A 】



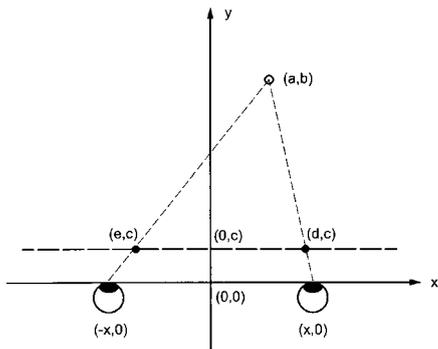
【 図 2 6 B 】



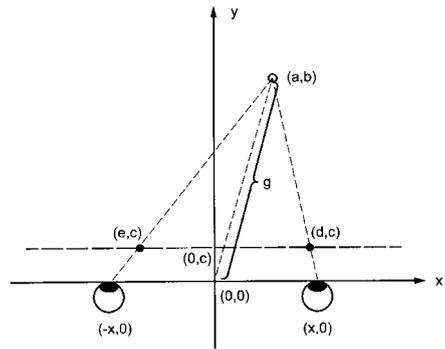
【 図 2 6 C 】



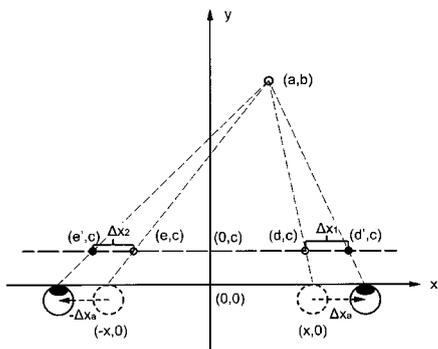
【 図 2 7 】



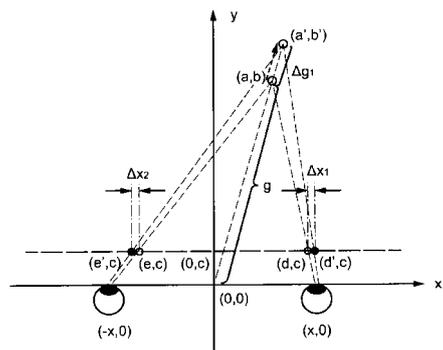
【 図 2 9 】



【 図 2 8 】



【 図 3 0 】



フロントページの続き

(51)Int.Cl.	F I			テーマコード(参考)	
<i>H 0 1 L 27/32 (2006.01)</i>	G 0 9 G	3/20	6 6 0 X	5 G 4 3 5	
<i>H 0 1 L 51/50 (2006.01)</i>	G 0 9 G	3/3233			
<i>H 0 4 N 13/339 (2018.01)</i>	G 0 9 F	9/00	3 6 1		
<i>H 0 4 N 13/344 (2018.01)</i>	H 0 1 L	27/32			
	H 0 5 B	33/14	A		
	H 0 4 N	13/339			
	H 0 4 N	13/344			

Fターム(参考) 5C094 AA15 BA27 BA43 DA06 DA08 DA13 DB05
 5C380 AA01 AB06 AB11 AB28 AB32 AB45 AC11 AC12 CA12 CB17
 CC01 CC26 CC34 CC39 CC64 CD024 CF52 DA02 DA06 DA44
 5G435 AA18 BB05 BB12 CC09 CC11 EE47