



(12) 发明专利申请

(10) 申请公布号 CN 116559844 A

(43) 申请公布日 2023. 08. 08

(21) 申请号 202310564167.X

G06F 7/501 (2006.01)

(22) 申请日 2023.05.18

(71) 申请人 杭州宇称电子技术有限公司

地址 310000 浙江省杭州市滨江区浦沿街  
道东信大道66号5号楼301室

(72) 发明人 许鹤松 何梦凡 沈炜 马宁  
丁卓龙

(74) 专利代理机构 杭州汇和信专利代理有限公司 33475

专利代理师 周竑

(51) Int. Cl.

G01S 7/4861 (2020.01)

G01S 7/4865 (2020.01)

G01S 17/08 (2006.01)

G06F 1/04 (2006.01)

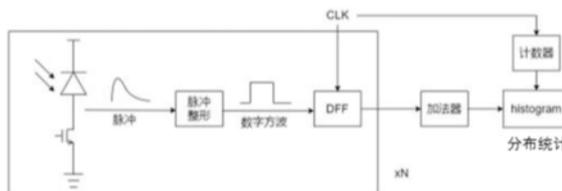
权利要求书2页 说明书6页 附图3页

(54) 发明名称

光子时间记录测距电路、控制方法及其应用

(57) 摘要

本申请提出了一种光子时间记录测距电路、控制方法及其应用,包括多个cell的SPAD阵列;脉冲整形电路,用于接收脉冲电信号并将该脉冲电信号展宽为设定纳秒的数字方形信号;系统时钟,分别连接DFE和计数器,用于设定采样时钟;DFE,与脉冲整形电路的输出端连接;加法器,与DFE的输出端连接,用于将DFE的输出信号实时相加并输出采样时钟每个采样周期时间内被触发的cell个数;计数器;寄存器。本申请具有提高测距帧率、降低噪声影响的效果。



1. 光子时间记录测距控制电路,其特征在于,包括:
  - 多个cell的SPAD阵列,用于接收激光信号并输出脉冲电信号;
  - 脉冲整形电路,用于接收所述脉冲电信号并将该脉冲电信号展宽为设定纳秒的数字方形信号;
  - 系统时钟,分别连接DFF和计数器,用于设定采样时钟;
  - DFF,与所述脉冲整形电路的输出端连接,用于通过在采所述样时钟的上升沿检测输入信号状态,以记录所述数字方形信号的脉冲序列和脉冲时间,并输出至加法器;
  - 加法器,与所述DFF的输出端连接,用于将所述DFF的输出信号实时相加并输出采样时钟每个采样周期时间内被触发的cell个数;
  - 计数器,用于将记录采样时钟的周期数并输出;
  - 寄存器,用于将所述加法器和所述计数器的输出数据结合并存储。
2. 光子时间记录测距控制方法,其特征在于,基于权利要求1所述的光子时间记录测距控制电路,具体包括以下步骤:
  - S00、设定系统时钟的采样时钟,并通过激光器发射脉冲光信号至SPAD阵列;
  - S10、SPAD阵列接收该脉冲光信号后输出脉冲电信号;
  - S20、通过脉冲整形电路将该脉冲电信号展宽为设定纳秒的数字方形信号,并输出至DFF;
  - S30、通过所述DFF在采样时钟的上升沿检测所述数字方形信号的状态,若此时信号为高电平,则记录为高电平,以实现与所述数字方形信号的脉冲序列和脉冲时间的记录并输出至加法器;通过计数器记录所述采样时钟的周期数并输出至寄存器;
  - S40、通过所述加法器将所述DFF输出信号实时相加,并记录采样时钟每个采样周期时间内被触发的cell个数并输出至寄存器;
  - S50、通过所述寄存器结合所述加法器和所述计数器的输出结果并存储;
  - S60、每经过一个测量区间读取寄存器地址的对应值,以得到采样时钟的周期数和一个周期时间被触发的cell个数的关系,并依据该关系计算得到距离值,取cell个数最多的周期时间作为目标物体的距离。
3. 如权利要求2所述的光子时间记录测距控制方法,其特征在于,S30步骤中,所述计数器每遇到一个采样时钟信号的上升沿就计数加1,并在测量区间结尾置零,以开始下一个测量区间的计数,从而实现对所述采样时钟的周期数记录。
4. 如权利要求2所述的光子时间记录测距控制方法,其特征在于,S50步骤中,将所述计数器的结果指向所述寄存器的地址,并将所述加法器的结果存入对应地址的寄存器中。
5. 如权利要求2所述的光子时间记录测距控制方法,其特征在于,S60步骤中,所述距离值=周期数\*周期时间\*光速/2。
6. 如权利要求2-5任意一项所述的光子时间记录测距控制方法,其特征在于,所述系统时钟的采样时钟为1GHz。
7. 如权利要求2-5任意一项所述的光子时间记录测距控制方法,其特征在于,所述SPAD阵列为256个cell。
8. 一种电子装置,包括存储器和处理器,其特征在于,所述存储器中存储有计算机程序,所述处理器被设置为运行所述计算机程序以执行权利要求2至7任一项所述的光子时间

记录测距控制方法。

9. 一种可读存储介质,其特征在于,所述可读存储介质中存储有计算机程序,所述计算机程序包括用于控制过程以执行过程的程序代码,所述过程包括根据权利要求2至7任一项所述的光子时间记录测距控制方法。

## 光子时间记录测距电路、控制方法及其应用

### 技术领域

[0001] 本申请涉及信号处理技术领域,特别是一种涉及光子时间记录测距电路、控制方法及其应用。

### 背景技术

[0002] 在TOF(飞行时间法;时差法)技术领域,传统的工作方案用或门接收所有经过整形后的SPAD输出脉冲,SPAD阵列只要有一个cell被光子触发产生脉冲,或门就会输出一个高电平去触发TDC记录飞行时间,使用多次测量得到统计飞行时间直方图。但一个测量区间仅会记录第一个被触发cell输出脉冲时刻,而后被触发的脉冲电信号将被舍弃。当目标距离越远时,越有可能发生只记录到噪声信号而有效信号被舍弃的情况,多次测量统计结果中,获得有效信号的次数会大大降低。

[0003] 最重要的是生成一个直方图需要多个测量周期,且噪声会占用部分测量周期,降低结果输出频率。返回光子信号能同时触发多个SPADcell,但使用或门只能检出有触发,不能反应被触发的cell数量,造成有效信息的浪费。

[0004] 因此,亟待一种光子时间记录测距电路、控制方法及其应用,能够提高测距帧率,降低噪声产生的影响,从而尽可能多地提取有效的信息。

### 发明内容

[0005] 本申请实施例提供了一种光子时间记录测距电路、控制方法及其应用,针对目前技术存在的结果输出帧率低、存在噪声干扰等问题。

[0006] 本发明核心技术主要是取消传统用于测量飞行时间的TDC模块,而采用系统时钟加周期计数器的方式来计算时间,测距分辨率由系统采样时钟的频率来决定。

[0007] 第一方面,本申请提供了光子时间记录测距控制电路,包括:

多个cell的SPAD阵列,用于接收激光信号并输出脉冲电信号;

脉冲整形电路,用于接收脉冲电信号并将该脉冲电信号展宽为设定纳秒的数字方形信号;

系统时钟,分别连接DFF和计数器,用于设定采样时钟;

DFF,与脉冲整形电路的输出端连接,用于通过在采样时钟的上升沿检测输入信号状态,以记录数字方形信号的脉冲序列和脉冲时间,并输出至加法器;

加法器,与DFF的输出端连接,用于将DFF的输出信号实时相加并输出采样时钟每个采样周期时间内被触发的cell个数;

计数器,用于将记录采样时钟的周期数并输出;

寄存器,用于将加法器和计数器的输出数据结合并存储。

[0008] 第二方面,本申请提供了光子时间记录测距控制方法,基于第一方面的光子时间记录测距控制电路,具体包括以下步骤:

S00、设定系统时钟的采样时钟,并通过激光器发射脉冲光信号至SPAD阵列;

S10、SPAD阵列接收该脉冲光信号后输出脉冲电信号；

S20、通过脉冲整形电路将该脉冲电信号展宽为设定纳秒的数字方形信号，并输出至DFF；

S30、通过DFF在采样时钟的上升沿检测数字方形信号的状态，若此时信号为高电平，则记录为高电平，以实现数字方形信号的脉冲序列和脉冲时间的记录并输出至加法器；通过计数器记录采样时钟的周期数并输出至寄存器；

S40、通过加法器将DFF输出信号实时相加，并记录采样时钟每个采样周期时间内被触发的cell个数并输出至寄存器；

S50、通过寄存器结合加法器和计数器的输出结果并存储；

S60、每经过一个测量区间读取寄存器地址的对应值，以得到采样时钟的周期数和一个周期时间被触发的cell个数的关系，并依据该关系计算得到距离值，取cell个数最多的周期时间作为目标物体的距离。

[0009] 进一步地，S30步骤中，计数器每遇到一个采样时钟信号的上升沿就计数加1，并在测量区间结尾置零，以开始下一个测量区间的计数，从而实现对采样时钟的周期数记录。

[0010] 进一步地，S50步骤中，将计数器的结果指向寄存器的地址，并将加法器的结果存入对应地址的寄存器中。

[0011] 进一步地，S60步骤中，距离值=周期数\*周期时间\*光速/2。

[0012] 进一步地，系统时钟的采样时钟为1GHz。

[0013] 进一步地，SPAD阵列为256个cell。

[0014] 第三方面，本申请提供了一种电子装置，包括存储器和处理器，存储器中存储有计算机程序，处理器被设置为运行计算机程序以执行上述的光子时间记录测距控制方法。

[0015] 第四方面，本申请提供了一种可读存储介质，可读存储介质中存储有计算机程序，计算机程序包括用于控制过程以执行过程的程序代码，过程包括根据上述的光子时间记录测距控制方法。

[0016] 本发明的主要贡献和创新点如下：1、与现有技术相比，本申请不再使用传统的TDC模块，转而采用系统时钟加计数器的方式来计算时间，因此测距分辨率可通过系统时钟的频率决定，可显著提高测距结果的帧率，同时无需经过多次测量即可得出统计结果；

2、与现有技术相比，本申请通过系统采样时钟为1GHz，即可实现分辨率为1ns（15cm）的测距功能，可记录所有光子到达SPAD阵列的时间，能够更加准确地分辨噪声和有效信号。

[0017] 本申请的一个或多个实施例的细节在以下附图和描述中提出，以使本申请的其他特征、目的和优点更加简明易懂。

## 附图说明

[0018] 此处所说明的附图用来提供对本申请的进一步理解，构成本申请的一部分，本申请的示意性实施例及其说明用于解释本申请，并不构成对本申请的不当限定。在附图中：

图1是根据本申请实施例的光子时间记录测距控制电路示意图；

图2是根据本申请实施例的DFF工作输入输出信号示意图；

图3是根据本申请实施例的加法器工作输入输出信号示意图；

图4是根据本申请实施例的寄存器对应记录结果图；  
图5是根据本申请实施例的输出t-N关系图；  
图6是根据本申请实施例的电子装置的硬件结构示意图。

### 具体实施方式

[0019] 这里将详细地对示例性实施例进行说明，其示例表示在附图中。下面的描述涉及附图时，除非另有表示，不同附图中的相同数字表示相同或相似的要素。以下示例性实施中所描述的实施方式并不代表与本发明说明书一个或多个实施例相一致的所有实施方式。相反，它们仅是与如所附权利要求书中所详述的、本发明说明书一个或多个实施例的一些方面相一致的装置和方法的例子。

[0020] 需要说明的是：在其他实施例中并不一定按照本说明书示出和描述的顺序来执行相应方法的步骤。在一些其他实施例中，其方法所包括的步骤可以比本说明书所描述的更多或更少。此外，本说明书中所描述的单个步骤，在其他实施例中可能被分解为多个步骤进行描述；而本说明书中所描述的多个步骤，在其他实施例中也可能被合并为单个步骤进行描述。

[0021] 目前技术的缺陷在于生成一个直方图需要多个测量周期，且噪声会占用部分测量周期，降低结果输出频率。返回光子信号能同时触发多个SPADcell，但使用或门只能检出有触发，不能反应被触发的cell数量，造成有效信息的浪费。

[0022] 基于此，本发明基于系统时钟加计数器的方式来解决现有技术存在的问题。

[0023] 实施例一

本申请旨在提出光子时间记录测距控制电路，由于噪声信号在时间域上均匀分布，而返回光子信号集中在某一时刻，因而多个SPAD同时被噪声触发的可能性很小。在有合适的信噪比的情况下，若发生多SPAD同时被触发的情况基本可以认定是返回光子信号。同时在SPAD阵列中，光强越强，接收到光子数目越多，SPAD阵列中被触发的cell个数就越多。使用D类触发器(DFF)用于记录SPAD阵列所有cell的输出脉冲序列和脉冲时间，用加法器记录被触发的cell数量N，最后输出结果为测量区间TOF内t-N的关系图。

[0024] 具体地，本申请实施例提供了光子时间记录测距控制电路，具体地，参考图1，包括：

多个cell的SPAD阵列，用于接收激光信号并输出脉冲电信号；

脉冲整形电路，用于接收脉冲电信号并将该脉冲电信号展宽为设定纳秒(如2ns)的数字方形信号；

其中，2ns由系统时钟和DFF分辨率决定，需要大于一个时钟周期和DFF分辨率，便于检测。

[0025] 系统时钟(CLK)，分别连接DFF和计数器，用于设定采样时钟；

DFF，与脉冲整形电路的输出端连接，用于通过在采样时钟的上升沿检测输入信号状态，以记录数字方形信号的脉冲序列和脉冲时间，并输出至加法器；

加法器，与DFF的输出端连接，用于将DFF的输出信号实时相加并输出采样时钟每个采样周期时间内被触发的cell个数；

计数器，用于将记录采样时钟的周期数并输出；

寄存器,用于将加法器和计数器的输出数据结合并存储。

[0026] 在本实施例中,SPAD为单光子雪崩二极管,“cell”指的是SPAD阵列中的单个光电二极管(Single-Photon Avalanche Diode)。SPAD阵列是一种由多个光电二极管组成的阵列,用于检测光信号。每个光电二极管都被称为一个“cell”,它们作为光子探测器来接收和计数光子,原理不再赘述。DFF为D类触发器。

[0027] 实施例二

基于相同的构思,本申请还提出了一种光子时间记录测距控制方法,基于实施例一的光子时间记录测距控制电路,包括:

以下步骤:

S00、设定系统时钟的采样时钟,并通过激光器发射脉冲光信号至SPAD阵列;

S10、SPAD阵列接收该脉冲光信号后输出脉冲电信号;

S20、通过脉冲整形电路将该脉冲电信号展宽为设定纳秒的数字方形信号,并输出至DFF;

S30、如图2所示(其中,D1、D2、DN为多路输入信号,CLK为系统采样时钟,Q1、Q2、QN为DFF输出信号),通过DFF在采样时钟的上升沿检测数字方形信号的状态,若此时信号为高电平,则记录为高电平,以实现数字方形信号的脉冲序列和脉冲时间的记录并输出至加法器;通过计数器记录采样时钟的周期数(相当于记录对应时间 $t$ ,即相当于计时器,计数器数值 $x$ 采样周期得到经过的时间,用于配合记录脉冲的时间)并输出至寄存器,经过histogram处理生成直方图;

其中,计数器每遇到一个采样时钟信号的上升沿就计数加1,并在测量区间结尾置零,以开始下一个测量区间的计数,从而实现对采样时钟的周期数记录。

[0028] S40、如图3所示(其中,A为加法器输出信号),通过加法器将DFF输出信号实时相加,并记录采样时钟每个采样周期时间内被触发的cell个数并输出至寄存器;

S50、如图4所示,通过寄存器结合加法器和计数器的输出结果并存储;

其中,将计数器的结果指向寄存器的地址,并将加法器的结果存入对应地址的寄存器中。

[0029] S60、每经过一个测量区间(相当于激光发光一次,也叫测距区间)读取寄存器地址的对应值,以得到采样时钟的周期数和一个周期时间被触发的cell个数的关系( $t-N$ 的关系),并依据该关系计算得到距离值,取cell个数最多的周期时间作为目标物体的距离。

[0030] 在本实施例中,距离值=周期数\*周期时间\*光速/2。

[0031] 如此,只要激光每发光一次(经过一个测量区间TOF)就能生成一个结果,不再需要多次测量统计,实现了结果输出帧率只与激光器发光频率有关。

[0032] 系统工作时,激光器开始发射脉冲信号,用于计算时间的计数器开始通过系统采样时钟的周期来记录时间,遍历一个测量区间,记录SPAD阵列被光子触发的情况。

[0033] 即1GHz采样时钟,量程15m,分辨率15cm,每个测量区间需要100个8位寄存器(寄存器位数根据SPAD阵列个数设置,8位最多可记256个),用于记录对应采样周期被触发的cell个数。在256个cell的SPAD阵列,每个cell的输出经过脉冲整形变为2ns脉宽的数字方波后由DFF记录每个采样周期(1ns)内cell被触发的情况,若检测到高电平,则认为该cell被触发。加法器通过将256路输出相加的方式获得当前被触发的cell个数,将结果存到对应的寄

寄存器中。

[0034] 如图5为某一次的输出结果,x轴为寄存器序号,代表时间t,y轴为寄存器数据,代表被触发的cell个数N。可得y值最大时,对应的x值为34,表示在第34个采样周期SPAD阵列被触发的cell数量最多,即收到的信号光强最强,则认为该处为目标物体距离,经过换算得距离 $s=34*1ns*(300mm/ns)/2=5100mm$ 。其中,(y值较低的点为噪声,y最大值附近数据包络与信号光子时域分布有关)。

[0035] 实施例三

本实施例还提供了一种电子装置,参考图6,包括存储器404和处理器402,该存储器404中存储有计算机程序,该处理器402被设置为运行计算机程序以执行上述任一项方法实施例中的步骤。

[0036] 具体地,上述处理器402可以包括中央处理器(CPU),或者特定集成电路(Application Specific Integrated Circuit,简称为ASIC),或者可以被配置成实施本申请实施例的一个或多个集成电路。

[0037] 其中,存储器404可以包括用于数据或指令的大容量存储器404。举例来说而非限制,存储器404可包括硬盘驱动器(Hard Disk Drive,简称为HDD)、软盘驱动器、固态驱动器(Solid State Drive,简称为SSD)、闪存、光盘、磁光盘、磁带或通用串行总线(Universal Serial Bus,简称为USB)驱动器或者两个或更多个以上这些的组合。在合适的情况下,存储器404可包括可移除或不可移除(或固定)的介质。在合适的情况下,存储器404可在数据处理装置的内部或外部。在特定实施例中,存储器404是非易失性(Non-Volatile)存储器。在特定实施例中,存储器404包括只读存储器(Read-Only Memory,简称为ROM)和随机存取存储器(Random Access Memory,简称为RAM)。在合适的情况下,该ROM可以是掩模编程的ROM、可编程ROM(Programmable Read-Only Memory,简称为PROM)、可擦除PROM(Erasable Programmable Read-Only Memory,简称为EPROM)、电可擦除PROM(Electrically Erasable Programmable Read-Only Memory,简称为EEPROM)、电可改写ROM(Electrically Alterable Read-Only Memory,简称为EAROM)或闪存(FLASH)或者两个或更多个以上这些的组合。在合适的情况下,该RAM可以是静态随机存取存储器(Static Random Access Memory,简称为SRAM)或动态随机存取存储器(Dynamic Random Access Memory,简称为DRAM),其中,DRAM可以是快速页模式动态随机存取存储器404(Fast Page Mode Dynamic Random Access Memory,简称为FPMDRAM)、扩展数据输出动态随机存取存储器(Extended Data Out Dynamic Random Access Memory,简称为EDODRAM)、同步动态随机存取内存(Synchronous Dynamic Random Access Memory,简称SDRAM)等。

[0038] 存储器404可以用来存储或者缓存需要处理和/或通信使用的各种数据文件,以及处理器402所执行的可能的计算机程序指令。

[0039] 处理器402通过读取并执行存储器404中存储的计算机程序指令,以实现上述实施例中的任意光子时间记录测距控制方法。

[0040] 可选地,上述电子装置还可以包括传输设备406以及输入输出设备408,其中,该传输设备406和上述处理器402连接,该输入输出设备408和上述处理器402连接。

[0041] 传输设备406可以用来经由一个网络接收或者发送数据。上述的网络具体实例可包括电子装置的通信供应商提供的有线或无线网络。在一个实例中,传输设备包括一个网

络适配器(Network Interface Controller, 简称为NIC), 其可通过基站与其他网络设备相连从而可与互联网进行通讯。在一个实例中, 传输设备406可以为射频(Radio Frequency, 简称为RF)模块, 其用于通过无线方式与互联网进行通讯。

[0042] 输入输出设备408用于输入或输出信息。在本实施例中, 输入的信息可以是激光发光命令等, 输出的信息可以是测距结果等。

[0043] 实施例四

本实施例还提供了一种可读存储介质, 可读存储介质中存储有计算机程序, 计算机程序包括用于控制过程以执行过程的程序代码, 过程包括根据实施例一的光子时间记录测距控制方法。

[0044] 需要说明的是, 本实施例中的具体示例可以参考上述实施例及可选实施方式中所描述的示例, 本实施例在此不再赘述。

[0045] 通常, 各种实施例可以以硬件或专用电路、软件、逻辑或其任何组合来实现。本发明的一些方面可以以硬件来实现, 而其他方面可以由控制器、微处理器或其他计算设备执行的固件或软件来实现, 但是本发明不限于此。尽管本发明的各个方面可以被示出和描述为框图、流程图或使用一些其他图形表示, 但是应当理解, 作为非限制性示例, 本文中描述的这些框、装置、系统、技术或方法可以以硬件、软件、固件、专用电路或逻辑、通用硬件或控制器或其他计算设备或其某种组合来实现。

[0046] 本发明的实施例可以由计算机软件来实现, 该计算机软件由移动设备的数据处理器诸如在处理器实体中可执行, 或者由硬件来实现, 或者由软件和硬件的组合来实现。包括软件例程、小程序和/或宏的计算机软件或程序(也称为程序产品)可以存储在任意装置可读数据存储介质中, 并且它们包括用于执行特定任务的程序指令。计算机程序产品可以包括当程序运行时被配置为执行实施例的一个或多个计算机可执行组件。一个或多个计算机可执行组件可以是至少一个软件代码或其一部分。另外, 在这一点上, 应当注意, 如图中的逻辑流程的任何框可以表示程序步骤、或者互连的逻辑电路、框和功能、或者程序步骤和逻辑电路、框和功能的组合。软件可以存储在诸如存储器芯片或在处理器内实现的存储块等物理介质、诸如硬盘或软盘等磁性介质、以及诸如例如DVD及其数据变体、CD等光学介质上。物理介质是非瞬态介质。

[0047] 本领域的技术人员应该明白, 以上实施例的各技术特征可以进行任意的组合, 为使描述简洁, 未对上述实施例中的各个技术特征所有可能的组合都进行描述, 然而, 只要这些技术特征的组合不存在矛盾, 都应当认为是本说明书记载的范围。

[0048] 以上实施例仅表达了本申请的几种实施方式, 其描述较为具体和详细, 但并不能因此而理解为对本申请范围的限制。应当指出的是, 对于本领域的普通技术人员来说, 在不脱离本申请构思的前提下, 还可以作出若干变形和改进, 这些都属于本申请的保护范围。因此, 本申请的保护范围应以所附权利要求为准。

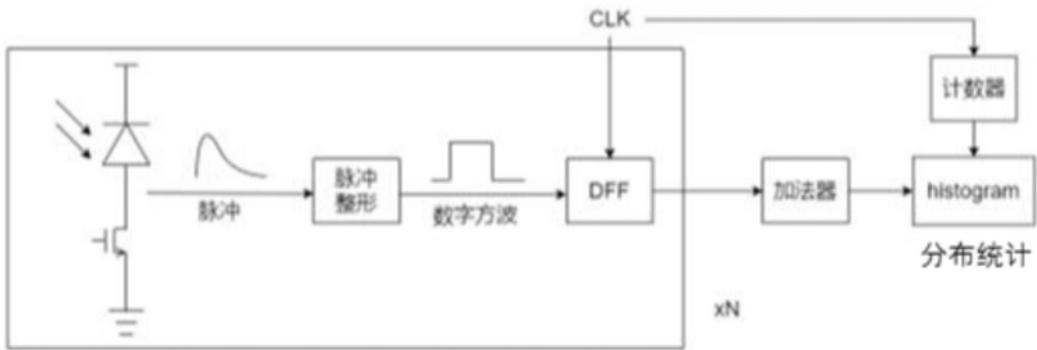


图1

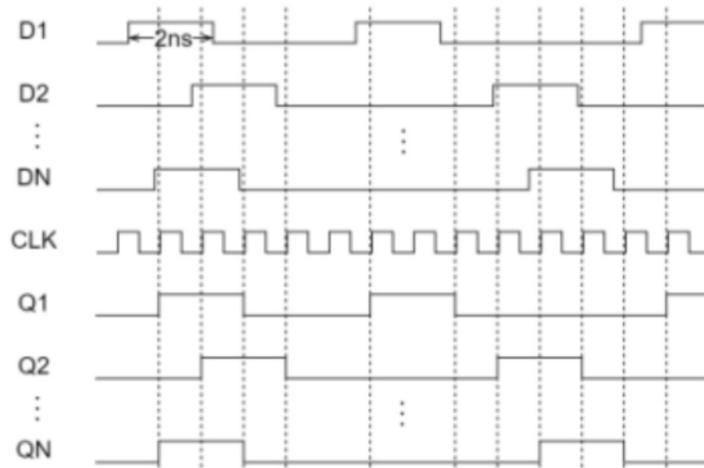


图2

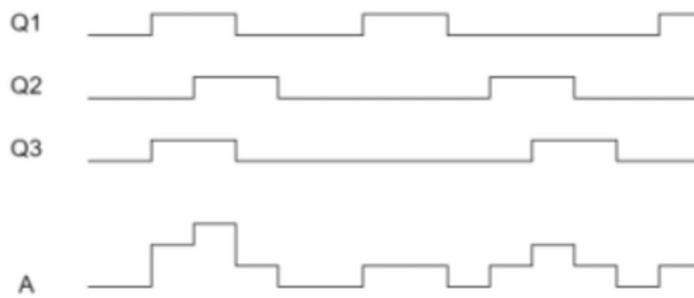


图3

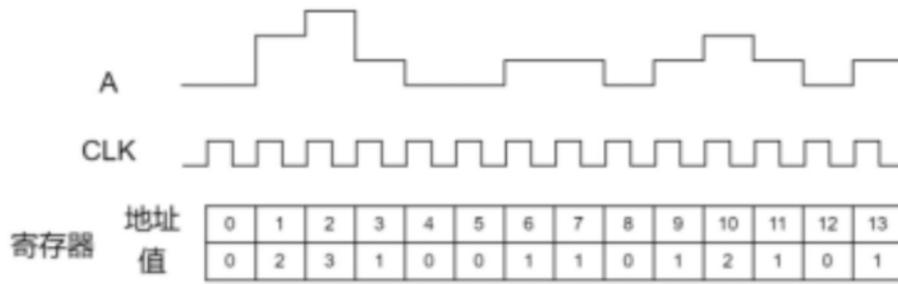


图4

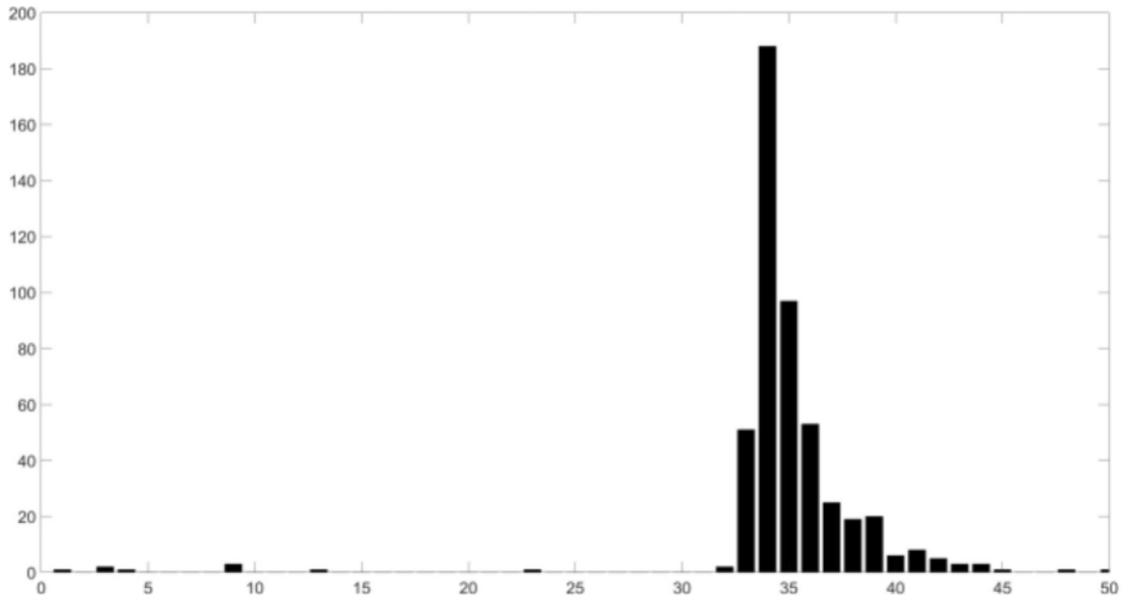


图5

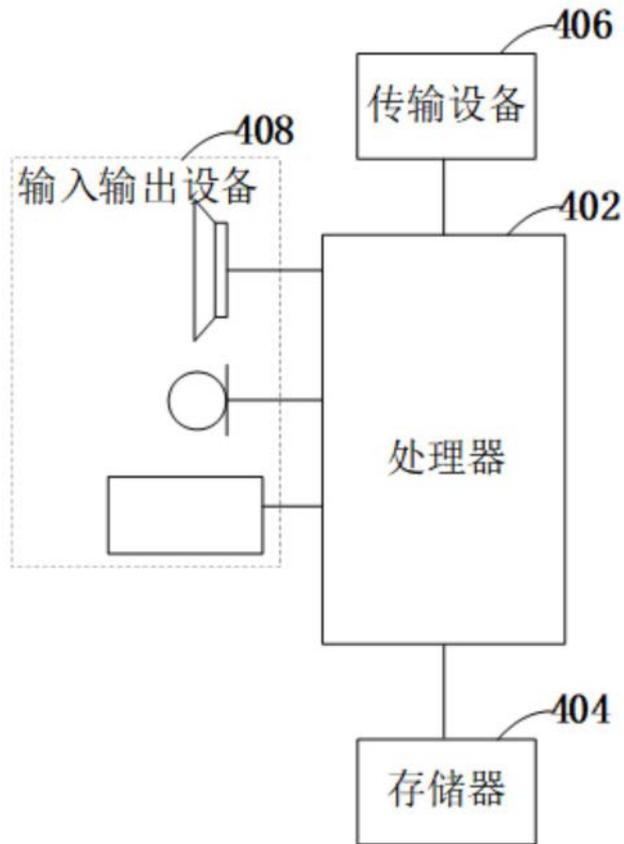


图6