



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0091562
(43) 공개일자 2009년08월28일

(51) Int. Cl.

H01L 31/04 (2006.01)

(21) 출원번호 10-2008-0016900

(22) 출원일자 2008년02월25일

심사청구일자 없음

(71) 출원인

엘지전자 주식회사

서울특별시 영등포구 여의도동 20번지

(72) 발명자

고지훈

서울 성북구 종암동 SK아파트 106동 917호

윤주환

경기 부천시 원미구 상1동 한아름마을아파트 153
3동 401호

(뒷면에 계속)

(74) 대리인

황이남

전체 청구항 수 : 총 15 항

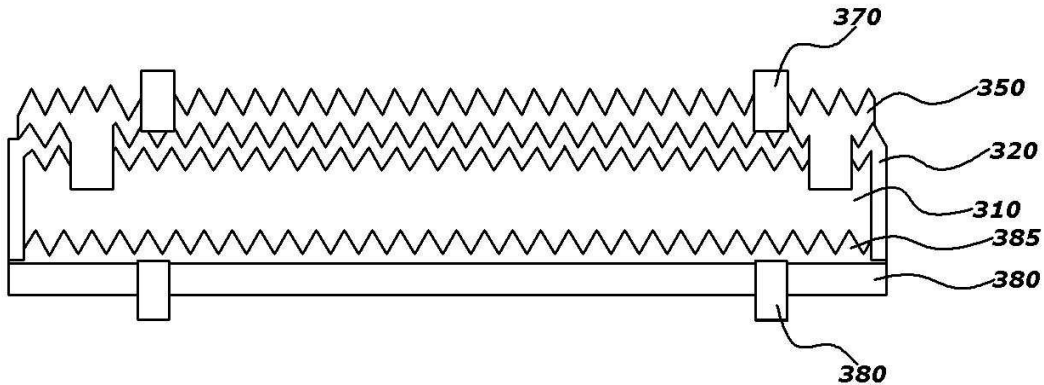
(54) 태양전지 및 그 제조방법

(57) 요약

본 발명은 태양전지 및 그의 제조방법에 관한 것으로서, 보다 구체적으로는 확산형 실리콘 태양전지의 기판 절연을 위한 레이저 에지 아이솔레이션(laser edge isolation) 공정에 의해 형성된 표면에 보호층을 덮음으로써 결합 및 전자-정공의 재결합이 최소화되는 실리콘 태양전지 및 그 제조방법이 제공된다.

본 발명에 따르면, 제 1 전도형 반도체 기판 상에 상기 제 1 전도형과 반대되는 전도형을 가지는 제 2 전도형 반도체층을 형성하는 단계, 상기 제 1 전도형 실리콘 기판의 전면과 후면을 절연시키기 위한 에지 아이솔레이션(edge isolation)을 수행하는 단계, 상기 에지 아이솔레이션에 의해 형성된 데미지(damage)층을 제거하는 단계, 상기 데미지층의 제거로 인해 형성된 그루브를 매립하며 상기 제 2 전도형 반도체층 상에 도포되는 반사방지막을 형성하는 단계, 상기 제 2 전도형 반도체층 및 반사방지막의 적어도 일부분과 접촉하는 전면전극과 상기 기판의 후면의 적어도 일부분과 접촉하는 후면전극을 형성하는 단계를 포함하는 태양전지의 제조방법이 제공된다.

대표도 - 도4g



(72) 발명자

김중환

경기 성남시 분당구 서현동 시범단지현대아파트
406동 204호

김범성

경기 안양시 동안구 부림동 공작부영아파트 310동
1006호

특허청구의 범위

청구항 1

제 1 전도형 반도체 기판;

상기 기판 위에 형성되고 상기 제 1 전도형과 반대되는 전도형을 가지는 제 2 전도형 반도체층;

상기 제 2 전도형 반도체층을 관통하여 상기 제 1 전도형 반도체 기판의 소정의 깊이까지 이르는 적어도 하나 이상의 그루브에 충전되며 상기 제 2 전도형 반도체층 상에 형성되는 반사방지막;

상기 제 2 전도형 반도체층 및 반사방지막의 적어도 일부분과 접촉하는 전면전극; 및

상기 기판의 후면의 적어도 일부분과 접촉하는 후면전극을 포함하는 태양전지.

청구항 2

제1항에 있어서,

상기 그루브는 상기 태양전지의 가장자리에 형성되는 것을 특징으로 하는 태양전지.

청구항 3

제1항에 있어서,

상기 그루브는 제 1 전도형 반도체 기판의 전면과 후면을 절연시키기 위한 에지 아이솔레이션(edge isolation) 공정에 의해 형성되는 것을 특징으로 하는 태양전지.

청구항 4

제1항에 있어서,

상기 기판의 후면에는 상기 후면전극 이외에 후면전계층을 추가로 더 포함하는 것을 특징으로 하는 태양전지.

청구항 5

제1항에 있어서,

상기 제 1 전도형 반도체 기판, 제 2 전도형 반도체층, 및 반사방지막의 표면은 요철구조인 것을 특징으로 하는 태양전지.

청구항 6

제1항에 있어서,

상기 반사방지막은, 실리콘 질화물(SiN_x), 실리콘 산화물(SiO_2) 및 인트린식(intrinsic) 비정질 실리콘으로 구성된 그룹 중에서 선택된 어느 하나 이상의 물질로 이루어지는 것을 특징으로 하는 태양전지.

청구항 7

제1항에 있어서,

상기 반사방지막의 두께는 상기 그루브의 저면을 기준으로 10 nm 내지 900 nm 인 것을 특징으로 하는 태양전지.

청구항 8

(a) 제 1 전도형 반도체 기판 상에 상기 제 1 전도형과 반대되는 전도형을 가지는 제 2 전도형 반도체층을 형성하는 단계;

(b) 상기 제 1 전도형 실리콘 기판의 전면과 후면을 절연시키기 위한 에지 아이솔레이션(edge isolation)을 수행하는 단계;

(c) 상기 에지 아이솔레이션에 의해 형성된 데미지(damage)층을 제거하는 단계;

(d) 상기 데미지층의 제거로 인해 형성된 그루브를 매립하며 상기 제 2 전도형 반도체층 상에 도포되는 반사방

지막을 형성하는 단계; 및

(e) 상기 제 2 전도형 반도체층 및 반사방지막의 적어도 일부분과 접촉하는 전면전극과 상기 기판의 후면의 적어도 일부분과 접촉하는 후면전극을 형성하는 단계를 포함하는 태양전지의 제조방법.

청구항 9

제8항에 있어서,

상기 (e) 단계 전, 중, 또는 후에, 상기 기판의 후면에 상기 후면전계층을 형성하는 단계를 더 포함하는 것을 특징으로 하는 태양전지의 제조방법.

청구항 10

제8항에 있어서,

상기 (a) 단계는,

상기 제 1 전도형 반도체 기판에 상기 제 1 전도형과 반대되는 전도형을 가지는 제 2 전도형 반도체 불순물을 도핑(doping)하여 이루어지는 것을 특징으로 하는 태양전지의 제조방법.

청구항 11

제8항에 있어서,

상기 (a) 단계 전에,

상기 제 1 전도형 반도체 기판 표면을 텍스처링(texturing)하는 단계를 더 포함하는 것을 특징으로 하는 태양전지의 제조방법.

청구항 12

제8항에 있어서,

상기 (c) 단계와 (d) 단계 사이에,

상기 제 2 전도형 반도체층 형성 과정에서 생긴 절연막을 제거하는 단계를 더 포함하는 것을 특징으로 하는 태양전지의 제조방법.

청구항 13

제8항에 있어서,

상기 에지 아이솔레이션은 레이저 에지 아이솔레이션법, 플라즈마 에칭법, 및 식각용액 에칭법 중 어느 하나의 방법으로 이루어지는 것을 특징으로 하는 태양전지의 제조방법.

청구항 14

제8항에 있어서,

상기 반사방지막은, 실리콘 질화물(SiN_x), 실리콘 산화물(SiO_2) 및 인트린식(intrinsic) 비정질 실리콘으로 구성된 그룹 중에서 선택된 어느 하나 이상의 물질로 이루어지는 것을 특징으로 하는 태양전지의 제조방법.

청구항 15

제8항에 있어서,

상기 반사방지막의 두께는 상기 그루브의 저면을 기준으로 10 nm 내지 900 nm 인 것을 특징으로 하는 태양전지의 제조방법.

명세서

발명의 상세한 설명

기술분야

<1> 본 발명은 태양전지 및 그 제조방법에 관한 것으로, 보다 상세하게는, 실리콘 기판의 절연을 위한 레이저 에지 아이솔레이션(laser edge isolation) 공정에 의해 형성된 데미지(damage)층을 제거하고 그 표면에 보호층을 덮음으로써 결합 및 전자-정공의 재결합이 최소화되는 실리콘 태양전지 및 그 제조방법에 관한 것이다.

배경기술

<2> 최근 치솟는 유가 상승과 지구환경문제와 화석에너지의 고갈, 원자력발전의 폐기물처리 및 신규발전소 건설에 따른 위치선정 등의 문제로 인하여 신·재생에너지에 대한 관심이 고조되고 있으며, 그 중에서도 무공해 에너지 원인 태양전지에 대한 연구개발이 활발하게 진행되어 지고 있다.

<3> 태양전지란 광기전력 효과(Photovoltaic Effect)를 이용하여 빛 에너지를 전기 에너지로 변환시키는 장치로서, 그 구성 물질에 따라서 실리콘 태양전지, 박막 태양전지, 염료감응 태양전지 및 유기고분자 태양전지 등으로 구분된다. 이러한 태양전지는 독립적으로는 전자시계, 라디오, 무인등대, 인공위성, 로켓 등의 주전력원으로 이용되고, 상용교류전원의 계통과 연계되어 보조전력원으로도 이용되며, 최근 대체 에너지에 대한 필요성이 증가하면서 태양전지에 대한 관심이 높아지고 있다.

<4> 이러한 태양전지의 제조에 있어서는, p-n 접합을 이루는 공정이 매우 중요한데, p-n접합을 형성시키는 과정 중 많이 쓰이는 방법 중의 하나가 확산법이다. 확산법이란, p형 실리콘 기판에 n형 물질, 예를 들면, POCl₃ 등의 물질을 확산시킴으로써 p-n 접합을 이루는 방법이다.

<5> 이러한 확산법에 의해 p-n 접합이 형성된 실리콘 태양전지의 구조는 도 1과 같으며, 도 2a 내지 도 2f는 이러한 실리콘 태양전지의 제조 과정을 나타낸다. 이하, 도 1 및 도 2a 내지 도 2f를 참조하여, 종래 실리콘 태양전지(100)의 제조 과정을 간략히 설명한다.

<6> 먼저, 도 2a에 도시되는 바와 같이, p형 실리콘 기판(110)의 상면 또는 하면 중 적어도 일면에 태양광의 반사율을 최소화하기 위한 텍스처링(texturing) 구조를 형성시키고, 도 2b에 도시되는 바와 같이, n형 물질을 확산시켜 n형 이미터층(120)을 형성시킨다.

<7> 확산에 의한 n형 이미터층(120) 형성 시에는, 실리콘 기판(110) 표면에 피에스지(PSG; PhosphoSilicate Glass) 또는 비에스지(BSG; BoroSilicate Glass)와 같은 글래스류의 부산물층(125)이 형성될 수 있다. 따라서, 도 2c에 도시되는 바와 같이, 불산(HF) 용액을 이용한 습식 에칭법 등을 이용하여 상기 부산물층을 제거한다.

<8> 다음으로, 도 2d에 도시되는 바와 같이, 반사방지막(150)을 형성시킨다. 그 후, 도 2e에 도시되는 바와 같이, 전면 전극(170) 및 후면 전극(180)을 형성시키고, 열처리를 수행하여 전계형성층(185)을 형성시킨다.

<9> 한편, 확산에 의한 n형 이미터층(120) 형성 시에는, p형 실리콘 기판(110)의 모든 면이 n형으로 도핑되기 때문에 전면과 후면을 절연시키는 에지 아이솔레이션(edge isolation)이 필수적이다. 따라서, 마지막으로 도 2f에 도시되는 바와 같이 레이저 에지 아이솔레이션 공정을 수행하여 기판(110)의 전면과 후면을 절연시킨다. 절연 방법으로는 레이저 에지 아이솔레이션 외에도 플라즈마 에칭(plasma etching)법 등이 있으나, 데미지가 작고 고효율을 낼 수 있는 레이저 에지 아이솔레이션 공정이 널리 활용된다.

<10> 레이저 에지 아이솔레이션 공정을 수행하게 되면, 레이저에 의해 용융되었다가 다시 응고되는 과정에서 데미지(damage)층(130)이 형성되게 되며, 레이저 에지 아이솔레이션 공정이 수행된 표면이 공기 중에 노출됨으로써 불필요한 산화물 등이 형성되게 된다.

<11> 이에 따라 해당 부분에서 재결합이 증가하여 태양전지의 효율이 저하되는 문제가 있었다.

<12> 따라서, 종래 실리콘 태양전지의 제조 방법을 따르면서도, 에지 아이솔레이션 공정에 따른 상기와 같은 효율 저하의 문제를 해결할 수 있는 기술에 대한 개발이 시급하다.

발명의 내용

해결 하고자하는 과제

<13> 본 발명은 상기와 같은 종래 기술의 문제점을 해결하기 위한 것으로, 확산형 실리콘 태양전지에 있어서, 기판의 전면과 후면을 절연시키기 위한 레이저 에지 아이솔레이션(laser edge isolation) 공정이 행해진 표면이 보호됨

으로써, 해당 부분의 결함과 전자-정공 재결합이 최소화되는 실리콘 태양전지를 제공하는 것을 그 목적으로 한다.

<14> 본 발명의 다른 목적은, 확산형 실리콘 태양전지에 있어서, p-n 접합 형성 후, 레이저 에지 아이솔레이션 공정을 행하고, 상기 레이저 에지 아이솔레이션 공정이 행해진 표면을 보호층으로 덮음으로써, 해당 부분의 결함과 전자-정공 재결합을 최소화시킬 수 있는 실리콘 태양전지의 제조 방법을 제공하는 것이다.

과제 해결수단

<15> 상술한 목적을 달성하기 위한 본 발명의 일 실시형태에 따르면, 제 1 전도형 반도체 기판, 상기 기판 위에 형성되고 상기 제 1 전도형과 반대되는 전도형을 가지는 제 2 전도형 반도체층, 상기 제 2 전도형 반도체층을 관통하여 상기 제 1 전도형 반도체 기판의 소정의 깊이까지 이르는 적어도 하나 이상의 그루브에 충전되며 상기 제 2 전도형 반도체층 상에 형성되는 반사방지막, 상기 제 2 전도형 반도체층 및 반사방지막의 적어도 일부분과 접촉하는 전면전극, 및 상기 기판의 후면의 적어도 일부분과 접촉하는 후면전극을 포함한다.

<16> 이하에서 본 발명에 대한 구성요소에 대한 용어는 상기의 용어에 제한되지 않으며 본 발명 분야의 당업자라면 용이하게 대체가능한 용어들이 사용될 수 있다.

<17> 본 발명에서 상기 제 1 전도형 반도체 기판은 특별히 한정되지 않으나 바람직하게는 p형 또는 n형의 실리콘 기판일 수 있다.

<18> 또한 상기 제 2 전도형 반도체층은 제 2 전도형 이미터층으로 혼용하여 지칭할 수 있으며 상기 제 1 전도형 반도체 기판과 전도형 타입을 반대로 하기 때문에 p형 실리콘 기판일 경우 제 2 전도형 반도체층은 n형 반도체층 또는 n형 이미터층이며, n형 실리콘 기판일 경우 제 2 전도형 반도체층은 p형 반도체층 또는 p형 이미터층일 것이다.

<19> 상기 그루브는 홈으로 혼용하여 정의될 수 있으며 상기 제 2 전도형 반도체층을 통과하여 제 1 전도형 반도체 기판의 상부의 소정의 깊이까지 이르는 도랑을 가리킬 수 있다. 상기 그루브는 태양전지의 위에서 관찰할 경우 소정 깊이까지 패인 라인으로 형성될 수 있다.

<20> 본 발명에서 상기 그루브는 제 1 전도형 반도체 기판의 전면과 후면을 절연시키기 위한 에지 아이솔레이션(edge isolation) 공정에 의해 형성될 수 있다.

<21> 에지 아이솔레이션 공정은 당해 분야의 공지된 방법이면 족할 것이고 특별히 제한되지 않지만, 바람직하게는 레이저 아이솔레이션법과 플라즈마 에칭법, 또는 식각용액 에칭법 중에서 선택된 어느 하나의 방법일 수 있다.

<22> 본 발명에서 상기 그루브는 라인 형태의 도랑으로 형성될 수 있으며 상기 제 1 전도형 반도체 기판의 전면과 후면을 절연시키기 위한 소정의 위치이면 어느 곳이든 상기 그루브가 위치할 수 있다. 바람직하게는 상기 그루브는 상기 태양전지의 가장자리에 형성될 수 있다.

<23> 본 발명에서 상기 기판의 후면에는 상기 후면전극 이외에 후면전계층을 추가로 더 포함할 수 있다. 그럴 경우 상기 제 1 전도형 반도체 기판의 후면에는 후면전계층이 적층되고 소정의 부위에 후면전극이 형성되되, 상기 제 1 전도형 반도체 기판의 일부와 접촉되도록 형성될 수 있다.

<24> 또한 본 발명의 일 실시 형태에 따라 상기 제 1 전도형 반도체 기판, 제 2 전도형 반도체층, 및 반사방지막의 표면은 요철구조일 수 있다.

<25> 이러한 요철 구조는 제 1 전도형 반도체 기판의 표면을 텍스처링 기법을 통해 요철을 형성하고 그 위에 순차적으로 상기 박막층들을 적층함으로써 형성될 수 있다.

<26> 본 발명에서 상기 반사방지막은, 실리콘 질화물(SiN_x), 실리콘 산화물(SiO_2) 및 인트린식(intrinsic) 비정질 실리콘으로 구성된 그룹 중에서 선택된 어느 하나 이상의 물질로 이루어질 수 있으나 특별히 이에 제한되지는 않는다. 또한 상기 반사방지막의 두께는 상기 그루브의 저면을 기준으로 했을 때 수십 내지 수백 나노 미터일 수 있는데 바람직하게는 10 nm 내지 900 nm 일 수 있다.

<27> 상술한 목적을 달성하기 위한 본 발명의 일 실시형태에 따르는 태양전지의 제조방법은 (a) 제 1 전도형 반도체 기판 상에 상기 제 1 전도형과 반대되는 전도형을 가지는 제 2 전도형 반도체층을 형성하는 단계, (b) 상기 제 1 전도형 실리콘 기판의 전면과 후면을 절연시키기 위한 에지 아이솔레이션(edge isolation)을 수행하는 단계, (c) 상기 에지 아이솔레이션에 의해 형성된 데미지(damage)층을 제거하는 단계, (d) 상기 데미지층의 제거로 인

해 형성된 그루브를 매립하며 상기 제 2 전도형 반도체층 상에 도포되는 반사방지막을 형성하는 단계, 및 (e) 상기 제 2 전도형 반도체층 및 반사방지막의 적어도 일부분과 접촉하는 전면전극과 상기 기관의 후면의 적어도 일부분과 접촉하는 후면전극을 형성하는 단계를 포함한다.

- <28> 본 발명에서 상기 (e) 단계 전, 중, 또는 후에, 상기 기관의 후면에 상기 후면전계층을 형성하는 단계를 더 포함할 수 있다.
- <29> 즉 제 1 전도형 반도체 기관 후면에 형성될 수 있는 후면전계층은 상기 전면전극과 후면전극의 형성 이전에 먼저 형성될 수도 있고 이들 전극이 형성되는 중간에 함께 형성될 수 있다. 또는 이들 전극이 모두 형성된 후에 상기 후면 전극이 덮어쓰는 형태가 아닌, 후면 전극이 형성된 위치를 제외한 나머지 기관 후면 상에 형성될 수도 있다.
- <30> 본 발명에서 상기 (a) 단계는, 상기 제 1 전도형 반도체 기관에 상기 제 1 전도형과 반대되는 전도형을 가지는 제 2 전도형 반도체 불순물을 도핑(doping)하여 이루어지는 것을 특징으로 한다. 따라서, 상기 제 1 전도형 반도체 기관이 p형 반도체 기관이라면 상기 불순물은 n형 반도체 불순물인 5족 원소들로 이루어진 그룹 중에서 선택된 하나 이상의 물질일 것이고, 상기 기관이 n형 기관이라면 상기 불순물은 p형 반도체 불순물로서 3족 원소들로 이루어진 그룹에서 선택된 물질이 사용될 것이다.
- <31> 본 발명에서 상기 (a) 단계 전에, 상기 제 1 전도형 반도체 기관 표면을 텍스처링(texturing)하는 단계를 더 포함할 수 있다.
- <32> 또한, 본 발명에서 상기 제 2 전도형 반도체층 형성 과정에서 생긴 절연막을 제거하는 단계를 더 포함할 수 있다.
- <33> 상기 절연막은 어느 특정의 물질로 한정되지 않지만, 제 2 전도형 반도체층의 형성시 생기는 부산물층으로써, 대표적으로 피에스지(PSG; PhosphoSilicate Glass) 또는 비에스지(BSG; BoroSilicate Glass)와 같은 글래스류의 부산물층들이 생성될 수 있다. 본 발명에서 이러한 부산물층을 제거하는 공정은 에지 아이솔레이션(edge isolation)을 수행하는 단계인 (b) 단계 이후에 어느 단계에서는 수행될 수 있으며 바람직하게는 상기 (c) 단계와 (d) 단계 사이에서 수행될 수 있다.
- <34> 상기 (b) 단계의 에지 아이솔레이션은 레이저 에지 아이솔레이션법, 플라즈마 에칭법, 및 식각용액 에칭법 중 어느 하나의 방법으로 이루어질 수 있다.
- <35> 상기 본 발명의 제조방법에서 반사방지막은 실리콘 질화물(SiN_x), 실리콘 산화물(SiO₂) 및 인트린식(intrinsic) 비정질 실리콘으로 구성된 그룹 중에서 선택된 어느 하나 이상의 물질로 이루어질 수 있으며 그 두께는 상기 그루브의 저면을 기준으로 할 경우 수십 내지 수백 나노미터, 구체적으로는 10 nm 내지 900 nm 인 것이 바람직할 것이다.

효 과

- <36> 본 발명에 따르면, 확산형 실리콘 태양전지에 있어서, 기관의 전면과 후면을 절연시키기 위한 에지 아이솔레이션(edge isolation) 공정이 행해진 표면이 보호됨으로써, 해당 부분의 결함과 전자-정공 재결합이 최소화되어 태양전지의 효율이 향상될 수 있다.
- <37> 또한, 본 발명에 따르면, 종래 확산형 실리콘 태양전지의 제조 방법을 크게 벗어나지 않는 공정에 의해 에지 아이솔레이션(edge isolation) 공정이 행해진 표면을 보호할 수 있음으로써, 공정의 복잡화 및 제조 원가의 상승 없이, 태양전지의 효율을 향상시킬 수 있다.

발명의 실시를 위한 구체적인 내용

- <38> 이하, 첨부되는 도면을 참조하여 본 발명의 실시형태들을 상세히 설명하도록 한다.
- <39> 태양전지의 구성
- <40> 도 3은 본 발명의 일 실시형태에 따른 실리콘 태양전지의 구성을 나타내는 단면도이다.
- <41> 도 3에 도시되는 바와 같이, 본 발명의 실리콘 태양전지(300)는 순차적으로 형성되는 제 1 전도형 반도체 기관, 구체적으로는 제 1 전도형 실리콘 기관(310), 제 2 전도형 반도체층 또는 이미터(emitter)층(320) 및 반사방지막(350)을 적어도 포함하며, 상기 반사방지막(350)은 레이저 에지 아이솔레이션 공정에 의해 형성된 구조에 따

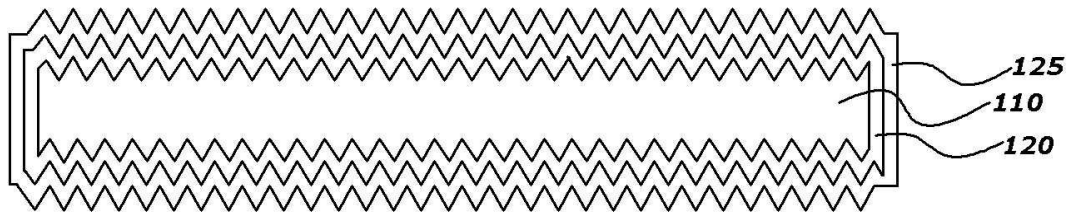
라 제 1 전도형 실리콘 기판(310)의 가장자리에서 제 2 전도형 이미터층(320)을 관통하여 상기 제 1 전도형 실리콘 기판(310)에 접촉되는 것을 특징으로 한다.

- <42> 제 1 전도형 및 제 2 전도형은 각각 p형(p-type)과 n형(n-type)일 수 있으며, 그 반대일 수도 있다. 여기서는 설명의 편의를 위해 제 1 전도형 및 제 2 전도형이 각각 p형 및 n형인 경우를 예로 들어 설명하기로 한다.
- <43> 실리콘 태양전지의 제조에 있어서, p-n접합 형성을 위해 사용되는 여러가지 방법들 중 p형 실리콘 기판(310)에 n형 물질을 도핑하여 n형 이미터층(320)을 형성시키는 방법이 널리 사용된다. 이 방법을 이용하게 되면 상기 도핑 과정에서 실리콘 기판(310)의 에지(edge) 부분에도 도핑물질이 도핑될 수 있다. 이로 인해, 실리콘 기판(310)의 전후면이 전기적으로 연결되게 되며, 이는 태양전지의 효율을 감소시키는 원인이 될 수 있다.
- <44> 따라서, 실리콘 기판(310)의 전면과 후면 또는 상면과 하면을 절연시키기기 위한 에지 아이솔레이션 공정이 반드시 수행되어야 하는데, 이러한 에지 아이솔레이션 공정 중의 하나가 레이저 에지 아이솔레이션 공정이다.
- <45> 본 발명은 이러한 레이저 에지 아이솔레이션 공정을, n형 이미터층(320)을 형성시킨 이후에 실시하고, 레이저에 의해 생긴 데미지층(330)을 제거한 후, 반사방지막(350)을 형성시킴으로써, 패시베이션 층의 기능과 이중 반사방지막으로서의 기능을 수행하는 반사방지막(350)이 레이저 에지 아이솔레이션된 표면을 덮게 된다.
- <46> 즉, 반사방지막(350)이 실리콘 기판(310)의 가장자리부에서 n형 이미터층(320)을 관통하여 p형 실리콘 기판(310)과 접촉하는 구조이다. 반사방지막(350)의 도포 전 실리콘 기판(310)의 가장자리부에는 n형 이미터층(320)으로부터 p형 실리콘 기판(310)의 소정 깊이까지 형성되는 홈이 만들어져 있기 때문에, 반사방지막(350)을 도포하는 것만으로 상기 관통이 가능하게 되는 것이며, 전술한 바와 같이, 상기 홈은 레이저 에지 아이솔레이션 공정의 결과로 생긴 것이다.
- <47> 반사방지막(350)이 레이저 에지 아이솔레이션된 표면을 덮는 구조에 의해, 상기 표면 부근에서의 결함 및 전자-정공의 재결합이 최소화되어 태양전지의 효율 및 신뢰성이 향상된다.
- <48> 반사방지막(350)은 실리콘 질화물(SiN_x), 실리콘 산화물(SiO₂), 또는 인트린식(intrinsic) 비정질 실리콘 등의 물질로 이루어질 수 있고, 이는 태양전지(300)의 반사율을 최소화하는 기능을 함과 동시에 패시베이션(passivation) 층으로서의 기능도 수행할 수 있다. 한편, 반사방지막(350)은 패시베이션 층으로서의 효과와 이중 반사방지막으로서의 기능을 고려하여 적절한 두께로 형성될 수 있으며, 바람직하게는 수십 나노미터(nm) 내지 수백 나노미터일 수 있다.
- <49> 이하, 상기와 같은 구조를 갖는 태양전지(300)의 제조 과정과 어떠한 원리에 의해 상기 구조의 형성이 가능한 지에 대해 상세히 설명하기로 한다.
- <50> 태양전지의 제조 방법
- <51> 도 4a 내지 도 4g는 본 발명의 일 실시형태에 따른 실리콘 태양전지(300)의 제조 과정을 순차적으로 나타낸 단면이다. 이하, 도 4a 내지 도 4g를 참조하여 실리콘 태양전지(300)의 제조 과정을 설명하도록 한다.
- <52> 먼저, 도 4a에 도시되는 바와 같이, p형 실리콘 기판(310)의 상면 또는 하면 중 적어도 일면에 텍스처링 구조를 형성시킨다. 텍스처링 구조는 태양전지(300)로 입사되는 태양광을 난반사시켜 태양전지(300) 내부로 입사시킴으로써 태양광의 반사율을 낮추고 광을 모아주는 기능을 한다. 텍스처링 구조의 형성 방법으로는 p형 결정질 실리콘 기판(310)을 에칭액 등에 담그는 등의 공정을 이용할 수 있으며, 텍스처링 구조의 형태는 피라미드 모양, 정사각형 벌집 모양 또는 삼각형 벌집 모양 등 다양한 형태로 형성시킬 수 있다.
- <53> 다음으로, 도 4b에 도시되는 바와 같이, p-n 접합 형성을 위해 p형 실리콘 기판(310) 상에 n형 이미터층(320)을 형성시킨다. n형 이미터층(320)은 확산법, 스프레이법, 또는 프린팅 공정법 등에 의한 방법에 의해 형성될 수 있으나, 본 발명에서는 확산법을 이용한다는 것으로 가정한다.
- <54> 일례로서, n형 이미터층(320)은 p형 실리콘 기판(310)에 n형 물질(예를 들면, 5가인 인(P))을 주입함으로써 형성될 수 있다.
- <55> n형 물질을 확산시키는 방법으로는 열 확산법(thermal diffusion) 등을 사용할 수 있다. 일례로서, p형 실리콘 기판(310)을 고온의 노(furnace)에 주입하고 n형 물질(예를 들면, POCl₃)을 상기 노 내부로 흘려주어 도핑시키는 방법이 이용될 수 있다. 한편, 이온 임플란테이션(ion implantation)법을 이용하여 p형 실리콘 기판(310)에 n형 물질을 직접 주입함으로써 n형 이미터층(320)을 형성할 수도 있다. 한편, 주입되는 n형 물질의 농도를 상대

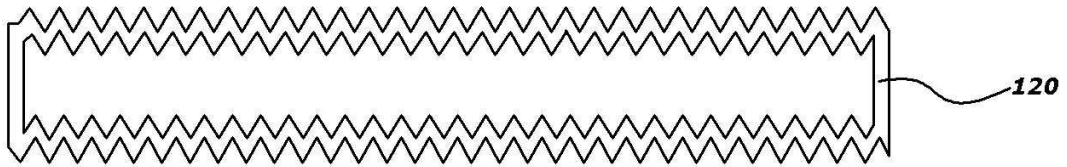
적으로 높게 하여 이미터층(320)을 n+ 형으로 형성시킬 수도 있음은 물론이다.

- <56> n형 이미터층(320)을 형성시키기 위해 n형 물질을 도핑시키는 과정에서는 실리콘 기판(310)의 에지(edge) 부분에도 도핑물질이 도핑되기 때문에 실리콘 기판(310)의 전후면이 전기적으로 연결되게 되며, 이는 태양전지의 효율을 감소시키는 원인이 될 수 있다. 따라서, 실리콘 기판(310)의 전면과 후면 또는 상면과 하면을 절연시키기 위한 에지 아이솔레이션 공정이 반드시 수행되어야 한다. 도 4c는 아이솔레이션 공정 중 하나인 레이저 에지 아이솔레이션에 의해 전면과 후면을 절연시킨 후의 모습을 나타낸다.
- <57> 레이저 에지 아이솔레이션 공정을 수행하게 되면 고온의 레이저에 의해 용융되었다가 다시 굳은 부위, 즉, 데미지(damage)층(330)이 형성될 수 있다. 이는 태양전지 효율 저하의 원인이 될 수 있기 때문에, 이를 제거해주어야 하는데, 수산화칼륨(KOH) 용액 또는 수산화나트륨(NaOH)과 같은 염기 용액을 이용하면 데미지층(330)을 제거할 수 있다. 도 4d는 이러한 염기 용액을 이용하여 데미지층(330)을 제거한 후의 모습을 나타낸다.
- <58> 한편, 상기 n형 이미터층(320) 형성을 위해 n형 물질을 확산시키는 과정에서는, 실리콘 기판(310) 표면에 피에스지(PSG; PhosphoSilicate Glass) 또는 비에스지(BSG; BoroSilicate Glass)와 같은 글래스류의 부산물층 또는 절연막(325)이 형성될 수 있다.
- <59> 레이저 에지 아이솔레이션 공정을 수행하고, 이 공정에 의해 생긴 데미지층(330)을 제거한 후에는, 상기 피에스지(PSG) 또는 비에스지(BSG) 등의 절연막(325)을 제거한다. 이 제거에는 불산(HF) 용액을 이용한 습식 에칭법 등 공지의 기술이 이용될 수 있고, 도 4e는 상기 절연막(325)이 제거된 후의 모습을 나타낸다.
- <60> 절연막(325)이 제거된 후에는, 도 4f에 도시되는 바와 같이, n형 이미터층(320) 상에 반사방지막(350)을 형성한다. 반사방지막(350)은 화학기상 증착법(PECVD) 등의 증착법을 이용하여 증착될 수 있으며, 실리콘 질화물(SiN_x), 실리콘 산화물(SiO₂), 또는 인트린식(intrinsic) 비정질 실리콘 등의 물질을 이용할 수 있다. 이 반사방지막(350)은 태양전지(300)의 반사율을 최소화하는 기능을 가짐과 동시에 패시베이션(passivation) 층으로서의 기능도 수행할 수 있다. 이에 따라, 태양전지(300)의 결함이 최소화되고 전자-정공 쌍의 재결합이 감소되어 태양전지(300)의 효율이 향상될 수 있다. 반사방지막(350)은 패시베이션 층으로서의 기능과 이중 반사방지막으로서의 기능을 고려하여 수십 nm 내지 백 nm의 두께로 형성될 수 있다.
- <61> 본 발명에서는, 레이저 에지 아이솔레이션 공정 후에 생기는 데미지층(330)을 제거한 후에 패시베이션 층과 이중 반사방지막으로서 기능하는 반사방지막(350)이 형성되기 때문에, 에지 아이솔레이션된 표면상에 반사방지막(350)이 도포되게 되고, 에지 아이솔레이션된 표면이 상기 반사방지막(350)에 의해 보호될 수 있다.
- <62> 이에 따라, 에지 아이솔레이션 표면이 공기 중에 노출되지 않게 되고, 그 표면에 불필요한 산화물 등이 형성되지 않게 되어, 결함 및 전자-정공의 재결합 등이 방지됨으로써 태양전지의 효율 향상에 기여하게 된다.
- <63> 이 후의 공정은 종래 태양전지의 제조 방법과 동일하다. 간략하게나마 설명하면, 반사방지막(350)을 형성한 후에는, 도 4g에 도시되는 바와 같이, 상부 전극(370)과 하부 전극(380)을 형성시키고, 열처리하여 전계 형성층(385)을 형성시킨다.
- <64> 상부 전극(370)은 은(Ag) 등의 물질을 사용하여 형성시킬 수 있으며, 형성 방법으로는 스크린 인쇄법(Screen printing) 등을 이용할 수 있고, 후의 열처리 공정을 거치면, 상부 전극(370)이 반사 방지막(350)을 뚫고 들어가 n형 이미터층(320)과 전기적인 접촉을 이루게 된다.
- <65> 한편, 하부 전극(380)은 알루미늄(Al) 등의 물질을 사용하여 형성시킬 수 있으며, 역시 스크린 인쇄법 등을 이용하여 형성할 수 있다. 상부 전극(370)과 하부 전극(380)을 인쇄한 후, 고온에서 열처리하면, 하부 전극(380)이 실리콘 기판(310)의 하면에서 불순물로 작용하여 기판(310) 하면을 p+ 형 또는 p++ 형으로 변환시키게 되고, 이러한 p+ 형 층 또는 p++ 형 층이 전계 형성층(385)으로 기능하게 된다. 전계 형성층(385)은 태양광에 의해 생성된 전자의 후면 재결합을 최소화하여 태양전지의 효율 향상에 기여한다.
- <66> 이상과 같이 본 발명에서는 구체적인 구성 요소 등과 같은 특정 사항들과 한정된 실시형태 및 도면에 의해 설명되었으나 이는 본 발명의 보다 전반적인 이해를 돕기 위해서 제공된 것일 뿐, 본 발명 이 상기의 실시형태에 한정되는 것은 아니며, 본 발명이 속하는 분야에서 통상적인 지식을 가진 자라면 이러한 기재로부터 다양한 수정 및 변형이 가능하다.
- <67> 따라서, 본 발명의 사상은 상기 설명된 실시형태에 국한되어 정해져서는 아니되며, 후술하는 특허청구범위뿐만 아니라 이 특허청구범위와 균등하게 또는 등가적으로 변형된 모든 것들은 본 발명 사상의 범주에 속한다고 할

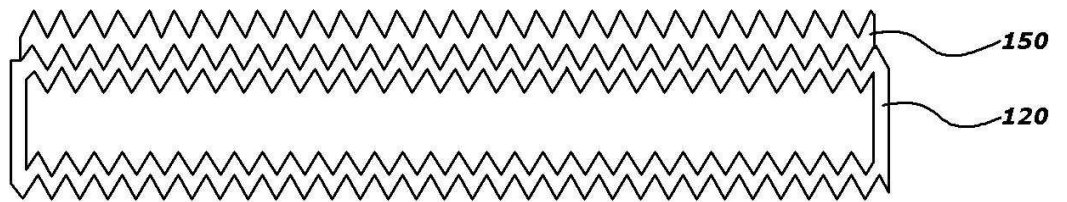
도면2b



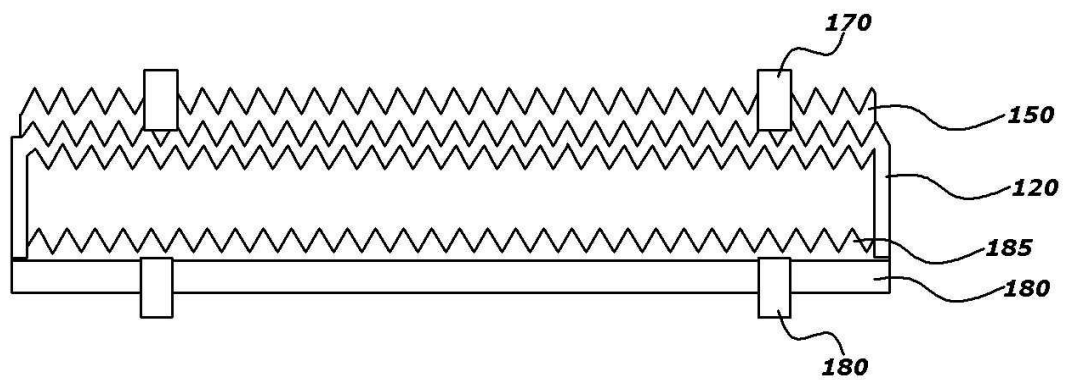
도면2c



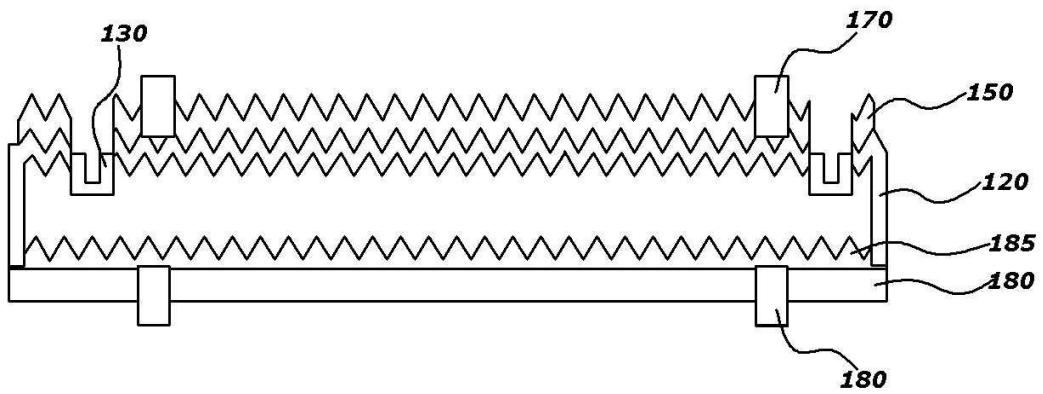
도면2d



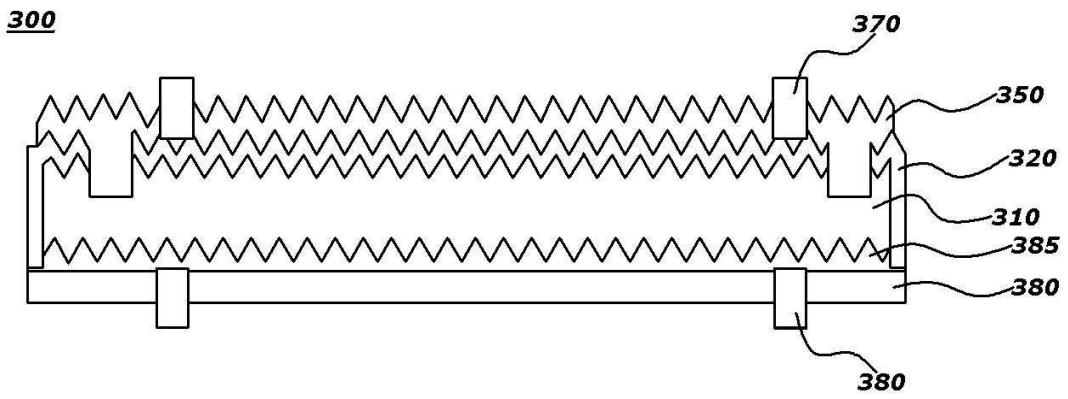
도면2e



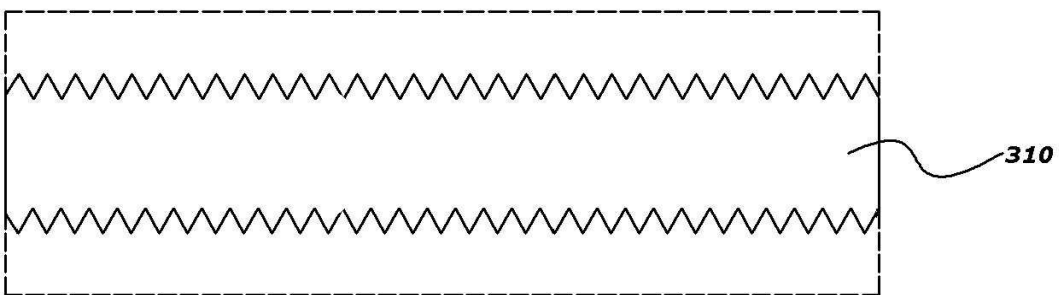
도면2f



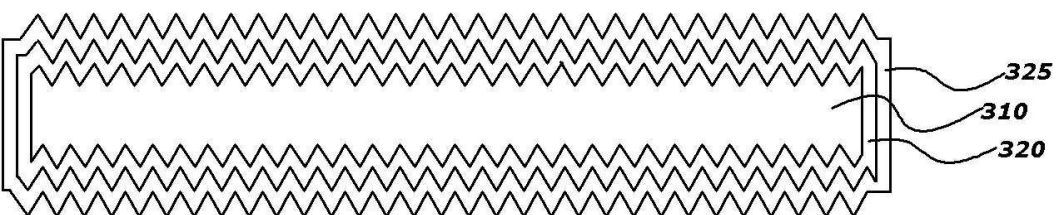
도면3



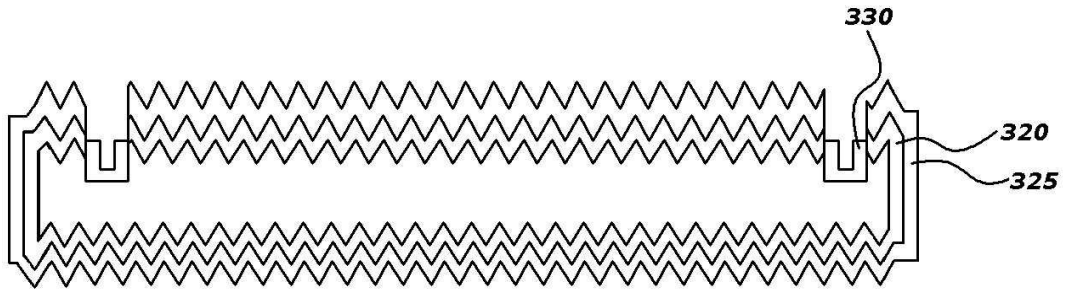
도면4a



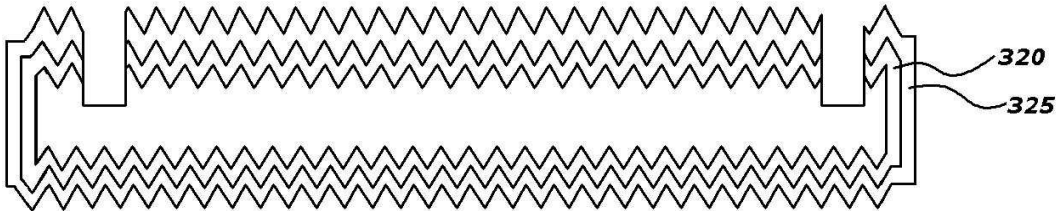
도면4b



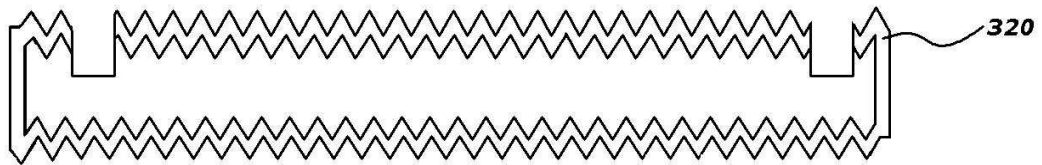
도면4c



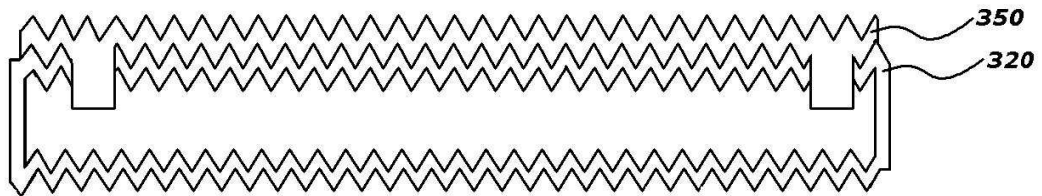
도면4d



도면4e



도면4f



도면4g

