

(12) 发明专利申请

(10) 申请公布号 CN 102623363 A

(43) 申请公布日 2012. 08. 01

(21) 申请号 201210018298. X

(22) 申请日 2012. 01. 19

(30) 优先权数据

018811/2011 2011. 01. 31 JP

(71) 申请人 株式会社东芝

地址 日本东京都

(72) 发明人 户崎德大 中尾光博 森田洋辅

(74) 专利代理机构 北京市中咨律师事务所

11247

代理人 刘瑞东 陈海红

(51) Int. Cl.

H01L 21/60 (2006. 01)

H01L 21/603 (2006. 01)

H01L 23/488 (2006. 01)

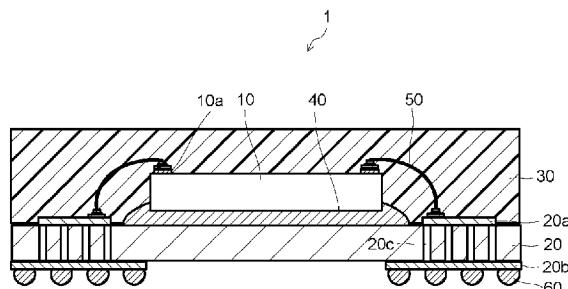
权利要求书 1 页 说明书 7 页 附图 11 页

(54) 发明名称

接合线的接合方法、半导体装置、半导体装置的制造方法

(57) 摘要

本发明提供接合线的接合方法、半导体装置、半导体装置的制造方法。本发明的接合线的接合方法，将具有以非贵金属为主要成分的芯材及包覆上述芯材的贵金属层的接合线经由上述贵金属层楔形接合到在半导体元件的电极上形成的凸起。



1. 一种接合线的接合方法,其将具有以非贵金属为主要成分的芯材及包覆上述芯材的贵金属层的接合线经由上述贵金属层楔形接合到在半导体元件的电极上形成的凸起。
2. 如权利要求 1 所述的接合线的接合方法,其特征在于,  
使上述接合线合并,在上述半导体元件的电极上形成上述凸起。
3. 如权利要求 1 所述的接合线的接合方法,其特征在于,  
进一步经由上述贵金属层将接合线接合到在上述凸起上楔形接合的接合线上。
4. 一种半导体装置,其具备:  
具有电极的半导体芯片;  
在上述半导体元件的电极上形成的凸起;和  
具有以非贵金属为主要成分的芯材及包覆上述芯材的贵金属层的接合线;  
其中,上述接合线经由上述贵金属层被楔形接合到上述凸起。
5. 如权利要求 4 所述的半导体装置,其特征在于,  
上述凸起以使上述接合线合并的方式在上述半导体元件的电极上形成。
6. 如权利要求 4 所述的半导体装置,其特征在于,  
接合线进一步经由上述贵金属层被接合到在上述凸起上楔形接合的接合线上。
7. 如权利要求 4 所述的半导体装置,其特征在于,  
上述贵金属层的厚度在 10nm 以上。
8. 一种半导体装置的制造方法,其包括:  
使具有以非贵金属为主要成分的芯材及包覆上述芯材的贵金属层的接合线以合并方式在半导体芯片的电极上形成凸起的步骤;和  
经由上述贵金属层将上述接合线楔形接合到上述凸起的步骤。
9. 如权利要求 8 所述的半导体装置的制造方法,还包括:  
进一步经由上述贵金属层将接合线接合到在上述凸起上楔形接合的接合线上的步骤。

## 接合线的接合方法、半导体装置、半导体装置的制造方法

[0001] 相关申请的交叉引用

[0002] 本申请基于 2011 年 1 月 31 日提交的日本专利申请 No. 2011-018811 并要求其优先权，其全部内容通过引用结合于此。

### 技术领域

[0003] 实施例涉及接合线的接合方法、半导体装置及半导体装置的制造方法。

### 背景技术

[0004] 传统的半导体装置中，由以贵金属（例如金（Au））为主要成分的接合线（以下，称为贵金属线）电气地连接半导体芯片上的电极（衬垫（pad））和引线框的引线（lead）。但是，伴随近年的贵金属价格的高涨，开始使用以廉价的非贵金属（例如铜（Cu））为主要成分的接合线（以下，称为非贵金属线）来连接半导体芯片上的电极和引线框的电极。

### 发明内容

[0005] 实施例的接合线（bonding wire）的接合方法，将具有以非贵金属为主要成分的芯材及包覆上述芯材的贵金属层的接合线经由贵金属层楔形接合（wedge bonding）到在半导体元件的电极上形成的凸起（bump）。

[0006] 将接合线楔形接合到凸起时可以获得充分的接合强度，提高接合的可靠性。结果，在连续接合操作时等可以抑制接合剥离和 / 或接合线破断等的故障发生。

### 附图说明

[0007] 图 1 是实施例的半导体装置的截面图。

[0008] 图 2 是接合线的截面图。

[0009] 图 3A ~ 图 3G 是逆接合工序的说明图。

[0010] 图 4A ~ 图 4E 是第 1 毛细管动作的说明图。

[0011] 图 5A 是由毛细管的第 1 动作形成的凸起的 SEM 图像。

[0012] 图 5B 是由毛细管的第 1 动作形成的凸起的放大图。

[0013] 图 5C 是由毛细管的第 1 动作形成的凸起的截面 SEM 图像。

[0014] 图 5D 是由毛细管的第 1 动作形成的凸起的截面 SEM 图像。

[0015] 图 6A ~ 图 6G 是毛细管的第 2 动作的说明图。

[0016] 图 7A 是由毛细管的第 2 动作形成的凸起的 SEM 图像。

[0017] 图 7B 是由毛细管的第 2 动作形成的凸起的放大图。

[0018] 图 8A、图 8B 是接合线的切断方法的说明图。

[0019] 图 9 是其他实施例的半导体装置的截面图的一例。

[0020] 图 10 是其他实施例的半导体装置的截面图的其他例。

[0021] 图 11A 是在楔形接合上进行接合的状态的 SEM 图像。

- [0022] 图 11B 是在楔形接合上进行接合的状态的放大图。
- [0023] 图 12 是其他实施例的半导体装置的截面图的其他例。
- [0024] 图 13A 是实施例的凸起及接合线的截面 SEM 图像。
- [0025] 图 13B 是比较例的凸起及接合线的截面 SEM 图像。

## 具体实施方式

- [0026] 以下,参照附图说明实施例。
- [0027] (实施例)
- [0028] 图 1 是实施例的半导体装置 1 的截面图。以下,参照图 1,说明实施例的半导体装置 1 的构成。
- [0029] (半导体装置 1 的构成)
- [0030] 实施例的半导体装置 1 具备:半导体芯片 10;用于安装半导体芯片 10 的安装基板 20;密封半导体芯片 10 的密封树脂(成型树脂)30。
- [0031] 半导体芯片 10 通过焊料等的安装材料 40 接合到安装基板 20 的表面上。在半导体芯片 10 形成的信号输入输出用的电极(衬垫)10a 通过接合线 50 与在安装基板 20 形成的表面布线 20a 连接。接合线 50 的连接方法将参照图 3A~图 3G 后述。
- [0032] 图 2 是接合线 50 的截面。图 2 所示接合线 50 具备:廉价非贵金属(例如,铜(Cu)、铝(Al)或镍(Ni))为主要成分的导电性优的芯材 50a;以耐氧化性优的贵金属(例如,钯(Pd)、铂(Pt)或金(Au))为主要成分的包覆芯材 50a 的贵金属层 50b。
- [0033] 若为芯材 50a,主要成分意味着可以包含非贵金属以外的不可避杂质。若为贵金属层 50b,主要成分意味着可以包含贵金属以外的不可避杂质。
- [0034] 安装基板 20 例如是 FR4(Flame Retardant Type 4)等的印刷布线基板(玻璃环氧树脂片)。作为安装基板 20 的主要成分,除了 FR4 以外,也可以使用四氟乙烯树脂等的树脂基板和/或氧化铝(Al<sub>2</sub>O<sub>3</sub>)、氮化铝(AlN)等的陶瓷基板。
- [0035] 在安装基板 20 形成金属布线即表面布线 20a 及背面布线 20b、连接表面布线 20a 和背面布线 20b 的通孔 20c。通孔 20c 的内面由金属等的导电体包覆,表面布线 20a 和背面布线 20b 电气连接。
- [0036] 在安装基板 20 的背面,形成 BGA(ball grid array:球栅阵列)60。BGA60 经由背面布线 20b、通孔 20c、表面布线 20a 及接合线 50,与半导体芯片 10 的电极 10a 电气连接。也可以取代 BGA60,在安装基板 20 的背面形成 LGA(land grid array:栅格阵列)。
- [0037] (接合工序)
- [0038] 图 3A~图 3G 是连接实施例的半导体装置 1 所具备的半导体芯片 10 的电极 10a 和安装基板 20 的表面布线 20a 的接合工序的说明图。以下,参照图 3A~图 3G,说明半导体芯片 10 的电极 10a 和安装基板 20 的表面布线 20a 的接合工序。
- [0039] 该实施例中,在半导体芯片 10 的电极 10a 上形成凸起 B1 后,通过将一端与安装基板 20 的表面布线 20a 接合的接合线 50 楔形接合到在半导体芯片 10 的电极 10a 上形成的凸起 B1 即所谓的逆接合,将半导体芯片 10 的电极 10a 和安装基板 20 的表面布线 20a 电气连接。
- [0040] (第 1 工序:参照图 3A)

- [0041] 插入毛细管 70 的接合线 50 的前端通过火花棒 (spark rod) 80 发出火花, 形成球 50a。
- [0042] (第 2 工序 : 参照图 3B)
- [0043] 将毛细管 70 下降到半导体芯片 10 的电极 10a 上, 在电极 10a 上形成凸起 B1 并接合。
- [0044] (第 3 工序 : 参照图 3C)
- [0045] 在凸起 B1 接合后, 以线夹 90 挟持接合线 50 的状态, 使毛细管 70 上升, 切断接合线 50。
- [0046] (第 4 工序 : 参照图 3D)
- [0047] 切断的接合线 50 的前端通过火花棒 80 发出火花, 形成球 50a。
- [0048] (第 5 工序 : 参照图 3E)
- [0049] 将毛细管 70 向安装基板 20 的表面布线 20a 上移动后下降, 在表面布线 20a 上形成凸起 B2 并接合。
- [0050] (第 6 工序 : 参照图 3F)
- [0051] 在凸起 B2 接合后, 将毛细管 70 向半导体芯片 10 的电极 10a 上移动。然后, 将毛细管 70 下降到半导体芯片 10 的电极 10a 上, 将接合线 50 楔形接合到在电极 10a 上形成的凸起 B1。
- [0052] (第 7 工序 : 参照图 3G)
- [0053] 在接合线 50 与凸起 B1 接合后, 以线夹 90 挟持接合线 50 的状态, 使毛细管 70 上升, 切断接合线 50。
- [0054] 与第 1 ~ 第 7 的工序同样, 半导体芯片 10 的剩余电极 10a 与表面布线 20a 通过接合线 50 接合。
- [0055] (毛细管 70 的第 1 动作)
- [0056] 图 4A ~ 图 4E 是凸起 B1 形成时的毛细管 70 的第 1 动作的说明图。图 4A 是毛细管 70 前端的轨迹的示意图。图 4A 的箭头的编号表示毛细管 70 的动作的顺序。另外, 图 4B ~ 图 4E 是箭头的编号 2 ~ 5 中的毛细管 70 和凸起 B1 的状态的示意图。以下, 参照图 4A ~ 图 4E, 说明毛细管 70 的第 1 动作。
- [0057] (第 1 工序 : 参照图 4B)
- [0058] 毛细管 70 下降到半导体芯片 10 的电极 10a 上, 在电极 10a 上形成凸起 B1 并接合后, 毛细管 70 上升。
- [0059] (第 2 工序 : 参照图 4C)
- [0060] 毛细管 70 向作为连接处的安装基板 20 的表面布线 20a 的相反侧 (图 4C 的右侧) 水平移动。
- [0061] (第 3 工序 : 参照图 4D)
- [0062] 毛细管 70 下降到半导体芯片 10 的电极 10a 上, 用毛细管 70 前端的左侧在通过上述第 1 工序接合了接合线 50 的凸起 B1 顶面, 将接合线 50 以合并 (折叠) 方式进行按压及接合。
- [0063] (第 4 工序 : 参照图 4E)
- [0064] 在未图示的线夹挟持接合线 50 的状态下, 毛细管 70 上升, 切断接合线 50。

[0065] (凸起 B1 的形状)

[0066] 图 5A 是由参照图 4A ~ 图 4E 说明的第 1 动作形成的凸起 B1 的 SEM 图像。图 5B 是由参照图 4A ~ 图 4E 说明的第 1 动作形成的凸起 B1 的放大图。另外,图 5B 中,凸起 B1 中包覆芯材 50a 的贵金属层 50b 存在的部分用粗实线记载,贵金属层 50b 不存在的部分用虚线记载。

[0067] 参照图 4A ~ 图 4E 说明的第 1 动作,以在由第 1 工序接合的凸起 B1 顶面合并(折叠)接合线 50 的方式进行按压及接合,因此,在顶面 F 的至少一部分由贵金属层 50b 包覆的状态下,在半导体芯片 10 的电极 10a 上形成凸起 B1。

[0068] 图 5C 是由图 4A ~ 图 4E 说明的第 1 动作形成的凸起 B1 的截面 SEM 图像。图 5C 中,凸起 B1 的顶面的贵金属层(图 5C 中,钯(pd))存在的部分用点划线表示。图 5D 是图 5C 的区域 X 的放大图像。从图 5C 及图 5D 所示 SEM 图像可知,通过合并接合线 50,可以在顶面 F 的至少一部分由贵金属层 50b 包覆的状态下形成凸起 B1。

[0069] 如上所述,通过由第 1 动作使毛细管 70 动作而形成凸起 B1,凸起 B1 顶面 F 的至少一部分由贵金属层 50b 覆盖。因而,在返回的接合线 50 楔形接合到凸起 B1 上时,不是以非贵金属为主要成分的芯材 50a,而是以贵金属为主要成分的贵金属层 50b 彼此接合。因而,在接合线 50 楔形接合到凸起 B1 顶面时可以获得充分的接合强度,提高接合的可靠性。结果,连续接合操作时,可以抑制接合剥离和 / 或接合线 50 破断等的故障发生。

[0070] 贵金属层 50b 的膜厚优选在 10nm 以上。如参照图 4A ~ 图 4E 所说明,该实施例中,使接合线 50 合并,在半导体芯片 10 的电极 10a 上形成凸起 B1。此时,毛细管 70 的前端部压碎(压坏、压塌)接合线 50,因此若贵金属层 50b 薄则有芯材 50a 露出的危险。在芯材 50a 露出的场合,由于不是贵金属,因此表面氧化,在将接合线 50 楔形接合到凸起 B1 上时,无法获得充分的接合强度,成为线剥离等的故障发生的原因。

[0071] 第 1 动作中,第 3 工序(参照图 4D)中,以合并接合线 50 的方式进行按压及接合,该合并的接合面 R 中,也是以贵金属为主要成分的贵金属层 50b 彼此接合。因而,可以获得充分接合强度,连续接合操作时等中,可以抑制接合剥离和 / 或接合线 50 破断等的故障发生。

[0072] 通过以合并接合线 50 的方式按压及接合而形成的凸起 B1 的顶面 F 的面积广,因此楔形接合的接合强度更高。另外,为了抑制线剥离,不必增加接合时的能量(例如,温度和 / 或超声波输出),因此,可抑制对半导体芯片 10 的损坏。

[0073] 通过以合并接合线 50 的方式按压及接合而形成的凸起 B1 高。而且,使接合线 50 在作为连接处的安装基板 20 的表面布线 20a 侧的相反侧,即接合线 50 架设侧的相反侧合并,形成凸起 B1。因而,可以有效降低从安装基板 20 的表面布线 20a 返回(回转)的接合线 50 与半导体芯片 10 的顶面端部接触的危险。

[0074] 在半导体芯片 10 的电极 10a 上形成凸起 B1 时,接合线 50 的贵金属层 50b 的主要成分即贵金属(例如,钯(Pd)、铂(Pt)、金(Au))和电极 10a 的主要成分即金属(例如,Cu、Al、Al-Si、Al-Si-Cu)的合金在电极 10a 上形成与凸起 B1 的界面。该合金化学稳定,因此,即使在半导体芯片 10 的密封材料中采用 Br 等的卤素系的成型树脂,也可以提高半导体芯片 10 的电极 10a 和凸起 B1 的接合可靠性。

[0075] (毛细管 70 的第 2 动作)

[0076] 图 6A～图 6G 是凸起 B1 形成时的毛细管 70 的第 2 动作的说明图。图 6A 是毛细管 70 前端的轨迹的示意图。图 6A 的箭头的编号表示毛细管 70 的动作的顺序。另外，图 6B～图 6G 是箭头的编号 2～4、6～8 中的毛细管 70 和凸起 B1 的状态的示意图。以下，参照图 6A～图 6G，说明毛细管 70 的第 2 动作。

[0077] (第 1 工序：参照图 6B)

[0078] 毛细管 70 下降到半导体芯片 10 的电极 10a 上，在电极 10a 上形成凸起 B1 并接合后，毛细管 70 上升。

[0079] (第 2 工序：参照图 6C)

[0080] 毛细管 70 向连接处即安装基板 20 的表面布线 20a 的方向（图 6C 左侧）水平移动。

[0081] (第 3 工序：参照图 6D)

[0082] 毛细管 70 下降到半导体芯片 10 的电极 10a 上，由毛细管 70 前端的右侧在通过上述第 1 工序接合了接合线 50 的凸起 B1 顶面，以接合线 50 合并的方式进行按压及接合。

[0083] (第 4 工序：参照图 6E)

[0084] 毛细管 70 上升后，向连接处即安装基板 20 的表面布线 20a 的相反侧（图 6E 右侧）水平移动。

[0085] (第 5 工序：参照图 6F)

[0086] 毛细管 70 下降到半导体芯片 10 的电极 10a 上，由毛细管 70 前端的左侧在通过上述第 3 工序接合了接合线 50 的接合线 50 上，进一步以接合线 50 合并的方式按压及接合。

[0087] (第 6 工序：参照图 6G)

[0088] 在以未图示线夹挟持接合线 50 的状态下，毛细管 70 上升，切断接合线 50。

[0089] (凸起 B1 的形状)

[0090] 图 7A 是参照图 6A～图 6G 说明的第 2 动作形成的凸起 B1 的 SEM 图像。图 7B 是参照图 6A～图 6G 说明的第 2 动作形成的凸起 B1 的放大图。另外，图 7B 中，凸起 B1 中的包覆芯材 50a 的贵金属层 50b 存在的部分用粗实线记载，贵金属层 50b 不存在的部分用虚线记载。

[0091] 参照图 6A～图 6G 说明的第 2 动作中，在第 1 工序接合的凸起 B1 顶面以接合线 50 两次合并的方式进行按压及接合。因而，与参照图 4A～图 4E 说明的第 1 动作相比，形成的凸起 B1 的顶面 F 的面积广。因而，在所谓逆接合时的楔形接合中，可以获得更高接合强度。

[0092] 由于以接合线 50 两次合并的方式进行按压及接合，因此形成的凸起 B1 更高。而且，将接合线 50 在连接处即安装基板 20 的表面布线 20a 侧的相反侧，即接合线 50 架设侧的相反侧进行第 2 次合并。因而，可以进一步有效降低从安装基板 20 的表面布线 20a 返回的接合线 50 接触半导体芯片 10 的顶面端部。

[0093] 合并的接合面 R1、R2 中，也是以贵金属为主要成分的贵金属层 50b 彼此接合，因此可以获得充分的接合强度。其他效果与第 1 动作相同。

[0094] (接合线 50 的切断方法)

[0095] 这里，参照图 8A 及图 8B 说明凸起 B1 形成后的接合线 50 的切断方法。首先，参照图 8A 说明毛细管 70 的动作。图 8A 的箭头的编号表示毛细管 70 的动作的顺序。图 8A 所示箭头 1～箭头 4 的动作与参照图 4A 及图 4B～图 4D 说明的第 1 工序到第 3 工序的动作

相同,因此重复说明省略。

[0096] 图 4D 的第 3 工序中,在凸起 B1 顶面以接合线 50 合并的方式进行按压及接合后,如图 8A 的箭头 5 所示,毛细管 70 向右斜下移动,在以未图示线夹挟持接合线 50 的状态下,使图 8A 的箭头 6 所示毛细管 70 上升。

[0097] 接着,参照图 8B 说明毛细管 70 的动作。图 8B 所述的数字表示毛细管 70 的动作的顺序。图 8B 所示箭头 1 ~ 箭头 7 的动作与参照图 6A ~ 图 6F 说明的第 1 工序到第 5 工序的动作相同,因此重复说明省略。

[0098] 图 6F 的第 5 工序中,在凸起 B1 顶面以接合线 50 合并的方式进行按压及接合后,如图 8B 的箭头 8 所示,使毛细管 70 向右斜下移动,在以未图示线夹挟持接合线 50 的状态下,使图 8B 的箭头 9 所示毛细管 70 上升。

[0099] 参照图 4A ~ 图 4E 及图 6A ~ 图 6G 说明的第 1、第 2 动作中,在半导体芯片 10 的电极 10a 上形成凸起 B1 后,直接在该位置使毛细管 70 上升切断接合线 50。但是,如上所述,使毛细管 70 向右斜下(或者左斜下)移动后,通过使毛细管 70 上升切断接合线 50,可以减小在凸起 B1 的顶面形成的切截面的面积。

[0100] 因而,可以扩大楔形接合了接合线 50 的凸起 B1 的顶面中的贵金属层 50b 存在的面积,获得更强接合强度。结果,连续接合操作等时可以更有效抑制接合剥离和 / 或接合线 50 破断等的故障发生。

[0101] (其他实施例)

[0102] 实施例中,实施例的半导体装置 1(参照图 1) 中,说明了将从安装基板 20 的表面布线 20a 返回(回转)的接合线 50 楔形接合到在半导体芯片 10 的电极 10a 上形成的凸起 B1 的形态,但是也可以适用于其他接合形态。

[0103] 例如,可以适用于将多个半导体芯片横向排列的多芯片构造的半导体装置 2。该场合,如图 9 所示,将从一方的半导体芯片 10B 返回的接合线 50 楔形接合到在另一方的半导体芯片 10A 的电极 10a 上形成的凸起 B1。凸起 B1 可以由图 4A ~ 图 4E 说明的第 1 动作或图 6A ~ 图 6G 说明的第 2 动作形成。即使这样的构成,也可以获得与上述实施例说明的效果相同的效果。

[0104] 也可以适用于多个半导体芯片纵向层叠的堆叠构造的半导体装置 3。该场合,如图 10 所示,将从半导体芯片 10A 返回的接合线楔形接合到在半导体芯片 10B 的电极 10a 上形成的凸起 B2,而且,使凸起 B3 形成于在凸起 B2 上楔形接合的接合线 50 上,将从该凸起 B3 返回的接合线 50 楔形接合到在半导体芯片 10C 的电极 10a 上形成的凸起 B4。进行楔形接合的凸起 B2、B4 可以由图 4A ~ 图 4E 说明的第 1 动作或图 6A ~ 图 6G 说明的第 2 动作形成。

[0105] 图 11A 是图 10 说明的凸起 B2、B3 的 SEM 图像。图 11B 是图 10 说明的凸起 B2、B3 的放大图。另外,图 11B 中,凸起 B2 中的包覆芯材 50a 的贵金属层 50b 存在的部分用粗实线记载,贵金属层 50b 不存在的部分用虚线记载。

[0106] 如图 11B 所示,凸起 B2 的顶面的至少一部分由贵金属层 50b 包覆,接合线 50 也由贵金属层 50b 包覆。因而,在凸起 B2 上楔形接合接合线 50 时,在凸起 B2 的顶面和接合线 50 的接合面 R1 中,不是以非贵金属为主要成分的芯材 50a,而是以贵金属为主要成分的贵金属层 50b 彼此接合。将凸起 B3 接合到在凸起 B2 上楔形接合的接合线 50 上时,也是由贵

金属层 50b 包覆接合线 50，因此，在凸起 B3 的底面和接合线 50 的接合面 R2 中，不是以非贵金属为主要成分的芯材 50a，而是以贵金属为主要成分的贵金属层 50b 彼此接合。结果，即使进行图 10 说明的接合，也可以获得充分接合强度，提高接合的可靠性。

[0107] 如图 12 所示，也可以适用于将半导体芯片 10 安装于引线框 100 的半导体装置 4。该场合，将从引线框 100 返回的接合线楔形接合到在半导体芯片 10 的电极 10a 上形成的凸起 B1。这样的构成也可以获得与上述实施例说明的效果相同的效果。

[0108] (实例)

[0109] 接着，说明使用上述实施例说明的接合线 50 进行所谓逆接合时的试验结果。该实施例中，使用由钯 (Pd) 层包覆铜 (Cu) 的芯材的外径  $20 \mu\text{m}$  的接合线。另外，钯层的平均厚度为 100nm。另外，作为比较例，进行使用没有由贵金属包覆的外径  $20 \mu\text{m}$  的铜接合线的试验。

[0110] 试验在同一的条件（例如，毛细管的动作速度、按压压力、温度等）下进行接合，评价不良发生的比例（不良率 = 不良数 / 线数）。以下的表 1 记载了实例及比较例的试验结果。另外，接合中接合装置停止的次数设为不良数。另外，毛细管的动作设为参照图 6A ~ 图 6G 说明的第 2 动作。

[0111] 表 1

[0112]

	线数	不良数	不良率
实例（有包覆）	17676	0	0%
比较例（无包覆）	160	4	2.5%

[0113] 如表 1 所示，实例中，接合 17676 根线，接合中接合装置没有因为故障而停止。另一方面，比较例中，在 160 根线的接合中，接合装置因为故障 4 次停止。

[0114] 图 13A 表示实例的凸起及接合线的截面 SEM 图像。另外，图 13B 表示比较例的凸起及接合线的 SEM 图像。图 13A 所示实例中，在凸起和接合线的界面存在贵金属钯，因此，凸起和接合线可以无间隙地可靠接合。另一方面，图 13B 所示比较例中，凸起和接合线的界面不存在贵金属，凸起和接合线以表面氧化的状态接合，因此凸起和接合线之间产生间隙，发生所谓线剥离。

[0115] 以上可知，使用贵金属钯包覆的接合线，在楔形接合的凸起形成时以接合线合并的方式进行按压及接合，可以提高在该凸起上楔形接合接合线时的接合可靠性。

[0116] 虽然说明了本发明的几个实施例，但是这些实施例只是示例而不是限定发明的范围。这些新颖的实施例可以各种形态实施，在不脱离发明的要旨的范围，可以进行各种省略、置换、变更。这些实施例及其变形是发明的范围和要旨所包含的，也是权利要求的范围所述的发明及其均等的范围所包含的。

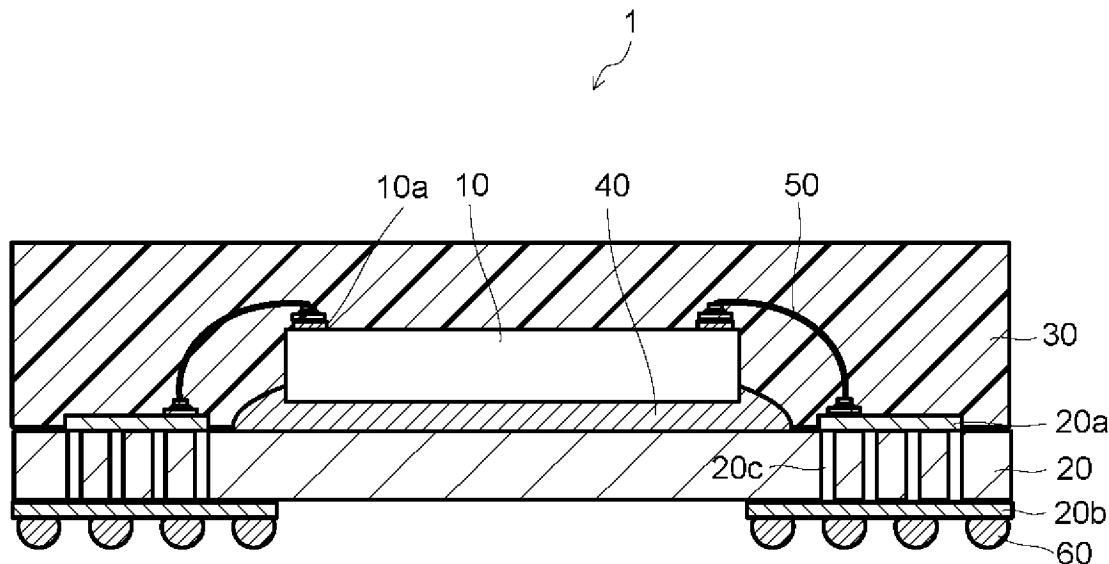


图 1

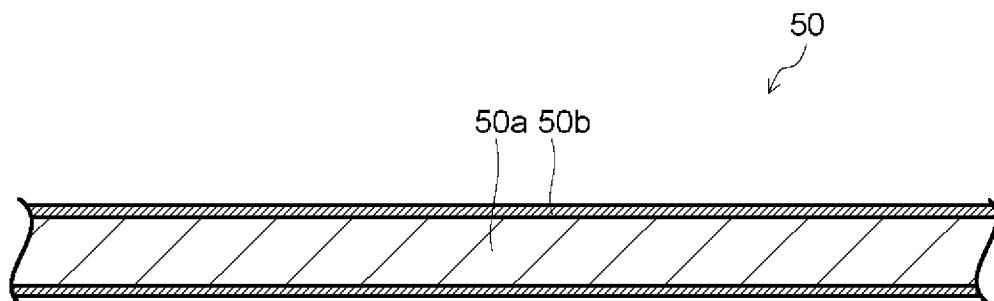


图 2

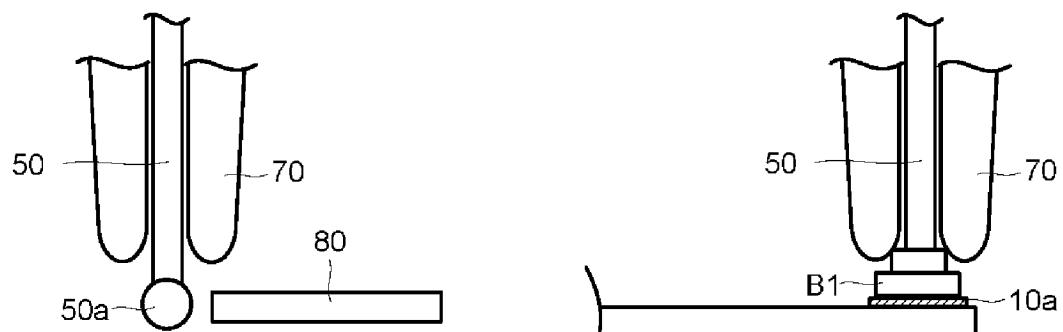


图 3A

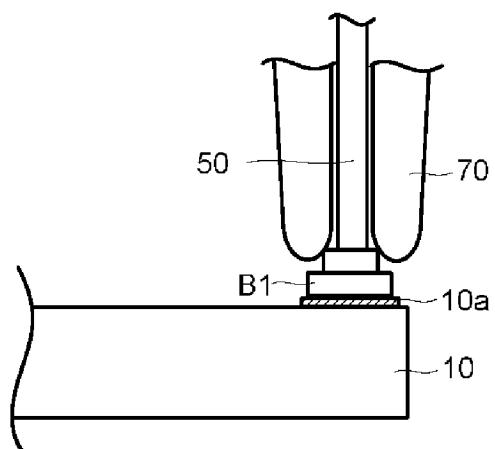


图 3B

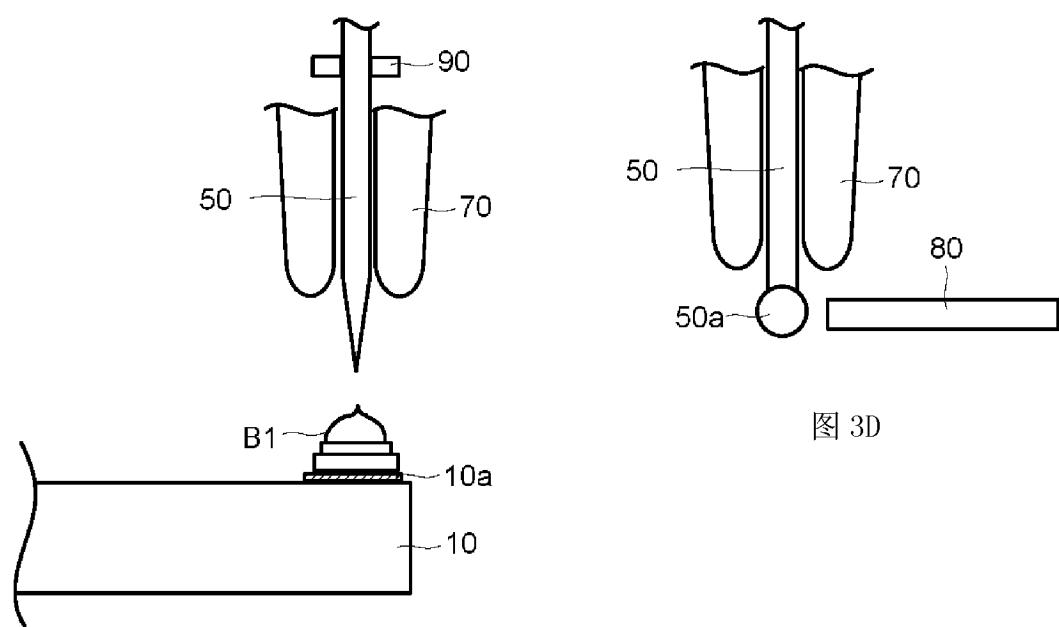


图 3C

图 3D

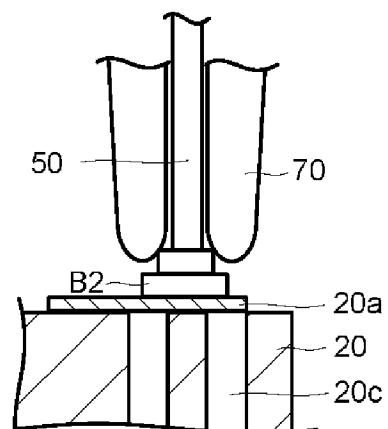


图 3E

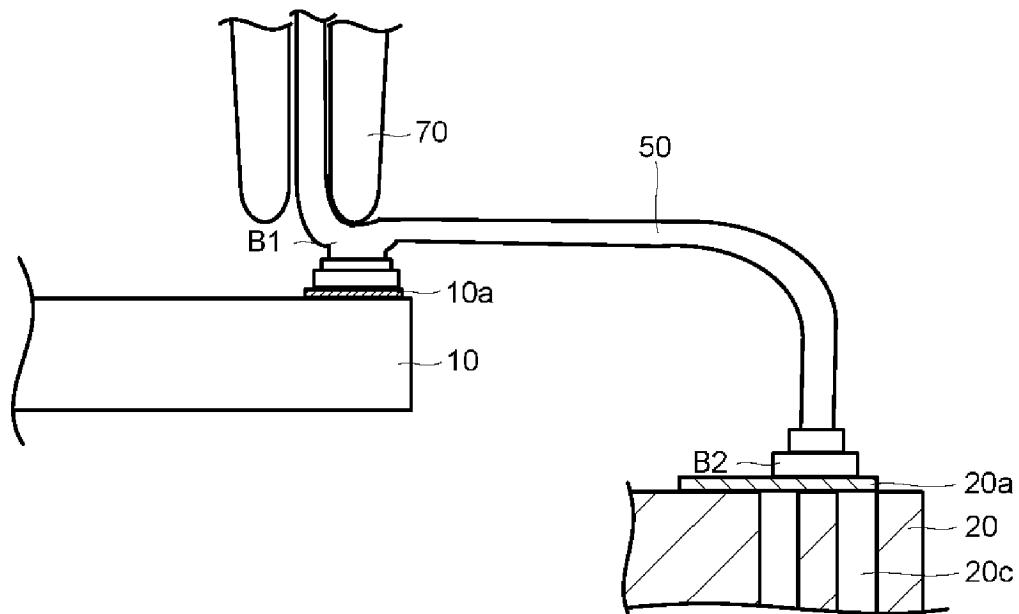


图 3F

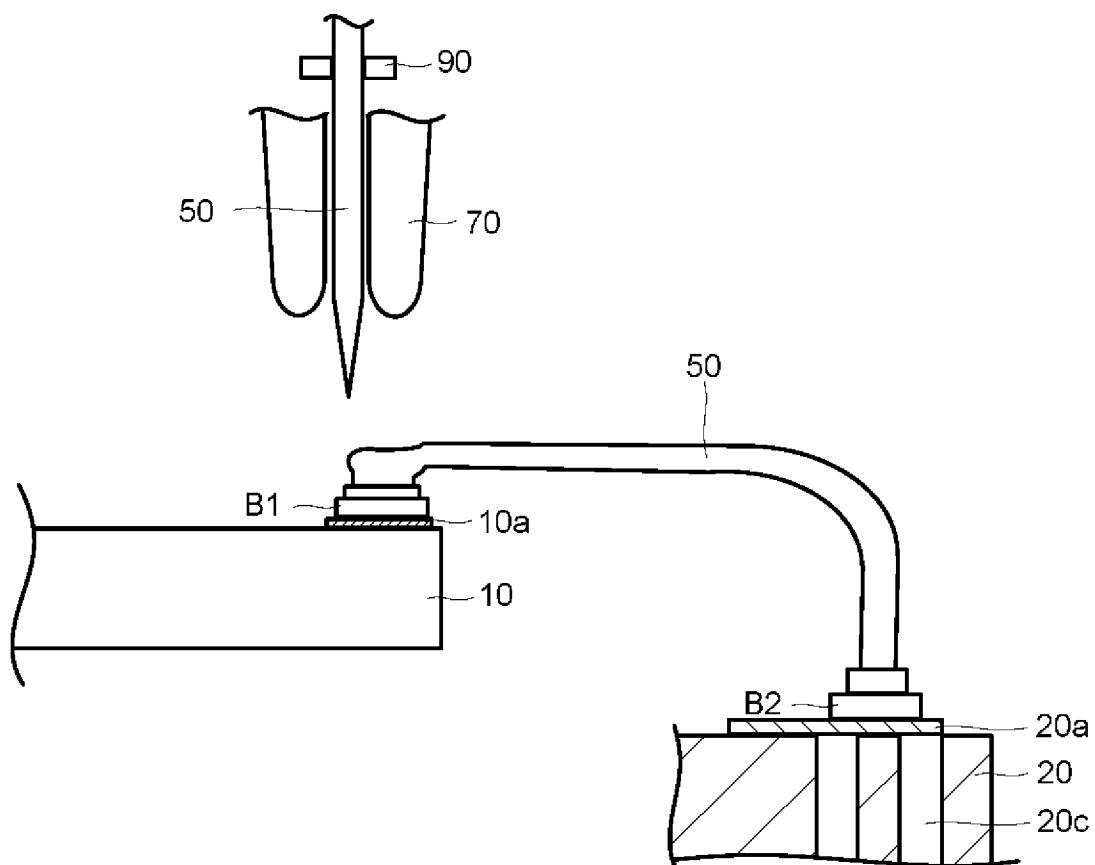


图 3G

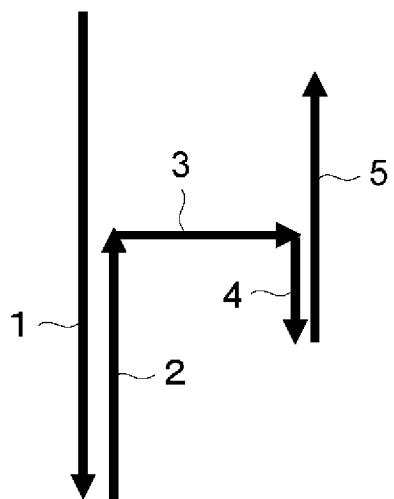


图 4A

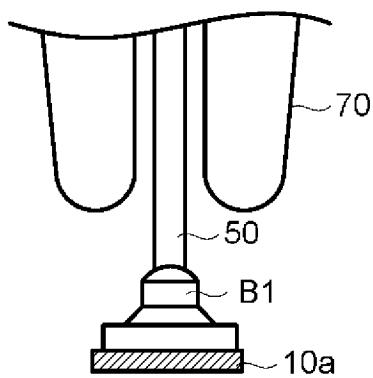


图 4B

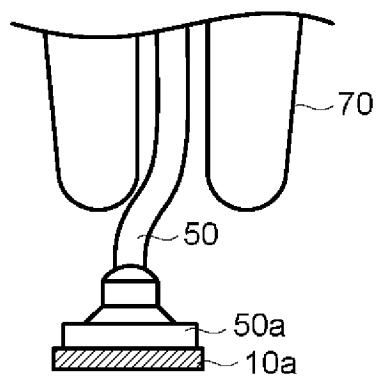


图 4C

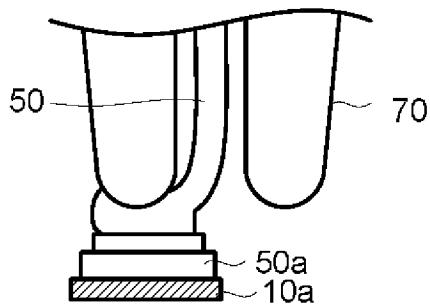


图 4D

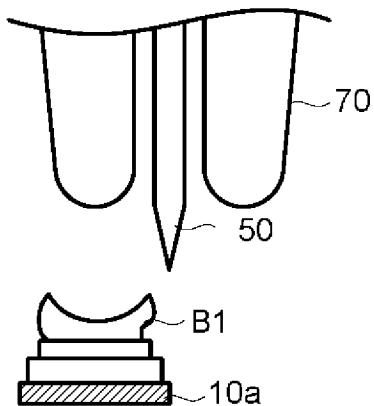


图 4E

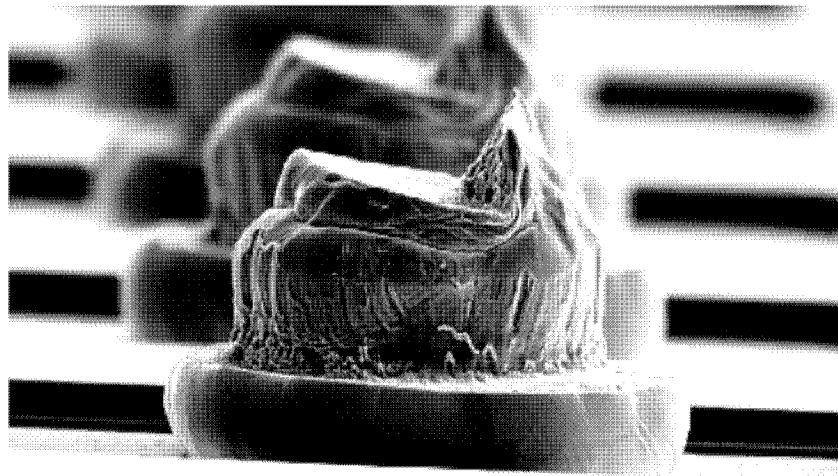


图 5A

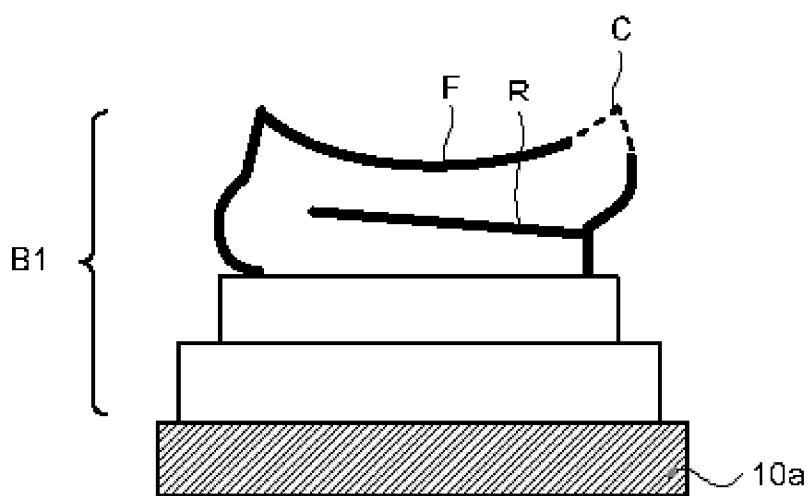


图 5B

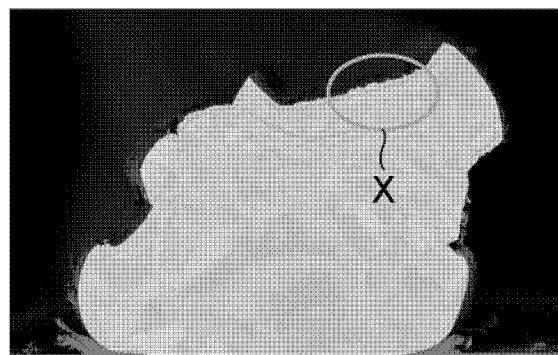


图 5C

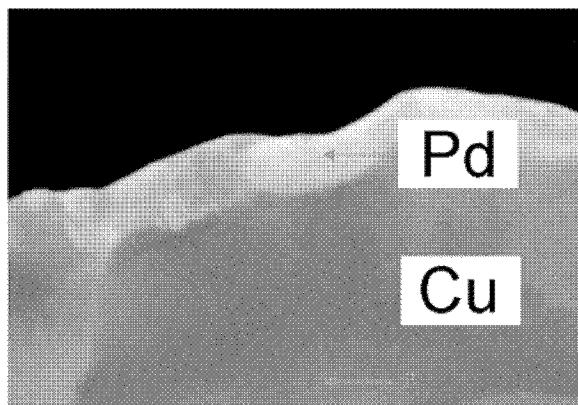


图 5D

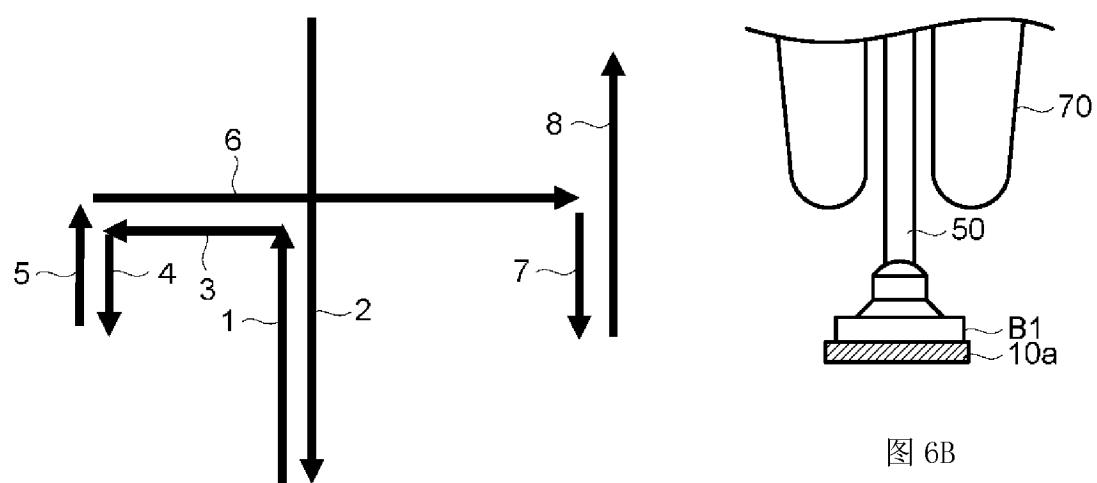


图 6A

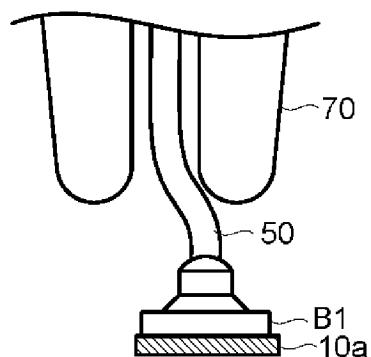


图 6C

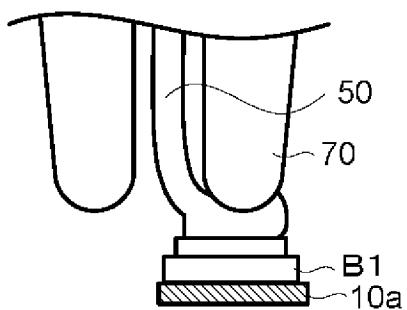


图 6D

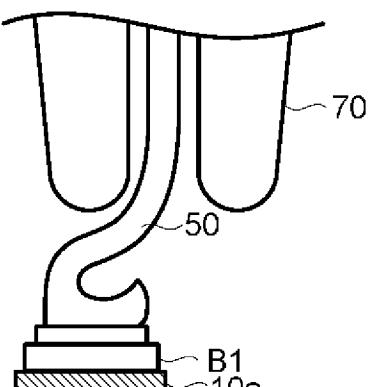


图 6E

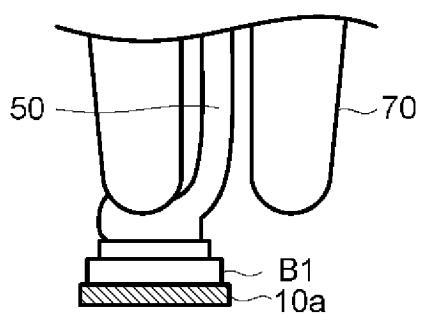


图 6F

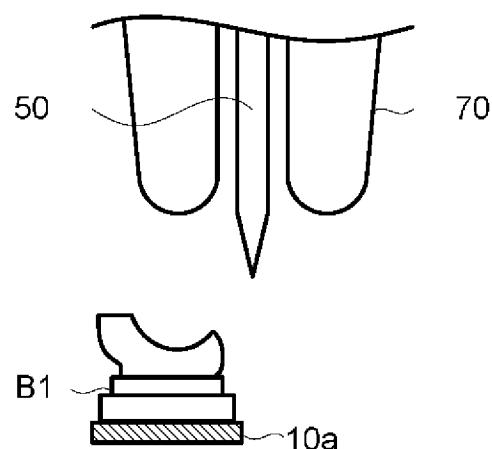


图 6G

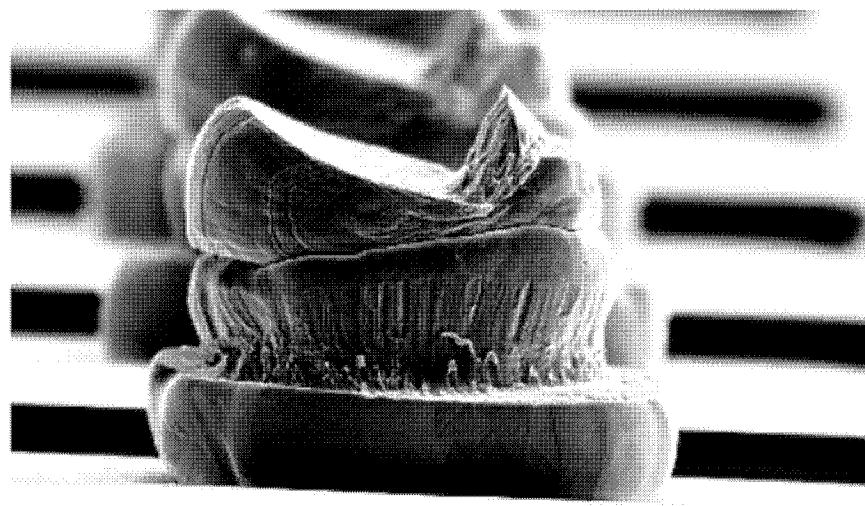


图 7A

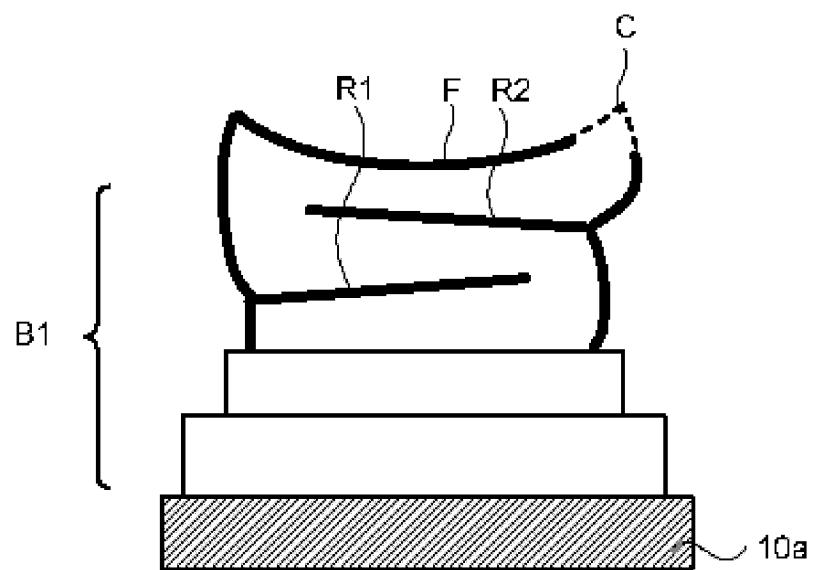


图 7B

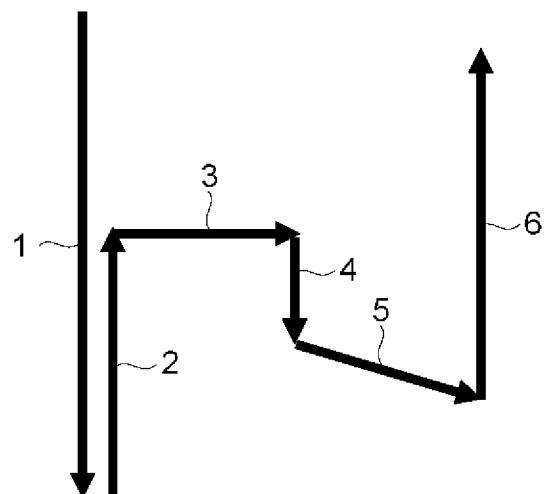


图 8A

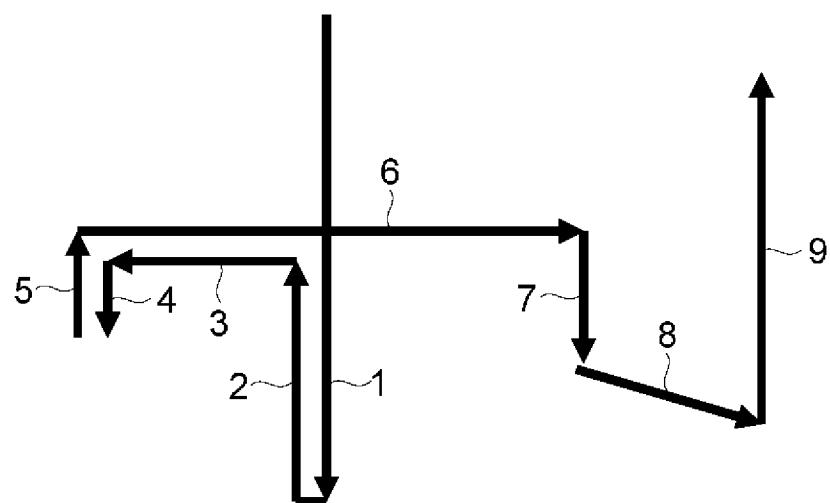


图 8B

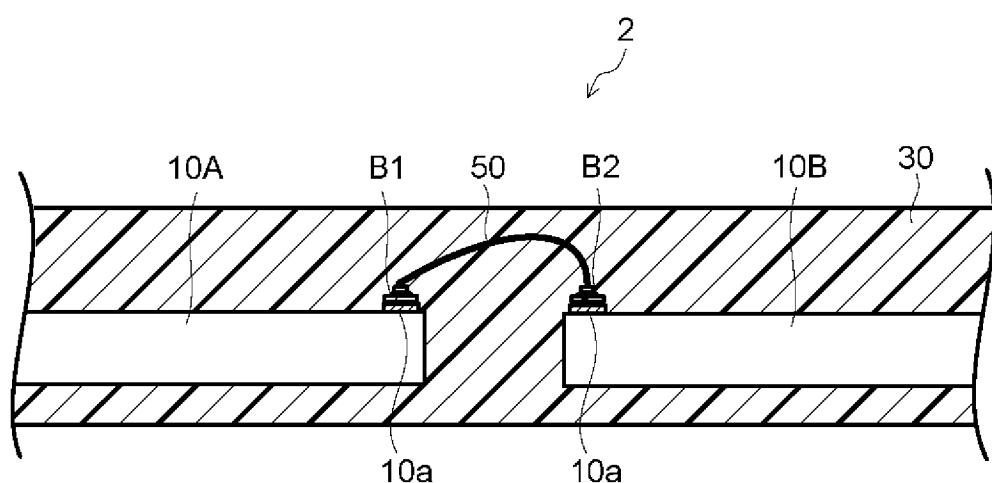


图 9

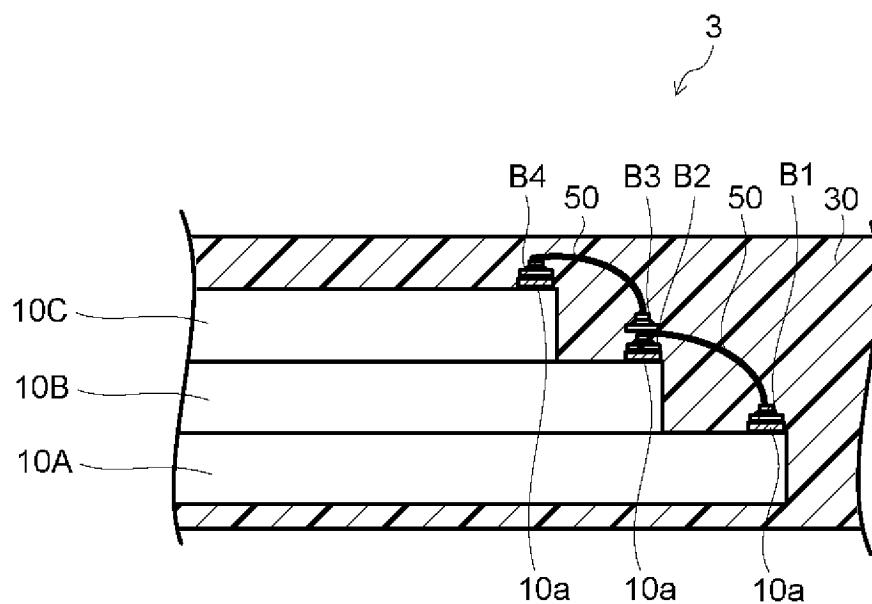


图 10

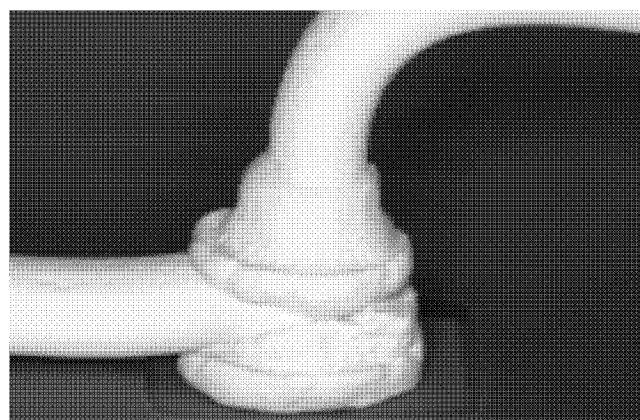


图 11A

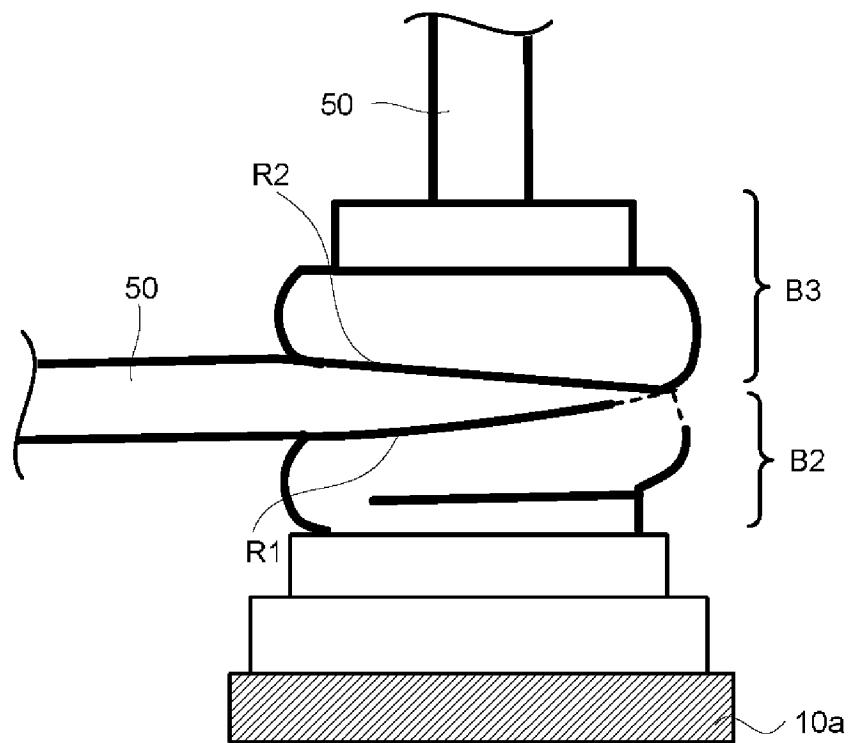


图 11B

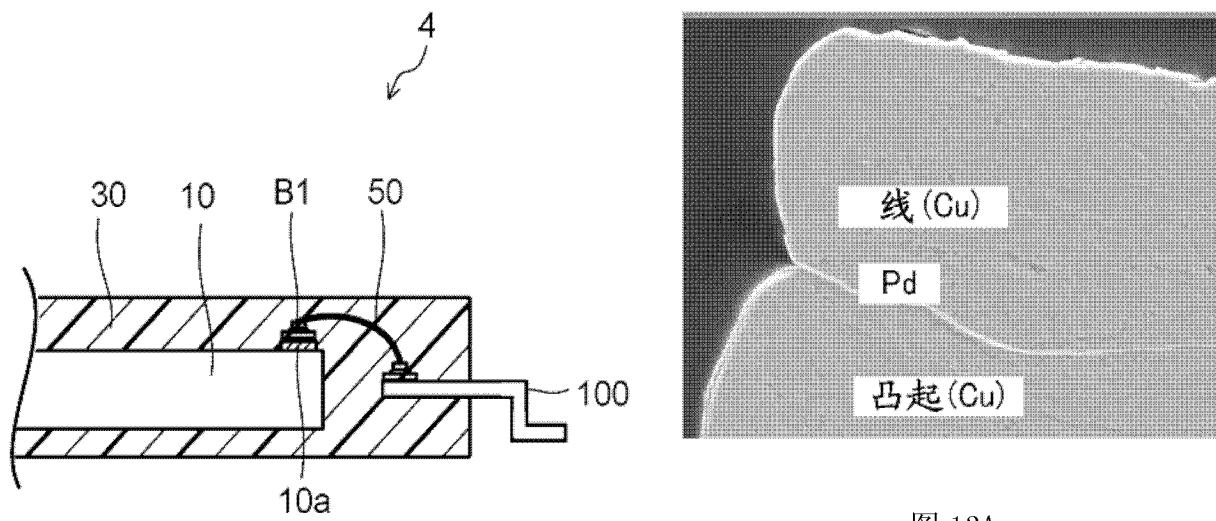


图 13A

图 12

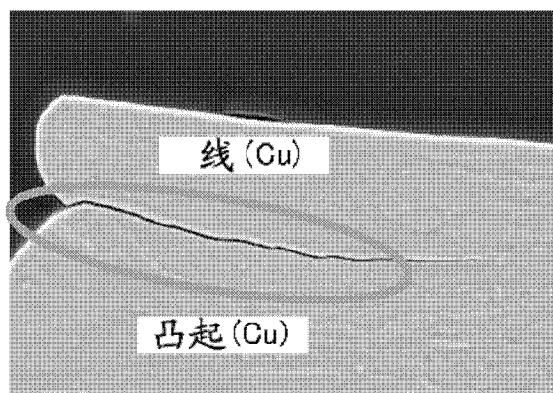


图 13B