



(12)发明专利申请

(10)申请公布号 CN 113707637 A

(43)申请公布日 2021. 11. 26

(21)申请号 202010441574.8

(22)申请日 2020.05.22

(71)申请人 西部数据技术公司

地址 美国加利福尼亚州

(72)发明人 狄晓峰 严俊荣 陈治强 王伟利

路昕 邓琪 C.Y.吴 张聪

杨晨璘 邱进添

(74)专利代理机构 北京市柳沈律师事务所

11105

代理人 崔抗

(51) Int. Cl.

H01L 23/498(2006.01)

H01L 23/49(2006.01)

H01L 25/065(2006.01)

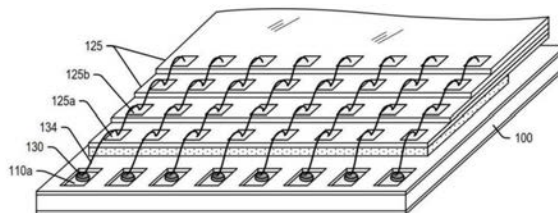
权利要求书2页 说明书9页 附图15页

(54)发明名称

包含垂直引线键合体的半导体装置

(57)摘要

一种半导体装置,包含装置的衬底接触指上的引线键合体的垂直列。半导体裸芯安装在衬底上,并且电耦接到衬底,使得半导体裸芯的组可以具有延伸到衬底上的相同接触指的键合引线。通过将这些引线以垂直列键合到接触指,而不是接触指上的分开的、并排的引线键合体,可以减小接触指的面积。



1. 一种半导体衬底,包括:  
第一表面;以及  
多个接触指,形成在所述第一表面中,所述多个接触指各自配置为接收多个引线键合体,而具有比容纳两个或更多个并排引线键合体所需的面积更小的面积。
2. 如权利要求1所述的半导体衬底,其中所述接触指配置为接收2个至6个之间的引线键合体。
3. 如权利要求1所述的半导体衬底,还包括施加在所述第一表面之上的阻焊掩模,所述阻焊掩模被蚀刻以在所述多个接触指中的每一个之上形成窗。
4. 如权利要求1所述的半导体衬底,其中所述多个接触指形成在所述衬底的两个相对边缘处。
5. 一种半导体装置,包括:  
衬底,包括:  
第一表面,以及  
多个接触指,形成在所述第一表面中;  
多个半导体裸芯,堆叠在所述衬底的第一表面上;以及  
多个键合引线,耦接到所述多个半导体裸芯,来自所述多个半导体裸芯中的每一个的键合引线键合到所述多个接触指中的单个接触指,所述多个键合引线以垂直列键合到所述单个接触指。
6. 如权利要求5所述的半导体装置,其中所述单个接触指具有50 $\mu\text{m}$ 至70 $\mu\text{m}$ 之间的长度,以及50 $\mu\text{m}$ 至70 $\mu\text{m}$ 之间的宽度。
7. 如权利要求5所述的半导体装置,其中所述单个接触指配置为接收所述多个键合引线,而具有比容纳两个或更多个并排引线键合体所需的面积更小的面积。
8. 如权利要求5所述的半导体装置,其中所述垂直的键合体的列包括由所述多个键合引线的端部形成的多个球凸块和针脚键合体。
9. 如权利要求5所述的半导体装置,其中所述垂直键合体的列包括由所述多个键合引线中的至少一个的端部形成的多个键合球和至少一个针脚键合体。
10. 如权利要求5所述的半导体装置,其中所述多个半导体裸芯包括2个至6个之间的半导体裸芯。
11. 如权利要求5所述的半导体装置,还包括所述衬底的第一表面上的阻焊掩模层,所述阻焊掩模被蚀刻以在所述多个接触指中的每一个之上形成窗。
12. 如权利要求11所述的半导体装置,还包括多个球凸块,所述多个球凸块在所述多个接触指中的每一个之上的所述窗内直接贴附到所述多个接触指。
13. 如权利要求5所述的半导体装置,其中所述多个接触指中的接触指的面积比直接贴附到所述接触指的球凸块更大的面积小于所述球凸块的面积的28%。
14. 如权利要求5所述的半导体装置,其中所述多个半导体裸芯中的每一个属于不同组的半导体裸芯,每组的半导体裸芯包括在所述半导体装置内上下叠置的至少两个半导体裸芯。
15. 如权利要求14所述的半导体装置,其中所述多个半导体裸芯包括每组堆叠的半导体裸芯中的最底部半导体裸芯。

16. 如权利要求15所述的半导体装置,其中所述多个半导体裸芯各自包括包含裸芯键合垫的边缘,所述多个半导体裸芯的边缘在参考平面中彼此对齐。

17. 如权利要求14所述的半导体装置,其中所述组包括2组至6组之间的半导体裸芯,键合到单个接触指的所述多个键合引线包括2个至6个之间的键合引线。

18. 半导体装置,包括:

衬底,包括:

第一表面,以及

多个接触指,形成在所述第一表面中,所述多个接触指中的接触指具有 $50\mu\text{m}$ 至 $70\mu\text{m}$ 之间的长度,以及 $50\mu\text{m}$ 至 $70\mu\text{m}$ 之间的宽度;

至少两组的半导体裸芯,其堆叠在所述第一表面上,每组包括一个或多个半导体裸芯;以及

电耦接机构,用于将来自每组的半导体裸芯电耦接到所述单个接触指。

19. 如权利要求18所述的半导体装置,其中所述至少两组的半导体裸芯包括2个至6个之间的组,每组包括2个至4个之间的半导体裸芯。

20. 如权利要求18所述的半导体装置,其中所述电耦接机构包括键合到所述单个接触指的导电球机构。

## 包含垂直引线键合体的半导体装置

### 技术领域

[0001] 本申请涉及半导体装置,特别地,涉及包含垂直引线键合体的半导体装置。

### 背景技术

[0002] 对便携消费电子产品的需求的强劲增长驱动了对大容量储存装置的需求。诸如闪存存储器储存卡的非易失性半导体存储器装置变得广泛应用,以满足日益增长的对数字信息储存和交换的需求。它们的便携性、多功能性和坚固设计,以及它们的高可靠性和大容量,已经使这样的存储器装置理想地在各种电子装置中使用,包含例如数码相机、数码音乐播放器、视频游戏控制台、PDA和蜂巢电话。

[0003] 尽管已知许多封装配置,闪存存储器半导体装置总体上可以制造为封装体中系统(SIP)或多芯片模块(MCM),其中多个半导体裸芯被安装并互连到小足印衬底的上表面。衬底可以总体上包含刚性、电介质基部,其具有在一侧或两侧上蚀刻的导电层。裸芯堆叠体中的半导体裸芯通常电连接到衬底,使得多个键合引线从堆叠体延伸且在衬底上的单个接触指上的分开、离散位置彼此并排连接。已知在单独的接触指上以单行的分开位置形成这些并排引线键合体。还已知在单独的接触指上以分开、并排位置的阵列形成这些引线键合体,诸如例如两行引线键合体。

[0004] 不论是引线键合体的单行还是阵列,形成分开、并排引线键合体要求足够大的接触指面积,以容纳每个单独键合体。在始终存在的对增加给定形状因数的半导体封装体的储存容量的驱动力的前提下,期望最小化封装体中的半导体裸芯的大小。具有分开的引线键合体的接触指占据封装体中的宝贵空间,该空间本可用于增大封装体中的裸芯的大小。

### 发明内容

[0005] 在一个示例中,本技术涉及一种半导体衬底,包括:第一表面;以及多个接触指,形成在第一表面中,多个接触指各自配置为接收多个引线键合体,同时具有比容纳两个或更多个并排引线键合体所需面积更小的面积。

[0006] 在其他示例中,本技术涉及一种半导体装置,包括:衬底,包括:第一表面,以及多个接触指,形成在第一表面中;多个半导体裸芯;以及耦接到多个半导体裸芯的多个键合引线,来自多个半导体裸芯中的每一个的键合引线,其键合到多个接触指中的单个接触指,多个键合引线以垂直列键合到单个接触指。

[0007] 在另一示例中,本技术涉及一种半导体装置,包括:衬底,包括:第一表面,以及多个接触指,形成在第一表面中,多个接触指中的接触指具有 $50\mu\text{m}$ 至 $70\mu\text{m}$ 之间的长度和 $50\mu\text{m}$ 至 $70\mu\text{m}$ 之间的宽度;至少两个半导体裸芯的组,每个组包括一个或多个半导体裸芯;以及电耦接机构,用于将半导体裸芯从每个组电耦接到单个接触指。

### 附图说明

[0008] 图1是根据本技术的实施例的衬底和使用该衬底的半导体装置的总体制造工艺的

流程图。

[0009] 图2是根据本技术的实施例的制造工艺中的第一步骤处的半导体装置的衬底的侧视图。

[0010] 图3是图2的衬底的俯视图。

[0011] 图4是制造工艺根据本技术的实施例中的第二步骤处的半导体装置的衬底的侧视图。

[0012] 图5是图4的衬底的立体图。

[0013] 图6是根据本技术的实施例的安装在衬底上的若干半导体裸芯的侧视图。

[0014] 图7是图6的衬底的角部的放大部分图,示出在衬底的接触指上形成焊料凸块的引线键合劈刀。

[0015] 图8是图6的半导体裸芯和衬底的立体图。

[0016] 图9是根据本技术的实施例的安装在衬底上的若干半导体裸芯的侧视图。

[0017] 图10是图9的半导体裸芯和衬底的立体图。

[0018] 图11是根据本技术的实施例的安装在衬底上的若干半导体裸芯的侧视图。

[0019] 图12是图11的半导体裸芯和衬底的立体图。

[0020] 图13是根据本技术的实施例的安装在衬底上的若干半导体裸芯的侧视图。

[0021] 图14是图13的半导体裸芯和衬底的立体图。

[0022] 图15是根据本技术的实施例的安装在衬底上的若干半导体裸芯的侧视图。

[0023] 图16是图15的半导体裸芯和衬底的立体图。

[0024] 图17是根据本技术的实施例的安装在衬底上的若干半导体裸芯的侧视图。

[0025] 图18是图17的半导体裸芯和衬底的立体图。

[0026] 图19是根据本技术的实施例的若干垂直形成的引线键合体的放大拍摄图。

[0027] 图20是根据本技术的替代实施例的安装在衬底上的若干半导体裸芯的侧视图。

[0028] 图21是根据本技术的实施例的完成的半导体装置的侧视图。

[0029] 图22是根据本技术的其他实施例的衬底面板上的包含接触指和虚设接触指的若干衬底的立体图。

[0030] 图23是根据本技术的替代实施例的安装在衬底上的若干半导体裸芯的侧视图。

[0031] 图24是图23的半导体裸芯和衬底的立体图。

[0032] 图25是图23中所示的半导体裸芯和衬底的放大侧视图。

[0033] 图26是图23中所示的半导体裸芯和衬底的放大侧视图,还包含嵌入键合引线的焊料球。

[0034] 图27是根据图23中所示的方案替代方案的半导体裸芯和衬底的放大侧视图。

[0035] 图28是图23中所示的半导体裸芯和衬底的放大侧视图,还包含嵌入键合引线的一对焊料球。

[0036] 图29是根据本技术的其他实施例的半导体裸芯和衬底的放大侧视图。

[0037] 图30是图29中所示的半导体裸芯和衬底的放大侧视图,还包含焊料球顶部上的焊料凸块。

## 具体实施方式

[0038] 现将参考附图描述本技术,其在实施例中的涉及半导体装置,包含装置的衬底接触指上的引线键合体的垂直列。在衬底接触指上垂直地构建引线键合体允许接触指制造得更小,由此释放装置中的空间以用于更大的半导体裸芯,通孔栅栏(via fence)和/或其他部件。总体上,半导体裸芯安装在衬底上,并且电耦接到衬底,使得半导体裸芯的组可以具有延伸到衬底上的相同接触指的键合引线。通过以垂直列将这些引线键合到接触指,而不是接触指上的分开、并排引线键合体,接触指的面积可以减小。

[0039] 应当理解,本技术可以以许多不同的形式来实现,并且不应被解释为限于这里阐述的实施例。相反,提供这些实施例是为了使得本公开彻底和完整的,并将向本领域技术人员充分传达该技术。实际上,本技术旨在覆盖这些实施例的替代、修改和等同,其包括在如所附权利要求所限定的技术的范围和精神内。此外,在本技术的以下详细描述中,阐述了许多具体细节以便提供对本技术的彻底理解。然而,对于本领域普通技术人员将清楚的是,可以在没有这样的具体细节的情况下实践本技术。

[0040] 如本文中可能使用的,术语“顶”和“底”,“上”和“下”以及“垂直”和“水平”仅是示例性和说明性目的,并不意味着限制本技术的描述,因为所引用的项目可以在位置和取向上进行交换。同样,如本文所使用的,术语“实质上”、“大约”和/或“约”是指指定尺寸或参数可以在给定应用的可接受的制造公差内变化。在一实施例中,可接受的制造公差为给定尺寸的 $\pm 2.5\%$ 。

[0041] 现将参考图1的流程图和图2至图21的俯视图、侧视图和立体图解释本技术的第一实施例。尽管附图示出了单独半导体装置150或其部分,应理解,装置150可以与多个其他半导体装置一起在衬底面板上批量加工,以实现规模经济性。衬底面板上的装置150的行数和列数可以变化。

[0042] 用于制造半导体装置150的衬底面板开始于多个衬底100(再次,图2-21中示出一个这样的衬底)。衬底100可以是各种不同芯片载体介质,包含印刷电路板(PCB)、引脚框架或带式自动接合(TAB)带。在衬底100是PCB的情况下,衬底可以由芯102形成,如图2中所示。芯102可以由各种电介质材料形成,例如,聚酰亚胺层压体、包含FR4和FR5的环氧树脂、双马来酰亚胺三嗪(BT)等。芯可以具有40微米( $\mu\text{m}$ )至200 $\mu\text{m}$ 之间的厚度,虽然芯的厚度在替代实施例中可以变化到该范围之外。芯102在替代实施例中可以是陶瓷或有机的。

[0043] 在步骤200,导电层104和105可以形成在电介质芯102的暴露平坦表面上,如图2和图3的侧视图和俯视图中分别示出的。导电层104、105可以由以下材料形成:铜或铜合金、镀铜或镀铜合金、合金42(42Fe/58Ni)、铜镀钢,或其他金属和适于在衬底面板上使用的材料。导电层104、105可以具有约8 $\mu\text{m}$ 至40 $\mu\text{m}$ 的厚度,虽然层的厚度在替代实施例中可以变化到该范围之外。

[0044] 在步骤202,通孔、引脚和/或垫的导电图案形成在衬底100中并穿过衬底100。衬底100可被钻孔以限定贯通通孔106,其随后被镀覆和/或填充导电金属。然后电迹线108和接触垫或指110的导电图案可以形成在衬底100的顶和/或底主平坦表面112、114上。图3示出了包含形成在衬底100的第一主平坦表面112上的迹线108和接触指110的导电图案的示例。

[0045] 图中所示的通孔106、迹线108和接触指110的图案仅作为示例,并且衬底100在其他实施例中可以包含更多或更少的通孔、迹线和/或接触指,并且他们在其他实施例中可以

在不同位置。衬底100的顶和/或底表面上的导电图案可以由各种已知工艺形成,包含例如各种光刻法工艺。

[0046] 再次参考图1,可以接下来在步骤204检查衬底100。该步骤可以包含自动光学检查(AOI)。一经检查,可以在步骤206将阻焊掩模118施加到衬底的上表面和/或下表面上并蚀刻,如例如在图3、图4和图5的俯视图、侧视图和立体图分别示出的。如例如图4和图5中可见,阻焊掩模可以在接触指110处被蚀刻,以在每个接触指110周围产生可称为窗的结构。在实施例中,窗(和通过窗暴露的接触指110)可以具有50 $\mu\text{m}$ 至70 $\mu\text{m}$ 的长度和/或宽度,诸如例如55 $\mu\text{m}$ 。在实施例中,通过阻焊掩模暴露的接触指可以是正方形的,但接触指在其他实施例中可以是长方形(大于宽度的长度)、圆形或卵形。

[0047] 在施加阻焊掩模之后,接触指110和要焊接在导电图案上的任何其他蚀刻的区域可以在步骤208中在已知的电镀或薄膜沉积工艺中例如用Ni/Au、合金42等镀覆。衬底100可以接下来在步骤210经受运行测试,以确保衬底100正确工作。在步骤212,衬底可以被视觉检查,包含例如自动视觉检查(AVI)和最终视觉检查(FVI),以检查污染、划痕和变色。以上步骤中的一个或多个在其他实施例中可以省略或以不同顺序进行。

[0048] 上述衬底100可以具有范围在0.05mm与0.3mm之间的厚度,虽然衬底100在其他实施例中可以具有其他厚度。在上述实施例中,衬底100是双层衬底(夹在电介质层上的两个导电层)。在其他实施例中,衬底100可以包含更多层,诸如例如四层衬底(散布在三个电介质层周围的四个导电层)。

[0049] 假设衬底100通过检查,无源部件120(图4和图5)可以接下来在步骤214贴附到衬底100。一个或多个无源部件可以包含例如一个或多个电容器、电阻器和/或电感器,虽然也设想其他部件。无源部件120仅作为示例示出,并且数目、类型和位置在其他实施例中可以变化。

[0050] 在步骤218,控制器裸芯122可以接下来诸如通过控制器裸芯122的下侧上的裸芯粘贴膜(DAF)层贴附到如例如图4和图5中所示的衬底100。控制器裸芯122可以例如为ASIC半导体芯片,但在其他实施例中可以是其他类型的半导体裸芯。在一个这样的其他实施例中,裸芯122可以例如是AI(人工智能)半导体芯片,其用于针对储存在存储器裸芯上的数据实现人工智能过程(以下解释)。

[0051] 控制器裸芯122可以使用键合引线124电耦接到衬底100,虽然可以使用其他方法,诸如倒装芯片接合。键合引线124的数目仅作为示例示出,并且在其他实施例中可以存在更多的键合引线。键合引线在其他实施例中可以延伸离开控制器裸芯122的一侧、两侧(如所示),三侧或全部四侧。

[0052] 在步骤220,第一组一个或多个半导体裸芯125可以安装在衬底100上,如图6和图7的侧视图和立体图中所示。尽管四个半导体裸芯示出为在第一组中(和以下讨论的后续组),但应理解,半导体裸芯125的组中的每一个可以包含其他数目的半导体裸芯,包含例如1、2、8、16和32个半导体裸芯。在其他实施例中每个组中可以存在其他数目的裸芯。半导体裸芯125可以例如是存储器裸芯,诸如2D NAND闪速存储器或3D BiCS(位成本规模化)、V-NAND或其他3D闪速存储器,但可以使用其他类型的裸芯125。这些其他类型的半导体裸芯包含但不限于诸如ASIC的控制器裸芯,或诸如SDRAM、DDR SDRAM、LPDDR和GDDR的RAM。

[0053] 第一组(多个)半导体裸芯125可以通过间隔体126间隔在衬底100的表面112上方,

以为控制器裸芯122和任何键合引线124留下空间。间隔体126的特定布置在不同实施例中可以变化。裸芯125可以包含DAF层,以彼此贴附并贴附到间隔体126的上表面。作为一个示例,半导体裸芯125和控制器裸芯122上的DAF层可以被固化到B阶段,以将裸芯初步彼此贴附、初步贴附到衬底和间隔体,并且随后固化到最终C阶段,以将裸芯122、125永久贴附在半导体装置150内。

[0054] 在多个半导体裸芯125被包含在组中的情况下,半导体裸芯125可以以各种配置上下叠置。在一个示例中,裸芯堆叠为偏移阶梯配置,以形成如例如图6和图7中所示的裸芯堆叠体。在这样的配置中,裸芯堆叠体中的每个半导体裸芯上的接合垫保留暴露并对引线键合可接入。

[0055] 在步骤224,第一组中的半导体裸芯125可以彼此电互连并且电互连到衬底100的接触指110。根据本技术的方面,来自多个半导体裸芯125的组的引线键合体被使用接触指上的一系列垂直地构建的引线键合体键合到单个接触指。在该过程的第一步骤中,球凸块130可以沉积在接触指110上,如图6-8中所示。具体参考图8,使用热压(例如,在150°C)和/或超声能(例如,在120kHz),引线键合劈刀132可以将离散量的金属熔化并沉积到接触指110上,然后将球展平并形成粘附到接触指110的球凸块130。球凸块130可以由金形成,但可以由其他材料形成,包含铜、银、铝和诸如钯-银的合金。沉积在接触指110上的第一球凸块130可以例如在阻焊掩模窗上方提供键合表面(在球凸块的顶部)。

[0056] 接下来,第一组中的半导体裸芯125的第一集合(例如,左边缘上)可以被彼此引线键合且在衬底100上引线键合到具有球凸块130的接触指110。在实施例中,引线键合体可以使用所谓凸块上球针脚(ball stitch on bump)或相隔针脚(stand-off stitch)技术形成。在该技术中,如图9和图10所示,引线键合劈刀132可以在最底部裸芯(例如,在第一裸芯125的左侧的垫125a上)的第一裸芯键合垫上形成球。劈刀然后可以放出引线并在接触指110a上对应的球凸块130顶部形成针脚键合体,从而形成键合引线134。劈刀可以断开引线,上移并在堆叠体中的第二裸芯的第一裸芯键合垫上形成球(例如,在第二裸芯125的垫125b上)。劈刀然后可以放出引线并在垫125a上形成的引线键合体顶部形成针脚键合体,从而形成下一键合引线134。

[0057] 该工艺在裸芯堆叠体继续向上,连接堆叠体中的裸芯125的具有相同功能的全部对应的裸芯键合垫。该工艺然后跨裸芯堆叠体重复,在接触指上沉积球凸块130,并且然后在堆叠体向上键合对应的裸芯键合垫,直到全部裸芯的接触指110和接合垫彼此键合,如图10所示。应理解,键合引线134可以通过其他键合技术键合在球凸块130上,以将对应的裸芯键合垫彼此电连接且电连接到衬底100。

[0058] 步骤220和224的上述工艺可以被重复,以将附加组的裸芯添加并电连接到半导体装置150。根据本技术的方面,衬底100上的新的组的裸芯与接触指110之间的每个电耦接直接形成在之前形成的电耦接的顶部上,使得接触指110上的引线键合体以单个纵列(file column)垂直地向上构建。此概念将在以下关于图11-18更详细解释。

[0059] 图11和图12的侧视图和立体图示出了安装在第一组的顶部上的第二组的半导体裸芯。第二组的裸芯可以具有与第一组相同的阶梯偏移,第一组和第二组中的最底部裸芯的前边缘在参考平面R中彼此对齐。引线嵌入膜(WEF)层136可以施加在相邻组的裸芯之间,以允许为离开下面的组中的顶部裸芯的键合引线134留出空间。



[0060] 第二球凸块130还可以直接施加在每个接触指110上的现有针脚键合体和球凸块130的顶部上。第二球凸块130可以与第一球凸块130相同的方式施加。现在参考图13和图14,键合引线140然后可以如以上关于键合引线134所描述地形成,以将第二组的半导体裸芯125彼此电耦接且电耦接到衬底100。从第二组的最底部裸芯延伸的键合引线140可以被直接针脚键合在第二球凸块130的顶部上。

[0061] 图15和图16是示出安装在第二组的顶部上的另一(第三)组半导体裸芯125的侧视图和立体图。第三组裸芯被提供有相同阶梯偏移,并且三组中的每一组中的最底部裸芯具有与参考平面R对齐的前边缘。第三组裸芯可以通过WEF层136与第二组的裸芯分开。

[0062] 第三球凸块130还可以直接施加在每个接触指110上的现有针脚键合体和球凸块130的顶部上。第三球凸块130可以以与第一和第二球凸块130相同的方式施加。键合引线142然后可以如上述形成,以将第三组半导体裸芯125彼此电耦接且电耦接到衬底100。从第三组的最底部裸芯延伸的键合引线142可以被直接针脚键合在第三球凸块130的顶部上。

[0063] 图17和图18是示出安装在第三组的顶部上的另一(第四)组半导体裸芯125的侧视图和立体图。第四组裸芯被提供有相同阶梯偏移,并且四组中的每一组中的最底部裸芯具有与参考平面R对齐的前边缘。第四组裸芯可以通过WEF层136与第三组裸芯分开。

[0064] 第四球凸块130还可以以垂直列直接施加在每个接触指110上的现有针脚键合体和球凸块130的顶部上。第四球凸块130可以以与第一、第二和第三球凸块130相同的方式施加。键合引线144然后可以如上述形成,以将第四组半导体裸芯125彼此电耦接且电耦接到衬底100。从第四组的最底部裸芯延伸的键合引线144可以被直接针脚键合在第四球凸块130的顶部上。

[0065] 如例如如图17和图18中所示,从不同半导体裸芯125的组去往相应的接触指110的多个连接以单个垂直列构建,由此最小化接触指110上引线键合体的总足印。在实施例中,引线键合体的总足印可以是单个球键合体的面积,其在实施例中可以具有50 $\mu\text{m}$ 至55 $\mu\text{m}$ 的直径,诸如例如52.4 $\mu\text{m}$ 。从而,如上所述,接触指110的大小可以相对于常规接触指减小,在常规接触指的情况下,每个键合引线具有单个接触指上的其自身的分开、并排的连接。作为一个示例,相对于常规接触指,提供55 $\mu\text{m}$  x 55 $\mu\text{m}$ 的接触指提供了长度上的26%减小和面积上的33%减小。作为另一示例,相对于具有成直线的四个离散引线键合体的常规接触指,提供55 $\mu\text{m}$  x 55 $\mu\text{m}$ 的接触指提供长度上的80%减小和面积上的80%的减小。

[0066] 本技术的特征是最小化接收多个引线键合体的接触指的面积,其中引线键合体可以包括球凸块和针脚键合体。如提到的,球凸块可以具有55 $\mu\text{m}$ 的足印直径,导致2376 $\mu\text{m}^2$ 的面积。其上可以形成多个这样的球凸块的接触指可以具有55 $\mu\text{m}$ 的长度和宽度,导致3025 $\mu\text{m}^2$ 的面积。从而,本技术允许单个接触指上的多个球凸块,其中接触指的总面积比单个球凸块大的面积小于单个球凸块的面积的27.3%,或小于单个球凸块的面积的28%。

[0067] 这样的接触指小于之前已知的接收多个引线键合体的接触指。例如,接收两个引线键合体的常规接触指必须具有引线键合体的至少两倍的面积,因为那些引线键合体通常彼此并排形成在接触指上。减小接收多个引线键合体的接触指的面积释放了衬底上的宝贵空间。释放的空间可以用于更大的半导体裸芯,其进而提供在不增大半导体装置的总体形状因数的情况下更大的储存容量的显著优势。替代地,释放的空间可以用于增强半导体装置的性能的特征。例如,释放的空间可以用于一个或多个通孔栅栏,其为通孔的行,用于改

善部件之间的电隔离,否则将通过电磁场耦合产生噪声和串扰。在其他实施例中,释放的空间可以用于其他目的。

[0068] 目前,球凸块制造为 $50\mu\text{m}$ 至 $55\mu\text{m}$ 的直径,从而限定接触指的最小尺寸。可以设想,球凸块未来制造得更小。从而,例如,在 $40\mu\text{m}$ 至 $50\mu\text{m}$ 的直径的球凸块变得可用的情况下,根据本技术的接触指可以被提供有 $40\mu\text{m}$ 至 $50\mu\text{m}$ 的长度和/或宽度。在例如 $30\mu\text{m}$ 至 $40\mu\text{m}$ 的直径的球凸块变得可用的情况下,根据本技术的接触指可以被提供有 $30\mu\text{m}$ 至 $40\mu\text{m}$ 的长度和/或宽度。

[0069] 应理解,在其他实施例中,半导体裸芯的组的数目可以大于或小于四,包含例如2、3、5和6组。其他数目的组是可能的。图19示出了接触指110上的实际垂直列146的放大的拍摄图。列146由六个球凸块130和六个针脚键合体148构成,其来自延伸到六个堆叠的半导体裸芯的组的键合引线(例如,键合引线134)。

[0070] 在上述实施例中,裸芯键合垫提供在半导体裸芯125的一侧上,并且全部键合引线延伸离开裸芯堆叠体的单侧。在其他实施例中,诸如图20中所示,相邻组的裸芯可以在相反方向上成阶梯,键合引线154延伸离开裸芯堆叠体的两侧。在这样的实施例中,衬底100可以包含衬底的相对边缘上的接触指110。在这样的实施例中,由球凸块130和针脚键合体构成的垂直列146可以形成在衬底100的两个边缘处的接触指中的每一个上。图20中所示的实施例包含具有延伸离开半导体装置150的第一边缘的引线键合体的两组裸芯,以及具有延伸离开半导体装置150的第二相对边缘的引线键合体的两组裸芯。应理解,在其他实施例中,该实施例可以包含更多或更少数目的组。

[0071] 在步骤228中并如图21所示,在将裸芯125的组彼此电连接并与衬底100电连接之后,半导体装置150可以包封在模塑料160中。模塑料160可以包含例如固体环氧树脂、酚醛树脂、熔融石英、晶体石英、碳黑和/或金属氢氧化物。可设想来自其他制造商的其他模塑料。模塑料可以通过各种已知工艺施加,包含通过压缩成型、FFT(自由流薄)成型、转送成型或注射成型技术。

[0072] 在步骤230,焊料球162可以在衬底100的下表面114上贴附到接触指110,如图21所示。焊料球162可以用于将半导体装置150焊接到主机装置,诸如印刷电路板。焊料球162可以在半导体装置150被用作平面栅格阵列(LGA)封装体的实施例中省略。在包封和形成焊料球162(包含的情况下)之后,半导体装置可以在步骤232中被从衬底面板单一化,以形成图21中所示的完成的半导体装置150。

[0073] 图1-21涉及通过以单个垂直列形成全部引线键合体来最小化衬底上的接触指的大小的第一实施例。在其他实施例中,图22-30涉及最小化接收多个引线键合体的接触指衬底的面积。图22是示出衬底面板300的上表面的部分的立体图。面板300包含由第一禁入区域306和第二禁入区域308分开的衬底302的阵列,其可以彼此正交。该实施例还包含与每个接触指310配对的若干虚设接触指312。

[0074] 每个衬底302包含若干接触指310,其可以与上述接触指110在大小和构造上类似。在图22中所示的实施例中,虚设接触指312可以在禁入区域306中,即,与衬底302包含接触指310的边缘相邻的禁入区域。

[0075] 图23和图24是使用图22所示的衬底302构建的半导体装置350的侧视图和立体图。尽管示出了单个半导体装置350,但应理解,图23和图24的装置350是在所示的制造阶段的

这样的装置350的面板300的一部分。除以下提出的区别之外，图23和图24的半导体装置350在组成和构造上相似于图13和图14中所示的半导体装置150。如图13和图14的装置150，装置350可以包含安装到衬底302的无源部件120和控制器裸芯122，以及通过间隔体126安装在控制器裸芯122上方的两个半导体裸芯125的组。两组裸芯125可以安装为上述阶梯状、偏移配置，两组的最底部裸芯具有在参考平面R中对齐的前边缘。尽管每组示出为具有四个半导体裸芯125，但组在其他实施例中可以具有更多或更少的裸芯。裸芯的组可以由WEF层136分开。

[0076] 除还包含如上所述的禁入区域306中的虚设接触指312之外，衬底302可以在构造上相似于上述衬底100。如图23和图24以及图25和图26的放大部分侧视图所见，可以提供键合引线320以将第一（下）组的裸芯125的裸芯键合垫彼此电耦接且电耦接到衬底302的接触指310。引线键合体可以由球键合技术形成，其中球例如沉积在第一组中的最底部裸芯的第一裸芯键合垫上。然后，引线键合劈刀放出引线并在第一接触指310上形成针脚键合体。然后，引线键合劈刀继续沿第一组的堆叠体向上，并且然后跨过堆叠体。在实施例中，接触指310不具有初始沉积在其上的球凸块，但可以设想，它们可以包含初始的球凸块，并且针脚键合体如上所述形成在球凸块的顶部上。

[0077] 可以提供键合引线324以将第二（上）组的裸芯125的裸芯键合垫彼此电耦接且电耦接到衬底302的虚设接触指312。具有引线324的引线键合体可以以与引线320相同的方式形成。在实施例中，虚设接触指312不具有初始地沉积在其上的球凸块，虽然可以设想，它们可以包含初始球凸块，并且针脚键合体如上所述形成在球凸块的顶部上。

[0078] 在实施例中，在第二组中的最底部裸芯125与虚设接触指312之间形成引线连接时，线环直接经过接触指310附近或恰在其上方，如图25和图26所示。引线键合技术允许引线随着被从引线键合劈刀放出而弯曲，使得引线324可以向下朝向接触指310延伸，并且然后转向朝向虚设接触指312，在该处形成键合体。

[0079] 现参考图26，一旦使用键合引线320和324形成引线键合体，可以将键合球330沉积在衬底302的每个接触指310上。引线320和324两者随着键合球330的形成都被嵌入键合球330内，将引线320和324彼此固定并电耦接且固定并电耦接到相应的接触指310。键合球330可以例如为焊料合金，包含例如锡/银/铜合金，锡/银合金，锡/铅合金，金/锡合金，铟/锡合金或锡/铋合金。可设想到其他材料。

[0080] 键合球可以通过各种方法施加，包含例如通过激光合金球喷射。这样的工艺是已知工艺，由例如德国瑙恩的Pac Tech公司 (Packaging Technologies GmbH) 进行。然而，总体上，工艺涉及随着由劈刀内的激光回流焊料球而从劈刀喷射焊料球。一旦由激光加热，焊料球在键合引线320、324周围熔化并到接触指310上。已经发现激光球喷射工艺具有以下方面的优点：最小化金属间化合物形成的负面效应，和最优化接触指与键合引线的原子扩散。然而，其他工艺可以用于施加键合球。

[0081] 一旦引线320、324已经由键合球330键合到接触指310，半导体装置350可以如上所述被包封在模塑料160中，并且然后沿着切割线336单一化，其将虚设接触指312从完成的半导体装置350分割。

[0082] 如提到的，裸芯组的数目在其他实施例中可以大于二。在这样的实施例中，如果需要，可以将多于一个键合球施加到接触指，以嵌入全部引线键合体。这样的实施例在图27和

图28中示出。三组裸芯125被键合到衬底302,第一(最低)组具有键合到接触指310的键合引线320。第二组和第三组裸芯分别具有键合引线324和338,其键合到虚设接触指312。如上,键合引线324、338可以具有低的轮廓(low profile),直接经过接触指310附近或恰在其上方。

[0083] 一旦引线324、338被键合到虚设接触指312,可以将键合球330施加于接触指310,嵌入键合引线320、324和338并将它们键合到接触指310。如所示,键合球330可以上下叠置,直到键合引线被嵌入。在其他实施例中,多于两个键合球可以上下叠置。之后,装置350可以被包封在模塑料160中,并且被沿着切割线336单一化,将虚设接触指从装置350分割。如上,半导体装置350提供接触指,其键合多个键合引线的同时具有小足印。

[0084] 图29和图30示出了根据本技术的又一实施例的半导体封装体350。图29和图30的半导体装置380在组成和构造上相似于图13和图14中所示的半导体装置150,除使用键合球将键合引线耦接到接触指,如以上关于图27和图28所讨论。然而,在图29和图30的实施例中,键合引线不嵌入键合球内。在这样的实施例中,虚设接触指可以省略,并且可以使用以上关于图1-21所描述的衬底100。

[0085] 特别地,参考图29的放大侧视图,在第一(下)组裸芯125安装在衬底100上之后,键合引线362的第一集合可以连接在第一组中的裸芯与接触指之间。键合体可以通过球键合技术形成,包括:在最底部裸芯的第一裸芯键合垫上沉积球,放出引线,以及针脚键合到第一接触指上。引线键合可以继续向上并跨过第一组中的裸芯。之后,键合球364可以在接触指110上沉积在针脚键合体的顶部上,并且允许其硬化(在室温下或在固化工艺中)。

[0086] 接下来,参考图30放大侧视图,在第二(上)组裸芯125安装在第一组裸芯上之后,键合引线366的第二集合可以连接在第二组中的裸芯与接触指110之间。根据该实施例,球凸块368可以沉积在键合球364的顶部上。之后,引线键合劈刀可以在最底部裸芯的第一裸芯键合垫上沉积球,放出引线,并且针脚键合到球凸块364上。引线键合可以然后以相同方式继续向上并跨过第二组中的裸芯。

[0087] 一旦完成,半导体装置380可以被如上述包封和单一化。如上,半导体装置380提供接触指,其键合多个键合引线的同时具有小足印。在实施例中,图29-30的接触指110可以具有50 $\mu\text{m}$ 至70 $\mu\text{m}$ 的长度和/或宽度,例如55 $\mu\text{m}$ 。

[0088] 出于说明和描述的目的,已经给出了该技术的前述详细描述。并不旨在穷举或将技术限制为所公开的精确形式。根据以上教导,许多修改和变化是可能的。选择所描述的实施例是为了最好地解释该技术的原理及其实际应用,从而使本领域的其他技术人员能够在各种实施例中以适合预期的特定用途的各种修改来最好地利用该技术。旨在通过所附权利要求来限定本技术的范围。

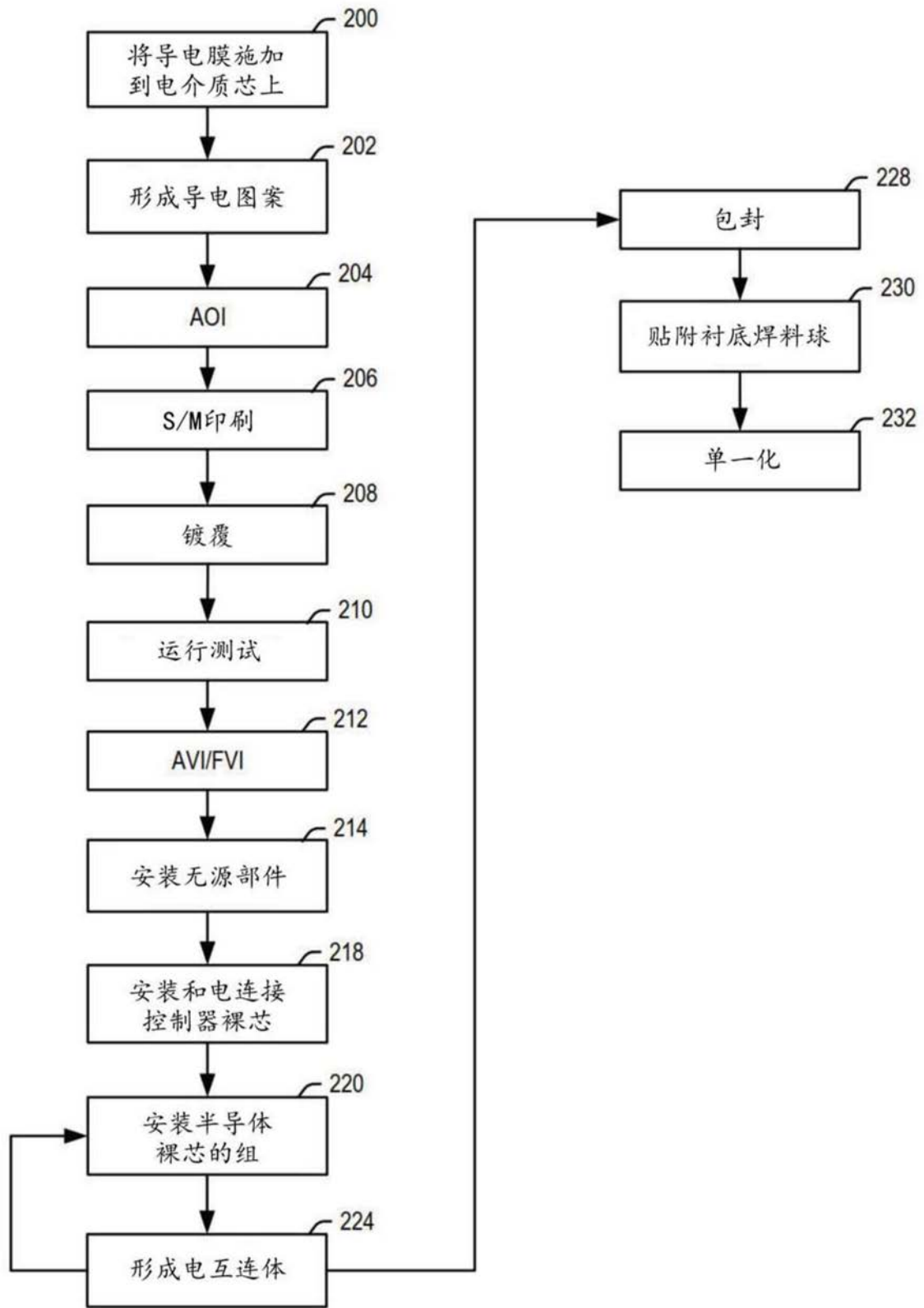


图1

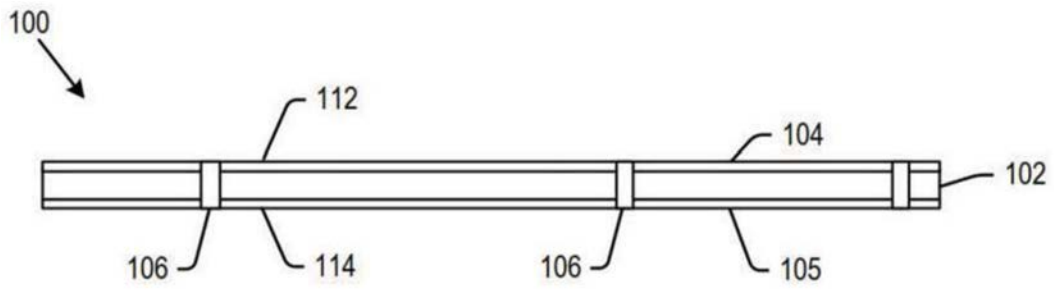


图2

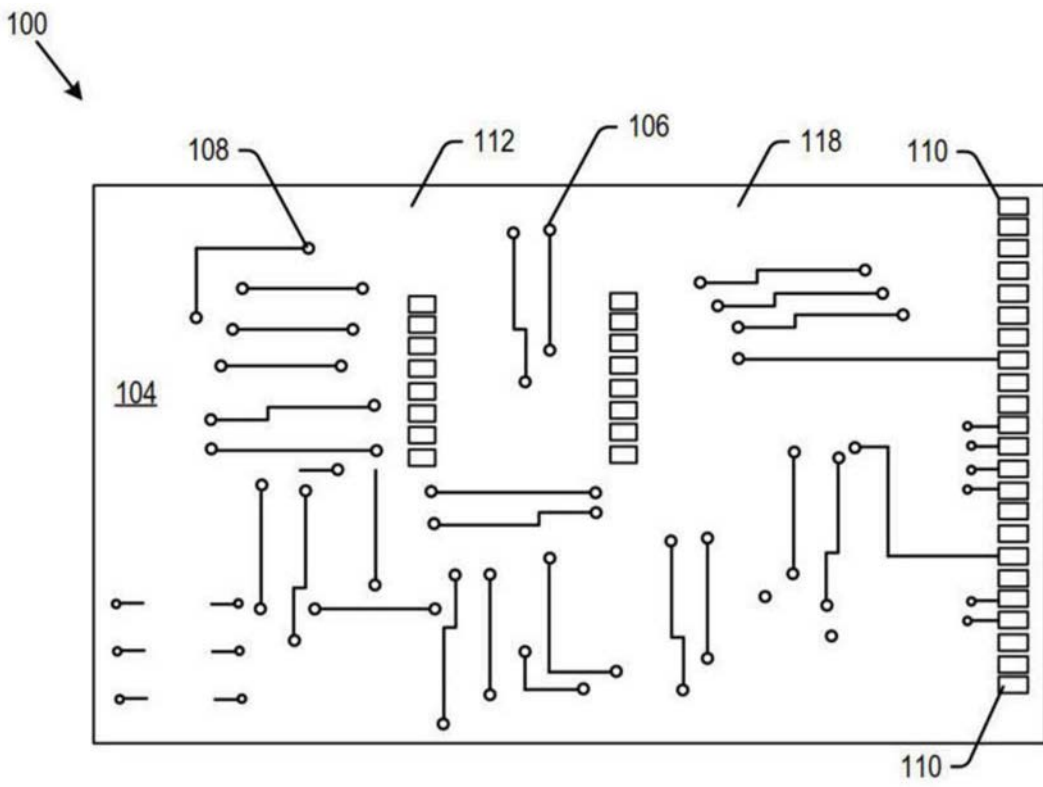


图3

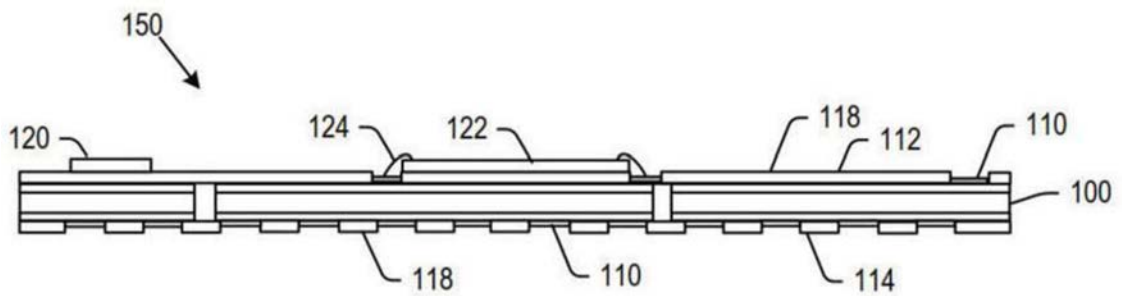


图4

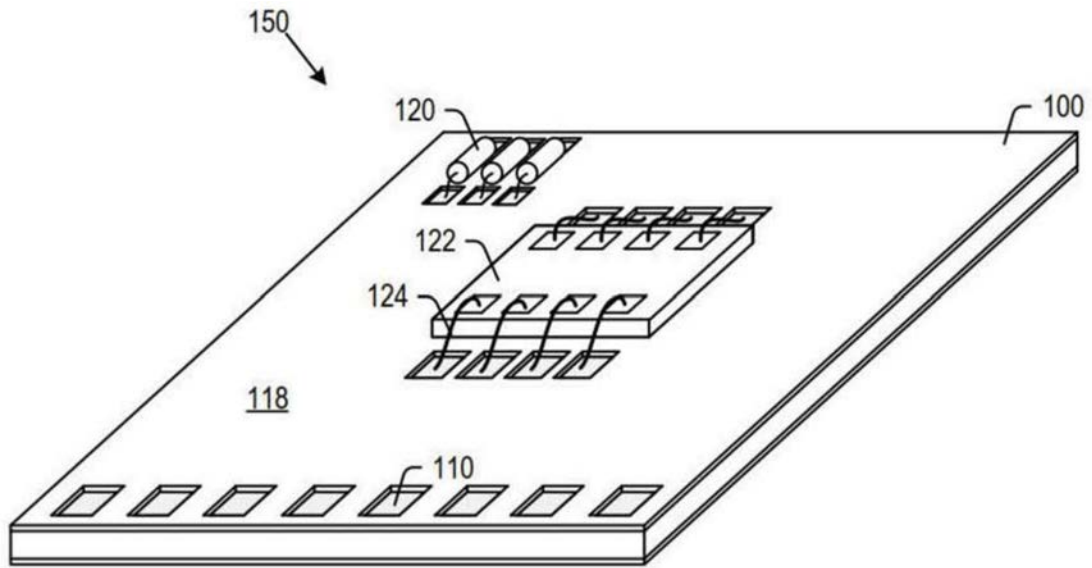


图5

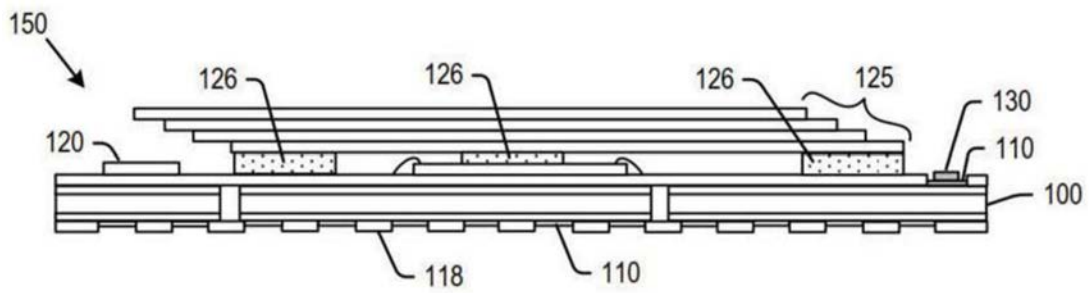


图6

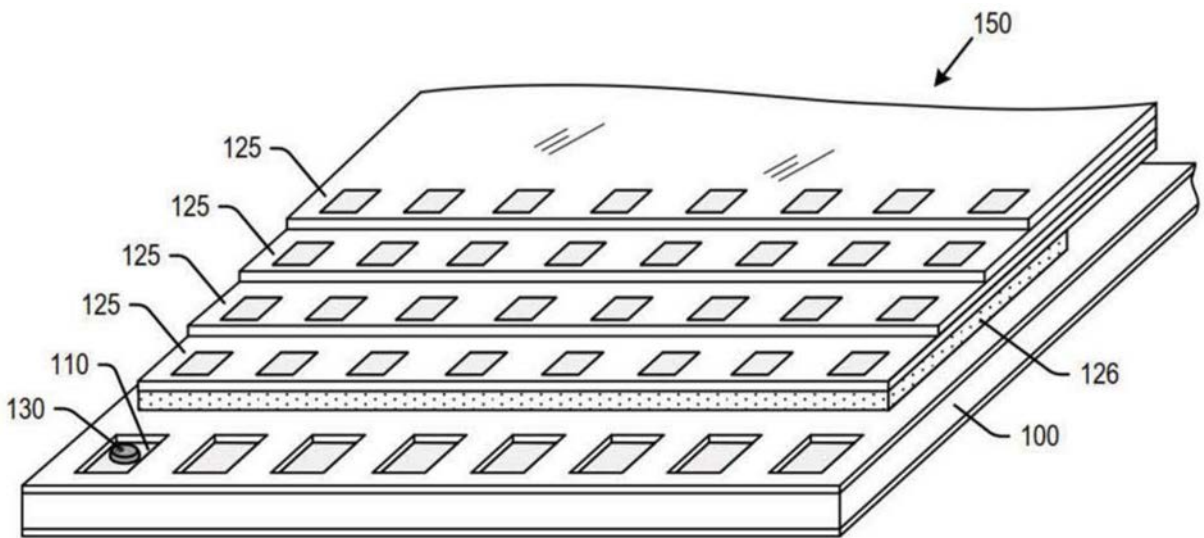


图7

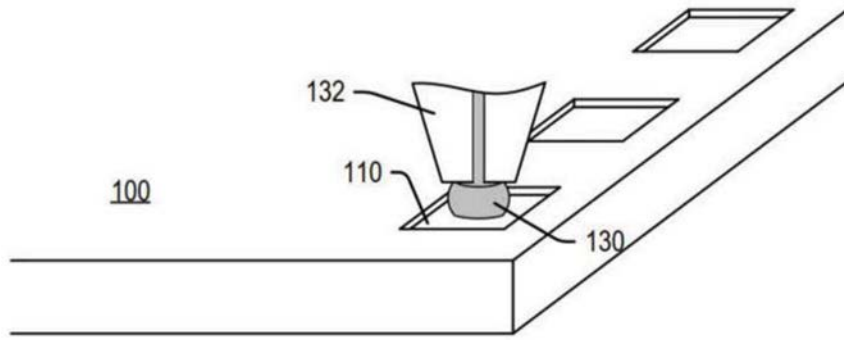


图8

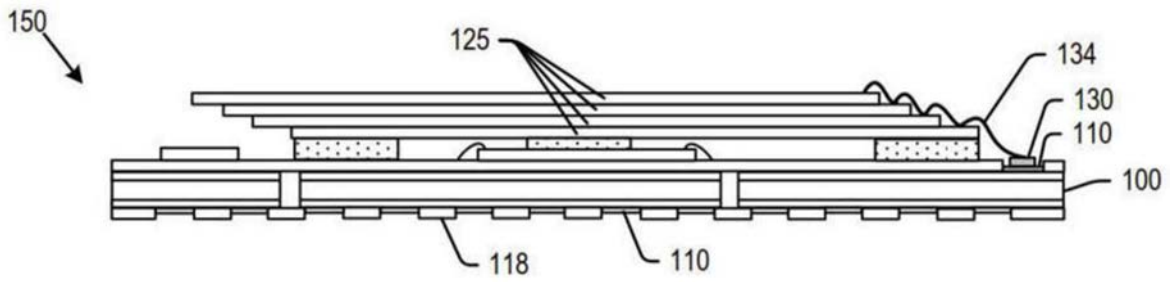


图9

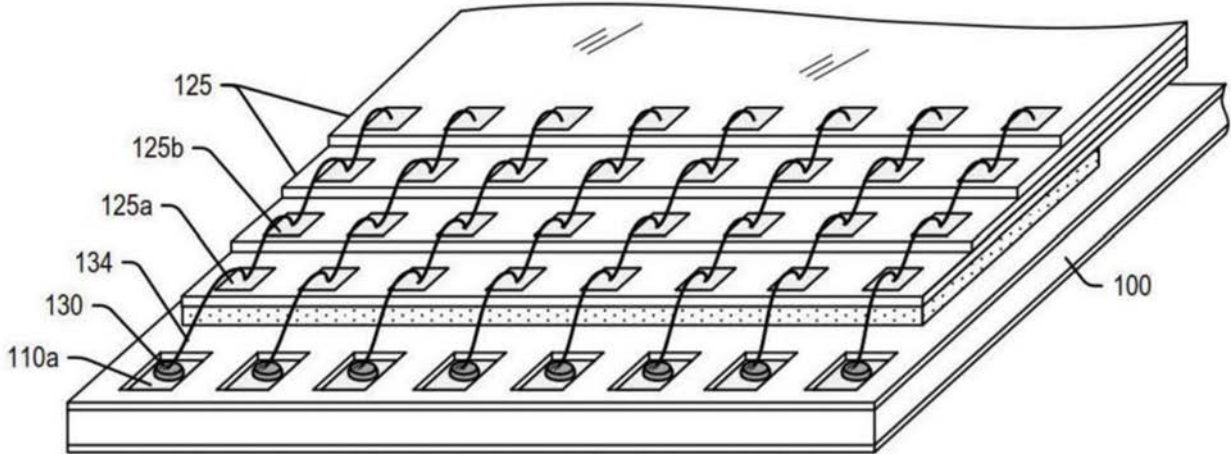


图10



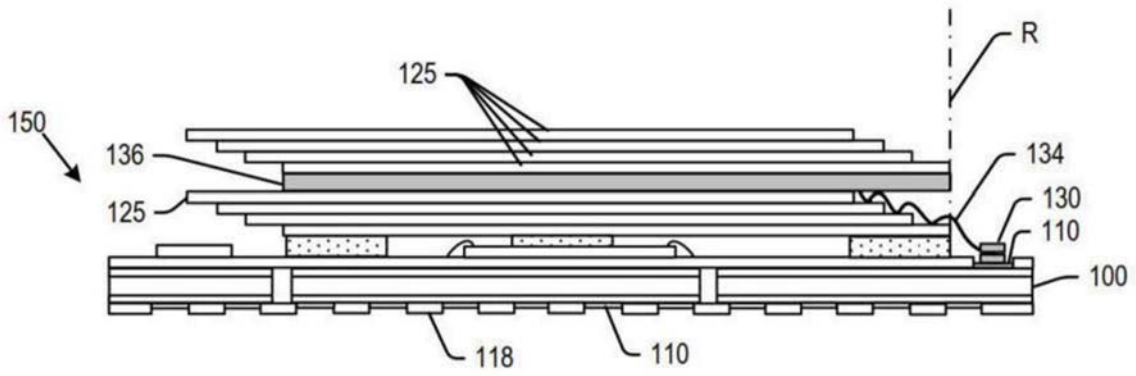


图11

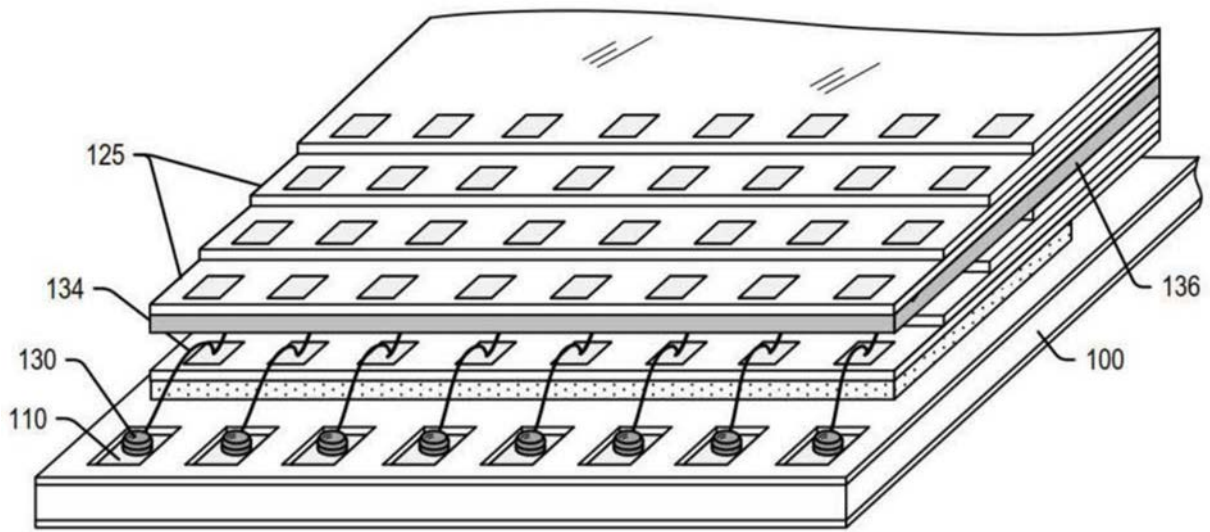


图12

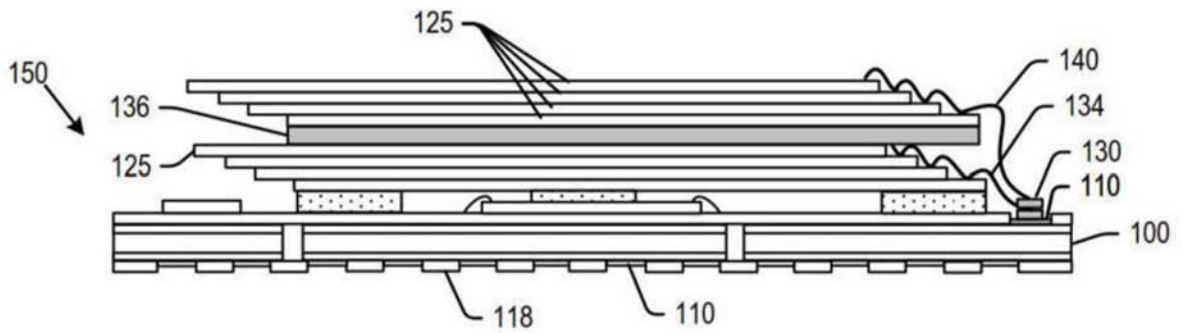


图13

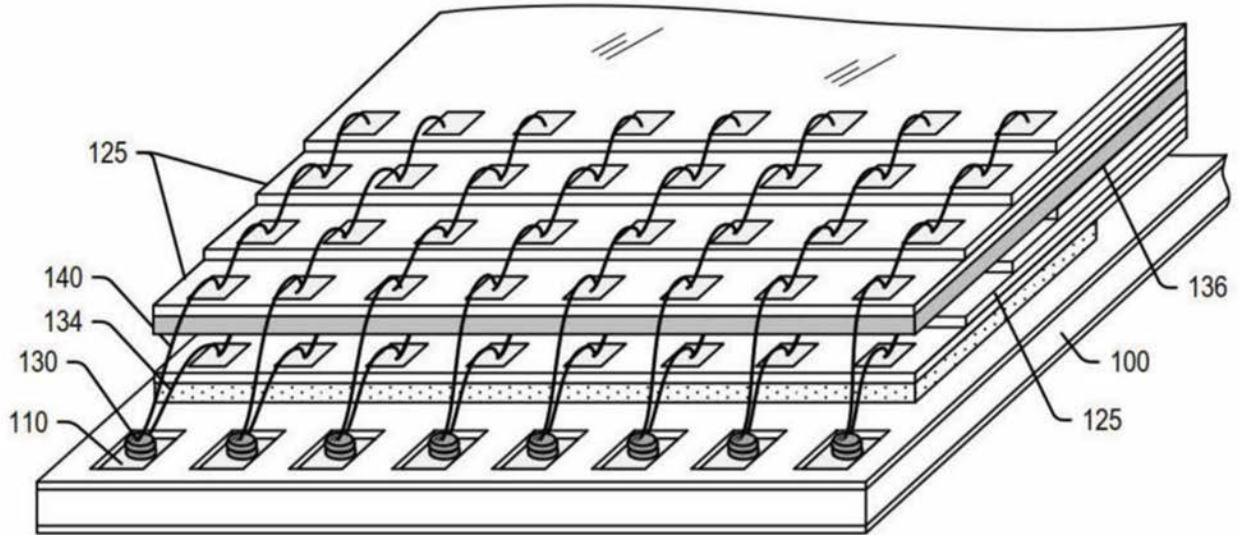


图14

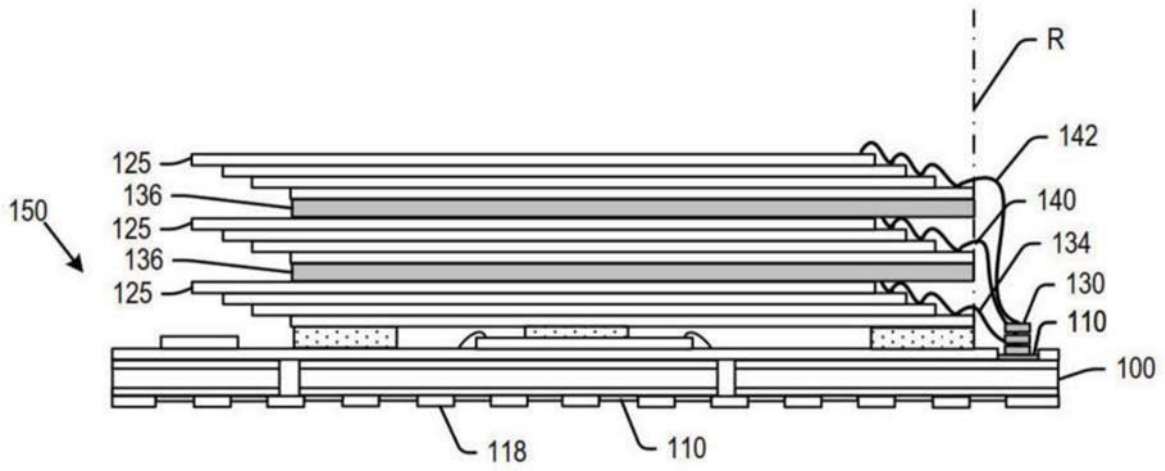


图15

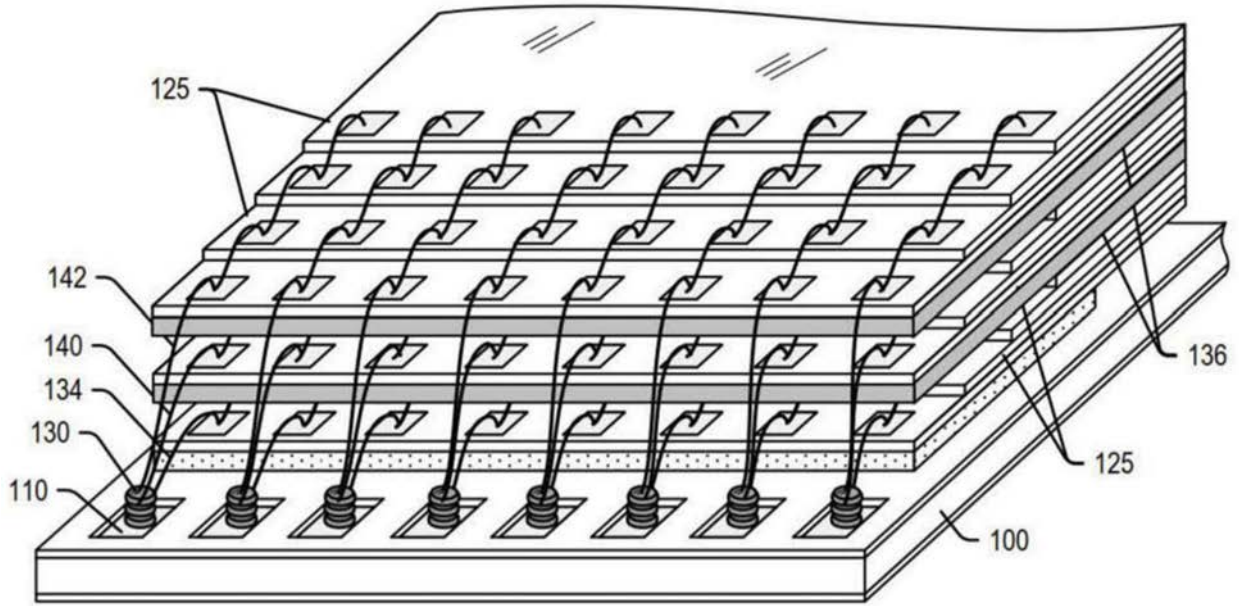


图16

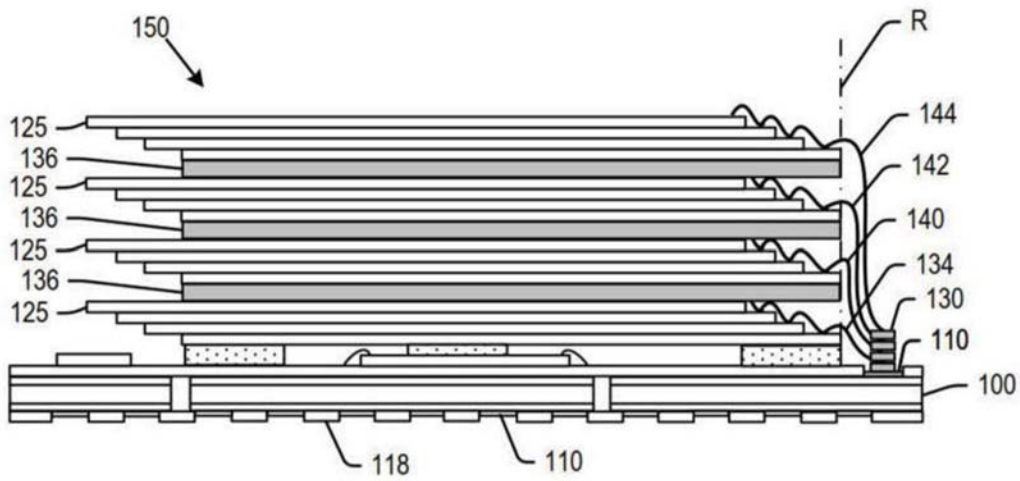


图17

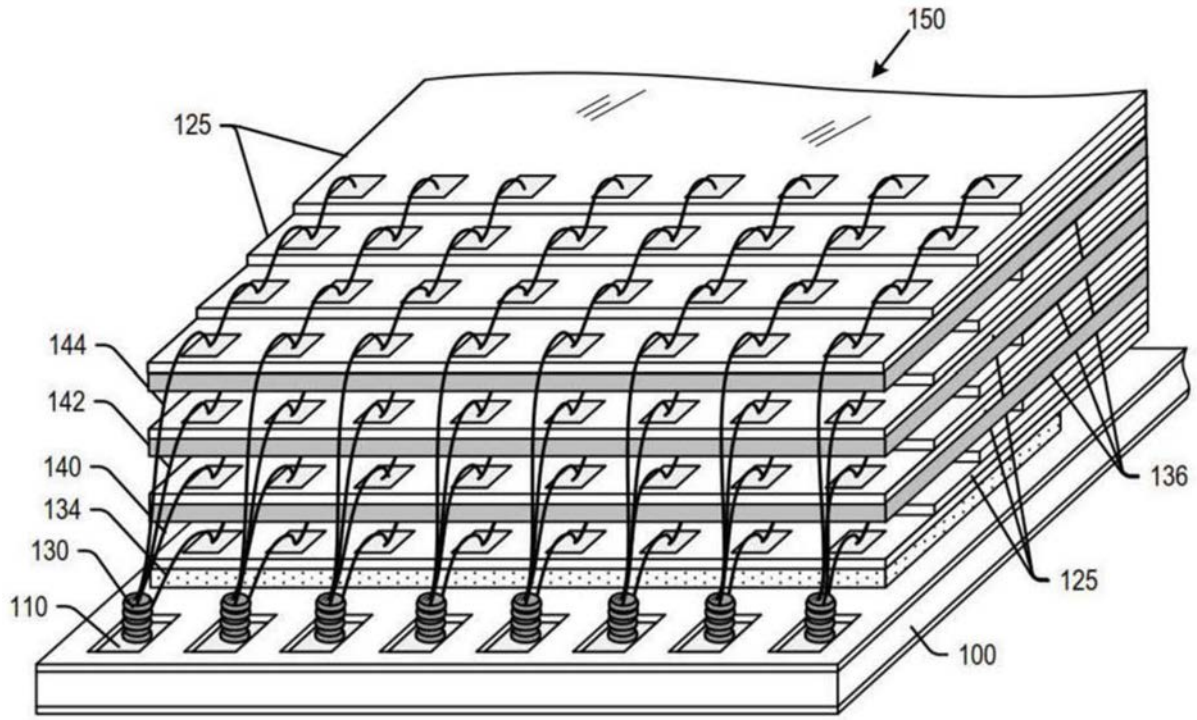


图18

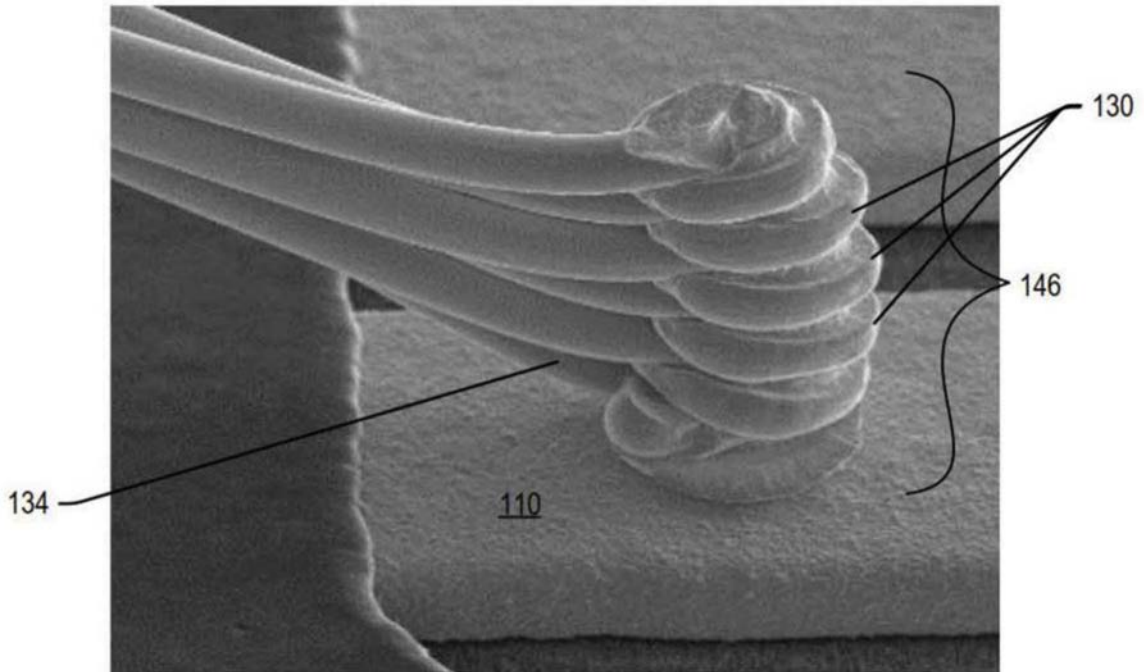


图19

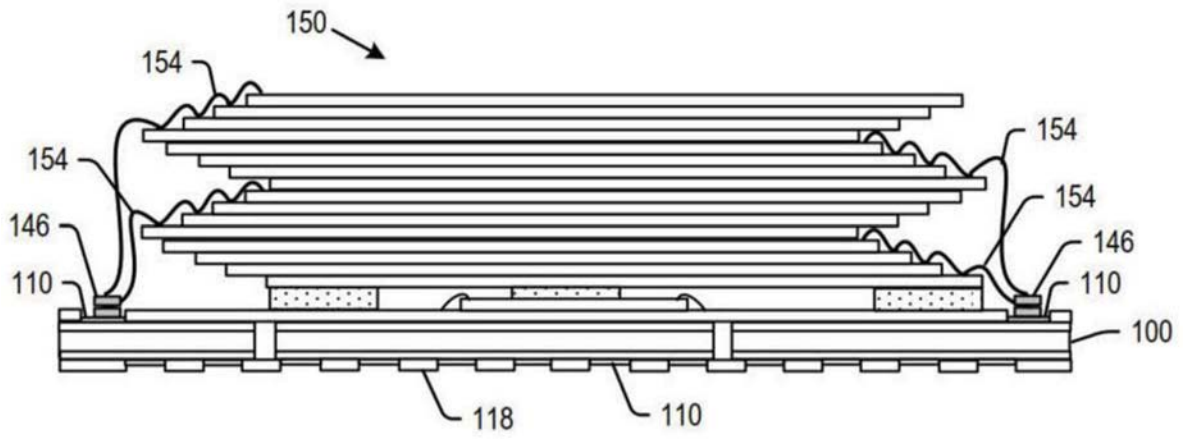


图20

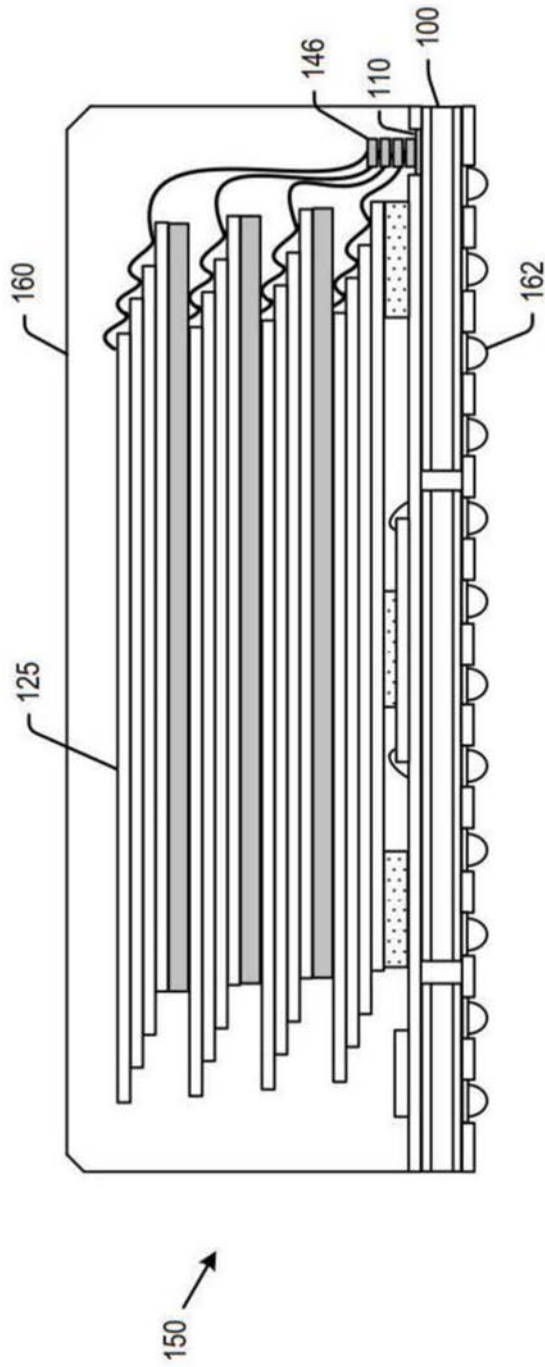


图21

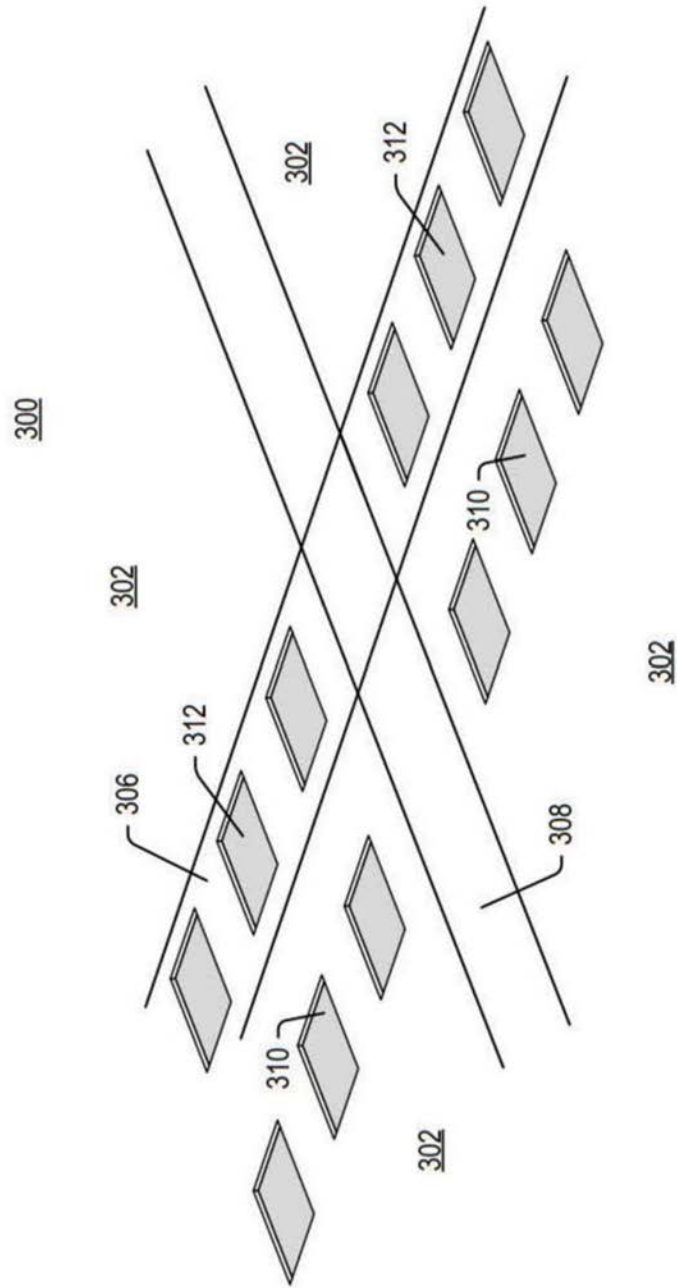


图22

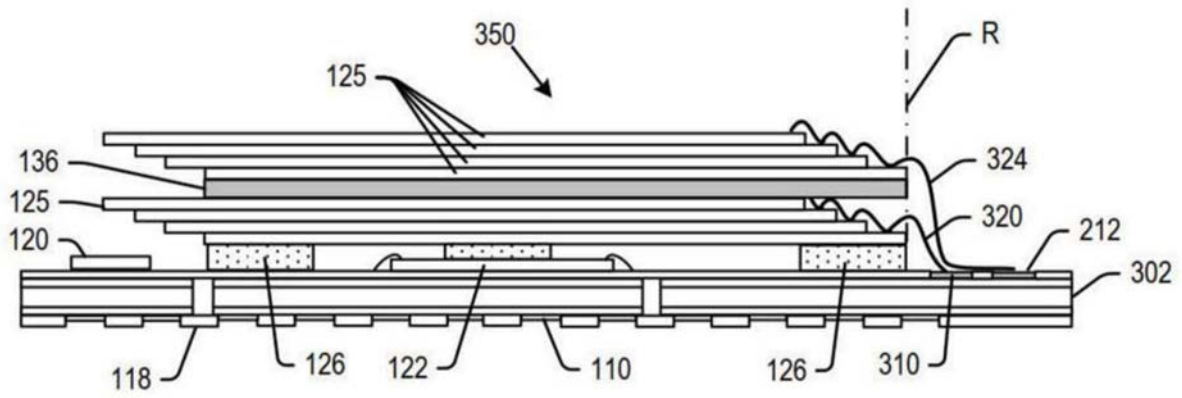


图23

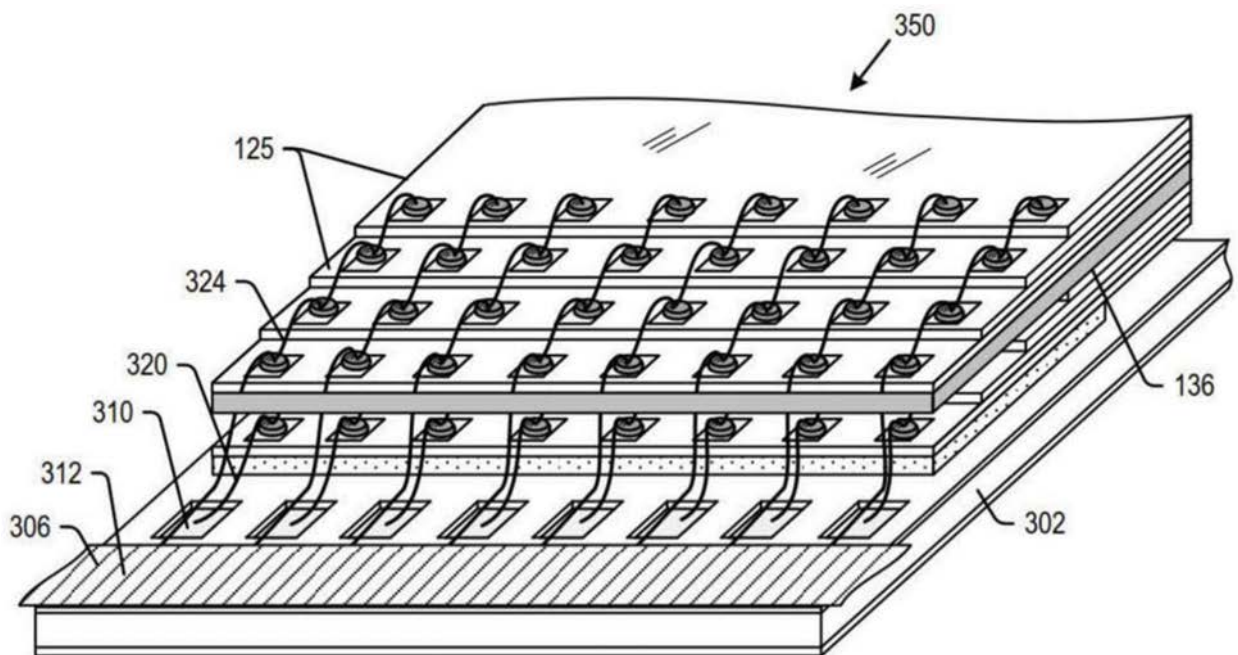


图24



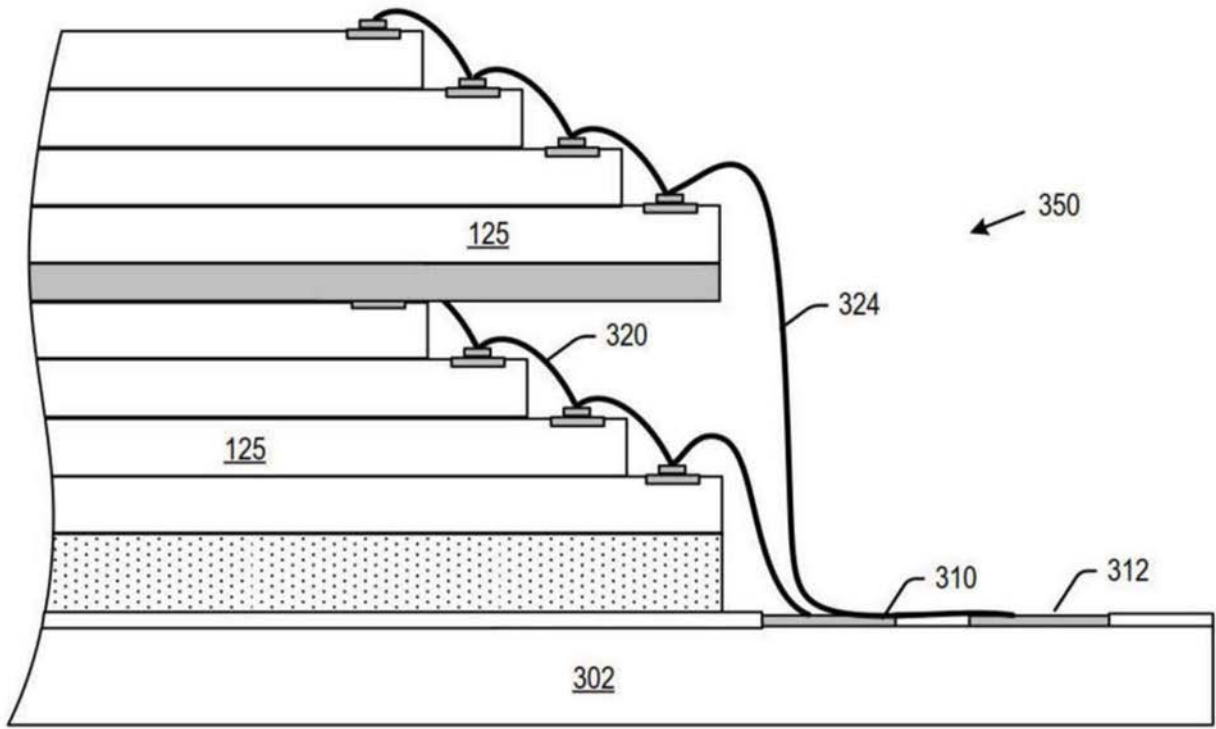


图25

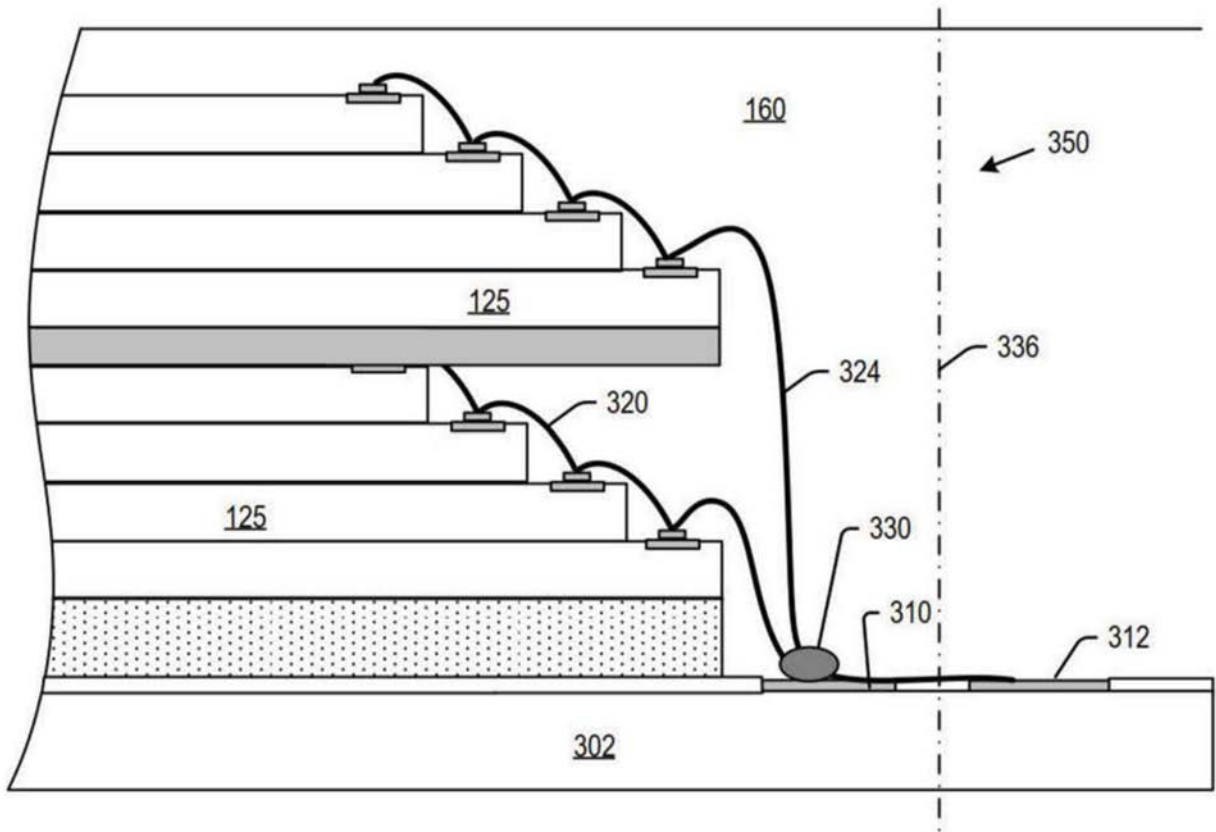


图26

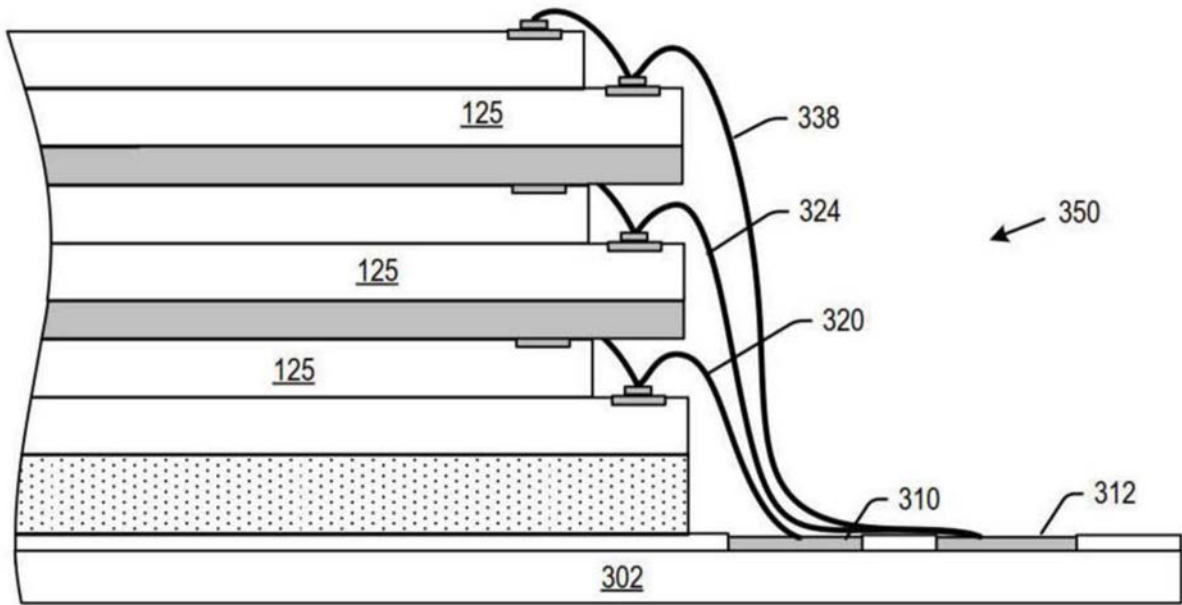


图27

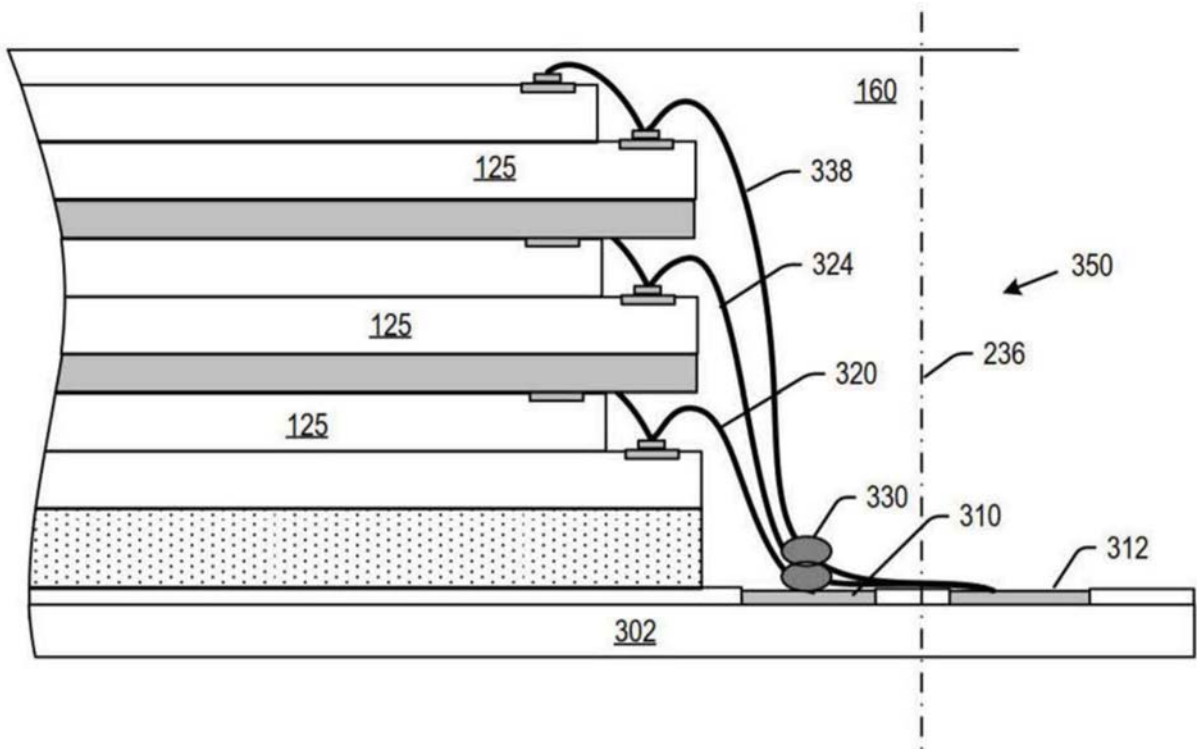


图28

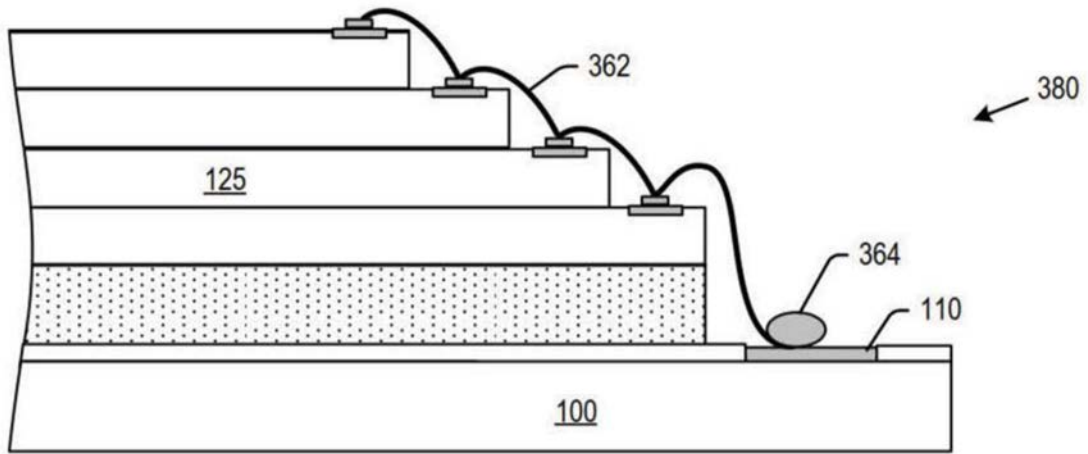


图29

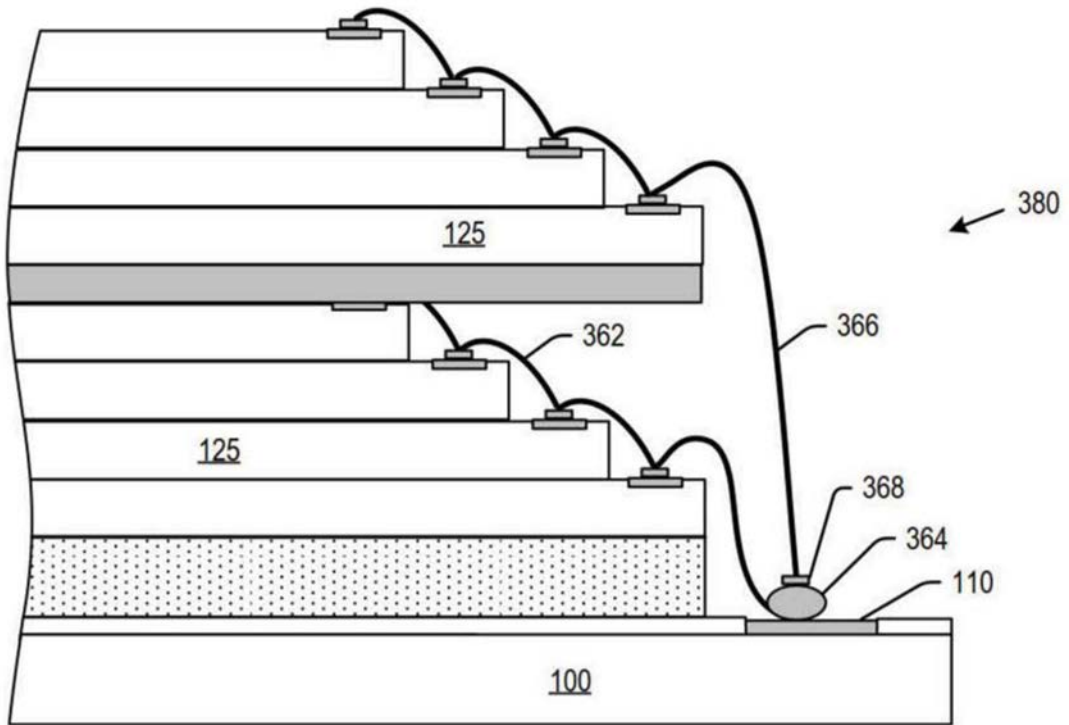


图30