

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3946724号

(P3946724)

(45) 発行日 平成19年7月18日(2007.7.18)

(24) 登録日 平成19年4月20日(2007.4.20)

(51) Int. Cl.

F I

H O 1 L 21/3065 (2006.01)

H O 1 L 21/302 1 O 5 A

請求項の数 15 (全 19 頁)

(21) 出願番号	特願2004-298865 (P2004-298865)	(73) 特許権者	000005049
(22) 出願日	平成16年10月13日(2004.10.13)		シャープ株式会社
(65) 公開番号	特開2005-244167 (P2005-244167A)		大阪府大阪市阿倍野区長池町22番22号
(43) 公開日	平成17年9月8日(2005.9.8)	(74) 代理人	100065248
審査請求日	平成16年12月20日(2004.12.20)		弁理士 野河 信太郎
(31) 優先権主張番号	特願2004-21974 (P2004-21974)	(72) 発明者	廣濱 和浩
(32) 優先日	平成16年1月29日(2004.1.29)		大阪府大阪市阿倍野区長池町22番22号
(33) 優先権主張国	日本国(JP)		シャープ株式会社内
		(72) 発明者	田中 優
			大阪府大阪市阿倍野区長池町22番22号
			シャープ株式会社内
		(72) 発明者	橋本 尚義
			大阪府大阪市阿倍野区長池町22番22号
			シャープ株式会社内

最終頁に続く

(54) 【発明の名称】 半導体装置の製造方法

(57) 【特許請求の範囲】

【請求項1】

シリコン基板上にシリコン酸化膜及びシリコン窒化膜を順次形成し、その上にシリコン窒化酸化膜を形成する第1の工程と、

前記シリコン基板の素子分離領域に対応する位置に開口部を有するレジストパターンをフォトリソグラフィ法により前記シリコン窒化酸化膜上に形成する第2の工程と、

前記レジストパターンをマスクとして用い、かつ $CF_4$ と $CHF_3$ と $Ar$ との混合ガス又は $CF_4$ と $CHF_3$ と $Ar$ と $O_2$ との混合ガス又は $CF_4$ と $CHF_3$ と $O_2$ との混合ガスをドライエッチングガスとして用いるドライエッチングを行って、前記シリコン窒化酸化膜に、基板側へ向かって相互に接近する方向に傾斜する一対のテーパ側面部を対向側面に有するトレンチを形成する第3の工程と、

前記レジストパターン及び前記シリコン窒化酸化膜をマスクとして、前記シリコン窒化膜及び前記シリコン酸化膜をドライエッチングによりパターンニングする第4の工程を有し、

前記第3の工程が、前記トレンチの深さの上半分まで前記一対のテーパ側面部を基板平面に対して第1の角度 $\theta_1$ で形成し、その後、前記一対のテーパ側面部の各下端から前記シリコン窒化膜に到達するまで、基板平面に対して前記第1の角度 $\theta_1$ 以上の第2の角度 $\theta_2$ で下部側面部を形成することにより、前記トレンチを形成することを特徴とする半導体装置の製造方法。

【請求項2】

10

20

シリコン基板上にシリコン酸化膜及びシリコン窒化膜を順次形成し、その上にシリコン基板側の下層のポリシリコン膜と上層のシリコン窒化酸化膜からなる複層膜を形成する第1の工程と、

前記シリコン基板の素子分離領域に対応する位置に開口部を有するレジストパターンをフォトリソグラフィ法により前記複層膜上に形成する第2の工程と、

前記レジストパターンをマスクとして用い、かつ $CF_4$ と $CHF_3$ と $Ar$ との混合ガス又は $CF_4$ と $CHF_3$ と $Ar$ と $O_2$ との混合ガス又は $CF_4$ と $CHF_3$ と $O_2$ との混合ガスをドライエッチングガスとして用いるドライエッチングを行って、前記複層膜に、基板側へ向かって相互に接近する方向に傾斜する一対のテーパ側面部を対向側面に有するトレンチを形成する第3の工程と、

前記レジストパターン及び前記複層膜をマスクとして、前記シリコン窒化膜及び前記シリコン酸化膜をドライエッチングによりパターンニングする第4の工程を有し、

前記第3の工程が、前記トレンチの深さの上半分まで前記一対のテーパ側面部を基板平面に対して第1の角度 $\theta_1$ で形成し、その後、前記一対のテーパ側面部の各下端から前記シリコン窒化膜に到達するまで、基板平面に対して前記第1の角度 $\theta_1$ 以上の第2の角度 $\theta_2$ で下部側面部を形成することにより、前記トレンチを形成することを特徴とする半導体装置の製造方法。

【請求項3】

前記第2の工程において、前記レジストマスクの開口部の幅がフォトリソグラフィ法の限界解像幅に設定される請求項1または2に記載の半導体装置の製造方法。

【請求項4】

前記第3の工程において、前記トレンチの前記テーパ側面部の基板平面に対する前記第1の角度 $\theta_1$ を前記ドライエッチングにより調整し、または、前記第1の角度 $\theta_1$ 、前記テーパ側面部に対応する部分の前記トレンチの深さ及び前記第2の角度 $\theta_2$ を前記ドライエッチングにより調整して、前記トレンチの底部の幅を設定する請求項1～3のいずれか1つに記載の半導体装置の製造方法。

【請求項5】

前記第3の工程が、前記シリコン窒化膜に到達するまで前記一対のテーパ側面部を形成することにより、前記トレンチを形成する請求項1～4のいずれか1つに記載の半導体装置の製造方法。

【請求項6】

前記テーパ側面部の基板平面に対する前記第1の角度 $\theta_1$ が、 $70^\circ < \theta_1 < 90^\circ$ に設定される請求項1～5のいずれか1つに記載の半導体装置の製造方法。

【請求項7】

前記下部側面部の基板平面に対する前記第2の角度 $\theta_2$ が、 $\theta_1 < \theta_2 < 90^\circ$ に設定される請求項1～6のいずれか1つに記載の半導体装置の製造方法。

【請求項8】

前記第4の工程が、前記シリコン窒化膜及び前記シリコン酸化膜を基板平面に対して垂直にドライエッチングする請求項1～7のいずれか1つに記載の半導体装置の製造方法。

【請求項9】

前記第4の工程において、 $CF_4$ と $CHF_3$ と $Ar$ との混合ガス又は $CF_4$ と $CHF_3$ と $Ar$ と $O_2$ との混合ガスをドライエッチングガスとして用いる請求項1～8のいずれか1つに記載の半導体装置の製造方法。

【請求項10】

前記第4の工程の後に、前記レジストパターンを剥離した後、前記シリコン窒化酸化膜と前記シリコン窒化膜をマスクとして、前記シリコン基板上の自然酸化膜をドライエッチングにより除去する第5の工程と、引き続き前記シリコン窒化酸化膜と前記シリコン窒化膜をマスクとしてドライエッチングにより前記シリコン基板にトレンチを形成する第6の工程を含む請求項1に記載の半導体装置の製造方法。

【請求項11】

10

20

30

40

50

前記第4の工程の後に、前記レジストパターンを剥離した後、前記複層膜と前記シリコン窒化膜をマスクとして、前記シリコン基板上の自然酸化膜をドライエッチングにより除去する第5の工程と、引き続き前記複層膜と前記シリコン窒化膜をマスクとしてドライエッチングにより前記シリコン基板にトレンチを形成する第6の工程を含む請求項2に記載の半導体装置の製造方法。

【請求項12】

前記第5の工程が、前記複層膜のシリコン窒化酸化膜の厚みが0～20nmとなるまでドライエッチングする請求項11に記載の半導体装置の製造方法。

【請求項13】

前記第6の工程が、前記第5の工程で残った前記ポリシリコン膜をドライエッチングし、前記シリコン窒化膜を露出させながら、前記シリコン基板に前記トレンチを形成する請求項12に記載の半導体装置の製造方法。

10

【請求項14】

前記第5の工程において、少なくとも $CF_4$ 、 $C_2F_6$ 又は $SF_6$ をドライエッチングガスとして用いる請求項10～13のいずれか1つに記載の半導体装置の製造方法。

【請求項15】

前記第6の工程において、 $HBr$ と $O_2$ との混合ガス又は $Cl_2$ と $HBr$ と $O_2$ との混合ガスをドライエッチングガスとして用いる請求項10～14のいずれか1つに記載の半導体装置の製造方法。

【発明の詳細な説明】

20

【技術分野】

【0001】

本発明は、半導体装置の製造方法に関し、特にシリコン基板にシャロートレンチアイソレーションを形成するための基板加工方法に関するものである。

【背景技術】

【0002】

半導体装置における素子分離には、LOCOS(Local Oxidation Of Silicon)法が一般的に用いられてきた。しかし、このLOCOS法では素子形成領域への酸化膜侵食(バーズピーク)が発生するため、単位面積当たりの素子形成領域が減少し、近年のULSIの微細化には対応できなくなっている。このため、最近では、シリコン基板にトレンチを形成した後に、そのトレンチを絶縁膜で埋め込んで素子分離を行うシャロートレンチアイソレーション法が注目されてきている。

30

【0003】

上記のシャロートレンチアイソレーションプロセスの従来技術1について図7(a)～(f)を参照しながら説明する。

図7(a)に示すように、シリコン基板201上の全面に厚さ10nm程度のシリコン酸化膜202を形成し、続いて厚さ160nm程度のシリコン窒化膜203を形成する。その後、図7(b)に示すように、フォトリソグラフィ技術によりフォトレジスト205を形成し、このフォトレジスト205をマスクに前記シリコン窒化膜203と前記シリコン酸化膜202をドライエッチングによりパターン化する。その後、フォトレジストを除去し(図7(c)参照)、シリコン窒化膜203をマスクにシリコン基板201にドライエッチングにより200nm程度のトレンチ206を形成する(図7(d)参照)。次に、図7(e)に示すように、CVD技術によりトレンチ206を埋めるようにシリコン基板201上にシリコン酸化膜207を形成する。さらに、CMP(Chemical Mechanical polishing)技術にてトレンチ206の内部のみにシリコン酸化膜207が残るように研磨し、ウェットエッチングにてシリコン窒化膜203とシリコン酸化膜202を除去することで、シャロートレンチアイソレーションが形成される(図7(f)参照)。

40

【0004】

図7(f)のように形成されたシャロートレンチアイソレーションの素子分離領域幅 $W_{st2}$ は、シリコン窒化膜203をマスクとしたシリコン基板201へのドライエッチン

50

グにより形成したトレンチ206の幅 $W_{Se2}$ で決まり(図7(d)参照)、狭い面積で優れた素子分離特性をもつため、シャロートレンチアイソレーション法は近年の微細化に適した素子分離技術の主流となってきた。

#### 【0005】

上述のようにシャロートレンチアイソレーションの素子分離領域幅 $W_{St2}$ はシリコン窒化膜203をマスクとしたシリコン基板201へのドライエッチングにより形成したトレンチ206の幅 $W_{Se2}$ で決まるため、シャロートレンチアイソレーションを精度良く形成するには、マスクとなるシリコン窒化膜203の加工精度が重要になる。さらに今後、素子の集積度が進むと素子分離領域幅を狭くする必要があり、そのためには前記トレンチ206を極微細幅で形成することが重要になる。具体的には、(1)パターン疎密依存のない、垂直なシリコン窒化膜の加工、(2)フォトリソグラフィ技術にて形成するフォトレジストのパターン間隔幅に限界がある場合は、フォトレジストのパターン間隔幅より狭くなるようなシリコン窒化膜の加工、(3)フォトレジストの剥離残渣を生じさせないシリコン窒化膜の加工が要求される。

ここで、上記(2)のフォトレジストのパターン間隔幅の限界とは、フォトリソグラフィ技術の限界解像幅(限界解像力)であり、限界解像幅を $R$ とすると、光学原理上では、 $R = k_1 \lambda / NA$ で表される。なお、 $\lambda$ はフォトリソグラフィの光源波長、 $NA$ は投影レンズの開口数、 $k_1$ はレジスト材料自体の解像力やプロセスの制御性で決まる値である。や $NA$ は使用する露光装置によって変わるが、現在の半導体量産レベルでの最先端露光機であるArF露光機の場合、 $\lambda : 193 \text{ nm}$ 、 $NA : 0.70$ であり、 $k_1 : 0.40$ として計算すると、 $R = 0.40 \times 193 \text{ nm} / 0.70 = 110 \text{ nm}$ である。

#### 【0006】

上記(1)への対策として、例えば、特開2000-235969号公報(特許文献1)に従来技術2が開示されている。この従来技術2におけるシリコン窒化膜のパターニングまでを図8(a)~(d)に示し、図7と同一の要素には同一の符号を付している。図8(a)はシリコン基板201上にシリコン酸化膜202及びシリコン窒化膜203を順次積層した状態を表し、図8(b)はシリコン窒化膜203上にフォトレジスト205がパターニング形成された状態を表し、図8(c)はフォトレジスト205をマスクにシリコン窒化膜をドライエッチングした状態を表し、図8(d)はフォトレジストを除去した状態を表している。この従来技術2によれば、 $CF_4/CHF_3/Ar$ ガスに $O_2$ を添加し、酸素ラジカルによるドライエッチング時に発生するフロロカーボンポリマーのパターン側壁への付着を抑制することで比較的パターン依存が少なく、垂直にシリコン窒化膜をドライエッチングすることができる。

しかしながら、この従来技術2では、図8(c)のドライエッチングに際して、エッチングガスに $O_2$ を添加しているが故に、フォトレジスト205が寸法 $CD_3 (= (W_{Ld3} - W_{Ld3}') / 2 = 2 \sim 5 \text{ nm}$ 程度)分後退する。その結果、ドライエッチング後のシリコン窒化膜のパターン間隔 $W_{Se3}$ は、ドライエッチング前のフォトレジスト205のパターン間隔 $W_{Sd3}$ (図8(b)参照)より広がるため、上記(2)を満足することはできない。

#### 【0007】

また、上記従来技術2の対策として、上記特開2000-235969号公報(特許文献1)に従来技術3が開示されている。この従来技術3におけるシリコン窒化膜のパターニングまでを図9(a)~(e)に示し、図7と同一の要素には同一の符号を付している。図9(a)はシリコン基板201上にシリコン酸化膜202及びシリコン窒化膜203を順次積層した状態を表し、図9(b)はシリコン窒化膜203上にフォトレジスト205がパターニング形成された状態を表し、図9(c)はフォトレジスト205の表面にイオン注入している状態を表し、図9(d)はイオン注入後のフォトレジスト205をマスクにシリコン窒化膜をドライエッチングした状態を表し、図9(e)はフォトレジストを除去した状態を表している。この従来技術2によれば、図9(c)に示すように、フォトレジスト205表面にイオン210を注入することにより、フォトレジスト205の表面に

硬化層 205a を形成して酸素ラジカルに対する耐性が高められるため、シリコン窒化膜 203 のドライエッチング中のフォトレジストの後退を防ぐことが可能となる。

しかしながら、この従来技術 3 では、フォトレジストにイオンを注入して硬化層 205 を形成しているが故に、シリコン窒化膜 203 をドライエッチングした後のフォトレジストの剥離が難しく、さらに図 9 (e) に示すように、剥離後には注入イオンと酸素原子からなる酸化物系の残渣 211 が発生する問題がある。

【0008】

また、例えば、特開 2001-93970 号公報 (特許文献 2) には別の従来技術 4 が開示されている。この従来技術 4 におけるシリコン窒化膜のパターニングまでを図 10 (a) ~ (d) に示し、図 7 と同一の要素には同一の符号を付している。図 10 (a) はシリコン基板 201 上にシリコン酸化膜 202 及びシリコン窒化膜 203 を順次積層した状態を表し、図 10 (b) はシリコン窒化膜 203 上にフォトレジスト 205 がパターニング形成された状態を表し、図 10 (c) はフォトレジストをマスクとしてドライエッチングによりシリコン窒化膜にテーパ側面を有するトレンチを形成した状態を表し、図 10 (d) はシリコン窒化膜をマスクにシリコン基板をドライエッチングしてトレンチを形成した状態を表している。

この従来技術 4 によれば、シリコン窒化膜 203 のドライエッチングの際に、RF パワーを高くしたり、ドライエッチングガス流量比 ( $CF_4 / CHF_3$ ) を低くすることで、テーパ形状にシリコン窒化膜 203 をトレンチ加工してパターン間隔  $WSe5$  (図 10 (c) 参照) をフォトレジストのパターン間隔  $Wsd5$  (図 10 (b) 参照) より狭くすることは可能となるが、シリコン窒化膜 203 の加工形状がテーパとなっていることから、シリコン基板 201 にトレンチエッチングを行う際のマスクとなるシリコン窒化膜 203 のトレンチのテーパ側面がトレンチエッチング中に後退する。その結果、シリコン基板 201 にトレンチエッチング後のパターン間隔  $Wst5$  は、トレンチエッチング前の上記パターン間隔  $WSe5$  よりも広まってしまう。

【0009】

【特許文献 1】特開 2000-235969 号公報

【特許文献 2】特開 2001-93970 号公報

【発明の開示】

【発明が解決しようとする課題】

【0010】

本発明は上記の問題点に鑑み、シャローアイソレーション形成時のトレンチエッチングのマスクとなるシリコン窒化膜のパターニングにおいて、フォトリソグラフィ技術の限界解像幅よりも狭いパターン間隔で、垂直にシリコン窒化膜を加工することを実現する半導体装置の製造方法を提供することを課題とする。

【課題を解決するための手段】

【0011】

かくして、本発明によれば、シリコン基板上にシリコン酸化膜及びシリコン窒化膜を順次形成し、その上にシリコン窒化酸化膜を形成する第 1 の工程と、

前記シリコン基板の素子分離領域に対応する位置に開口部を有するレジストパターンをフォトリソグラフィ法により前記シリコン窒化酸化膜上に形成する第 2 の工程と、

前記レジストパターンをマスクとして用い、かつ  $CF_4$  と  $CHF_3$  と  $Ar$  との混合ガス又は  $CF_4$  と  $CHF_3$  と  $Ar$  と  $O_2$  との混合ガス又は  $CF_4$  と  $CHF_3$  と  $O_2$  との混合ガスをドライエッチングガスとして用いるドライエッチングを行って、前記シリコン窒化酸化膜に、基板側へ向かって相互に接近する方向に傾斜する一対のテーパ側面部を対向側面に有するトレンチを形成する第 3 の工程と、

前記レジストパターン及び前記シリコン窒化酸化膜をマスクとして、前記シリコン窒化膜及び前記シリコン酸化膜をドライエッチングによりパターニングする第 4 の工程を有し、

前記第 3 の工程が、前記トレンチの深さの上半分まで前記一対のテーパ側面部を基板平

10

20

30

40

50

面に対して第1の角度  $\theta_1$  で形成し、その後、前記 一对のテーパ側面部の各下端から 前記 シリコン窒化膜に到達するまで、基板平面に対して前記第1の角度  $\theta_1$  以上の第2の角度  $\theta_2$  で下部側面部を形成することにより、前記 トレンチを形成する半導体装置の製造方法。(第1の製造方法)が提供される。

【0012】

また、本発明によれば、シリコン基板上にシリコン酸化膜及びシリコン窒化膜を順次形成し、その上にシリコン基板側の下層のポリシリコン膜と上層のシリコン窒化酸化膜からなる複層膜を形成する第1の工程と、

前記シリコン基板の素子分離領域に対応する位置に開口部を有するレジストパターンをフォトリソグラフィ法により前記複層膜上に形成する第2の工程と、

前記レジストパターンをマスクとして用い、かつ  $CF_4$  と  $CHF_3$  と Ar との混合ガス又は  $CF_4$  と  $CHF_3$  と Ar と  $O_2$  との混合ガス又は  $CF_4$  と  $CHF_3$  と  $O_2$  との混合ガスをドライエッチングガスとして用いるドライエッチングを行って、前記 複層膜に、基板側へ向かって相互に接近する方向に傾斜する一对のテーパ側面部を対向側面に有するトレンチを形成する第3の工程と、

前記レジストパターン及び前記複層膜をマスクとして、前記シリコン窒化膜及び前記シリコン酸化膜をドライエッチングによりパターンニングする第4の工程を有し、

前記第3の工程が、前記 トレンチの深さの上半分まで前記一对のテーパ側面部を基板平面に対して第1の角度  $\theta_1$  で形成し、その後、前記 一对のテーパ側面部の各下端から 前記 シリコン窒化膜に到達するまで、基板平面に対して前記第1の角度  $\theta_1$  以上の第2の角度  $\theta_2$  で下部側面部を形成することにより、前記 トレンチを形成する半導体装置の製造方法(第2の製造方法)が提供される。

【発明の効果】

【0013】

本発明の第1及び第2の半導体装置の製造方法によれば、シリコン窒化酸化膜をドライエッチングする際に、シリコン基板側へ向かって相互に接近する方向に傾斜する一对のテーパ側面部を対向側面に有するトレンチを形成することにより、そのトレンチをフォトレジストのパターン間隔、さらに言えばフォトリソグラフィ法の限界解像幅より狭い幅で確実に形成することができる。しかも、フォトリソグラフィ法によるフォトレジストのパターンニング時の反射防止膜としてシリコン窒化酸化膜を利用できるので、素子分離領域に対応して形成されるフォトレジストのパターン間隔及び形状の精度向上が可能となる。

したがって、フォトレジスト及びシリコン窒化酸化膜をマスクとしてドライエッチングを行うことにより、下層のシリコン窒化膜及びシリコン酸化膜の積層膜に、フォトリソグラフィ法の限界解像幅より狭い幅の第2のトレンチを垂直に形成することができる。

このように、フォトリソグラフィ法の限界解像幅より幅の狭い第2のトレンチを高精度にシリコン窒化膜及びシリコン酸化膜の積層膜に形成することができる結果、この積層膜をマスクとしてドライエッチングを行うことにより、シリコン基板上にフォトリソグラフィ技術の限界解像幅よりも狭い第3のトレンチを高精度に形成することができ、さらにこの第3のトレンチに素子分離絶縁膜を埋め込むことにより、従来技術の上記課題(1)、(2)及び(3)を解消しながら、素子分離領域幅が上記限界解像幅よりも狭いシャロートレンチアイソレーションを高精度に形成することができる。

よって、半導体素子のより一層の微細化を実現することができる。

【0014】

さらに、本発明の第2の半導体装置の製造方法において、複層膜が、シリコン基板側の下層のポリシリコン膜と上層のシリコン窒化酸化膜からなる場合には、

(A) ドライエッチングによりシリコン窒化酸化膜を選択的にエッチングでき、シリコン窒化酸化膜のエッチングの深さ制御が容易となり、トレンチの底の幅をより高精度に制御することができる、

(B) 上層となるシリコン窒化酸化膜は露光光に対する干涉膜に、下層となるポリシリコン膜は露光光を反射する膜として活用できるため、パターン寸法及び形状の精度が高いフ

10

20

30

40

50

ォトレジストを形成でき、その結果、シリコン基板へのトレンチのパターン間隔及び形状のより一層の精度向上を図ることができる、

(C)ドライエッチングにより第3のトレンチを形成する際にシリコン窒化膜の膜減りを防止でき、その結果、シリコン窒化膜の膜厚を高精度に制御することが可能となる、という利点がある。

【発明を実施するための最良の形態】

【0015】

本発明は、シリコン基板上に微細な半導体素子を複数個形成するためのシャロートレンチアイソレーション(埋め込み素子分離絶縁膜)を有する半導体装置の製造方法であり、対象とされる半導体装置としては、フラッシュメモリ等が挙げられる。

10

また、シリコン基板としては、単結晶シリコン基板及び多結晶シリコン基板を用いることができる。

【0016】

本発明において、シリコン基板上にシリコン酸化膜を形成する方法としては、熱酸化法、陽極酸化法、プラズマ酸化法、CVD法、スパッタ法、蒸着法等の公知技術を用いることができ、特に限定されるものではないが、中でも熱酸化法が好ましい。

また、シリコン酸化膜上にシリコン窒化膜を形成する方法としては、CVD法、スパッタ法、蒸着法等の公知技術を用いることができ、特に限定されるものではないが、中でもCVD法が好ましい。

【0017】

20

また、シリコン窒化膜上にポリシリコン膜及び/又はシリコン窒化酸化膜を形成する方法としては、CVD法、スパッタ法、蒸着法等の公知技術を用いることができ、特に限定されるものではないが、中でもCVD法が好ましい。

【0018】

本発明においては、第3の工程にて、トレンチのテーパ側面部の基板平面に対する角度及び/又はテーパ側面部に対応する部分のトレンチ深さをドライエッチングにより調整して、トレンチを形成する方法が採用される。

これらの方法では、(a)シリコン窒化膜に到達するまで一对のテーパ側面部を形成することにより、トレンチを形成する場合と、(b)トレンチ深さの略上半分まで一对のテーパ側面部を基板平面に対して第1の角度で形成し、その後、一对のテーパ側面部の各下端からシリコン窒化膜に到達するまで、基板平面に対して第2の角度で下部側面部を形成する場合がある。

30

上記(a)の場合、テーパ側面部の基板平面に対するテーパ角度 $\theta_1$ は $70^\circ < \theta_1 < 90^\circ$ 、好ましくは $70^\circ < \theta_1 < 80^\circ$ に設定する。なお、現在のエッチング技術ではテーパ角度 $\theta_1$ を $70^\circ$ より小さくすることは困難であるが、エッチング技術の向上によっては $70^\circ$ より小さい $45^\circ$ 程度までとしてもよい。一方、テーパ角度 $\theta_1$ が $90^\circ$ 以上となるとフォトレジストのパターン間隔(開口部の幅)よりも小さい幅にトレンチを形成することができないので好ましくない。

上記(b)の場合、テーパ側面部の基板平面に対するテーパ角度 $\theta_1$ は $70^\circ < \theta_1 < 90^\circ$ (好ましくは $85^\circ < \theta_1 < 90^\circ$ )に設定し、下部側面部の基板平面に対するテーパ角度 $\theta_2$ は $\theta_1 < \theta_2 < 90^\circ$ 、好ましくは $\theta_2 = 88^\circ \sim 90^\circ$ 、特に好ましくは $\theta_2 = 90^\circ$ に設定する。この方法(b)では、シリコン窒化膜に達する手前でトレンチのテーパ側面部の形成を完了し、その後下部側面部をほぼ垂直な $\theta_1 < \theta_2 < 90^\circ$ で形成するので、下層のシリコン窒化膜及びシリコン酸化膜にほぼ垂直な方向にドライエッチングを開始する前のマージンを確保することができる。

40

【0019】

本発明の第3の工程において、シリコン窒化酸化膜のドライエッチングには、エッチング可能なドライエッチングガスを使用するのであれば特に限定されるものではないが、例えば $CF_4/CHF_3/Ar$ 、 $CF_4/CHF_3/O_2$ 又は $CF_4/CHF_3/Ar/O_2$ が好ましい。

50

この第3工程におけるシリコン窒化酸化膜のエッチング条件としては、トレンチのテーパ側面部のテーパ角度  $\theta_1$  を  $\theta_1 < 90^\circ$  に設定する場合、例えば、圧力：50～150 m Torr、RFパワー：300～900 W、ガス種/流量：CF<sub>4</sub>/CHF<sub>3</sub>/Ar = 2～8 / 25～75 / 75～225 sccmの条件範囲が挙げられる。また、トレンチの下部側面部の角度  $\theta_2$  を  $88^\circ < \theta_2 < 90^\circ$  に設定する場合、例えば、圧力：50～150 m Torr、RFパワー：300～900 W、ガス種/流量：CF<sub>4</sub>/CHF<sub>3</sub>/O<sub>2</sub> = 20～60 / 25～75 / 8～25 sccmの条件範囲が挙げられる。

#### 【0020】

また、複層膜では、上層のシリコン窒化酸化膜、ポリシリコン膜のドライエッチングに使用するエッチングガスは上記と同様である。

複層膜の場合、シリコン窒化酸化膜及びポリシリコン膜を連続してテーパ側面部のテーパ角度  $\theta_1$  を  $\theta_1 < 90^\circ$  に設定する場合、例えば、シリコン窒化酸化膜では上記と同様の条件であり、ポリシリコン膜では、例えば、圧力：75～200 m Torr、RFパワー：300～600 W、ガス種/流量：CF<sub>4</sub>/CHF<sub>3</sub>/O<sub>2</sub> = 20～60 / 20～100 / 10～20 sccmの条件範囲が挙げられる。また、シリコン窒化酸化膜のテーパ側面部のテーパ角度  $\theta_1$  を  $\theta_1 < 90^\circ$  としてトレンチを形成した後に、ポリシリコン膜の下部側面部の角度  $\theta_2$  を  $88^\circ < \theta_2 < 90^\circ$  に設定する場合では、例えば、圧力：30～150 m Torr、RFパワー：400～900 W、ガス種/流量：CF<sub>4</sub>/CHF<sub>3</sub>/O<sub>2</sub> = 30～100 / 10～80 / 10～30 sccmの条件範囲が挙げられる。

#### 【0021】

また、第4の工程において、シリコン窒化膜及びシリコン酸化膜のドライエッチングには、エッチング可能なドライエッチングガスを使用するのであれば特に限定されるものではないが、例えばCF<sub>4</sub>/CHF<sub>3</sub>/Ar、CF<sub>4</sub>/CHF<sub>3</sub>/O<sub>2</sub>又はCF<sub>4</sub>/CHF<sub>3</sub>/Ar/O<sub>2</sub>が好ましい。

この第4工程におけるエッチング条件は、シリコン窒化膜及びシリコン酸化膜をほぼ垂直にトレンチ加工するものとして、例えば、圧力：50～150 m Torr、RFパワー：300～900 W、ガス種/流量：CF<sub>4</sub>/CHF<sub>3</sub>/Ar = 20～60 / 25～75 / 10～25 sccmの範囲が挙げられる。

以下、図面に基づいて本発明の実施の形態を詳説する。なお、本発明は実施の形態に限定されるものではない。

#### 【0022】

##### [実施の形態1]

図1は本発明の実施の形態1における半導体装置の製造方法を示す工程説明図であって、(a)はシリコン基板上にシリコン酸化膜及びシリコン窒化膜を順次形成した状態を表し、(b)はシリコン窒化膜上にシリコン窒化酸化膜を形成した状態を表し、(c)はシリコン窒化酸化膜上にフォトレジストがパターンニング形成された状態を表し、(d)はフォトレジストをマスクにシリコン窒化酸化膜をドライエッチングした状態を表し、(e)はフォトレジスト及びシリコン窒化酸化膜をマスクにシリコン窒化膜及びシリコン酸化膜をドライエッチングした状態を表し、(f)はフォトレジストを除去した状態を表している。また、図3は図1(d)の拡大図である。

#### 【0023】

この実施の形態1の半導体装置の製造方法では、先ず、図1(a)に示すように、シリコン基板101の上面全面に、熱酸化によりシリコン酸化膜102を所望の膜厚で形成し、その上面にCVD法によりシリコン窒化膜103を所望の膜厚で形成する。次に図1(b)に示すように、シリコン窒化膜103上にCVD法によりシリコン窒化酸化膜104を所望の膜厚で形成する。

#### 【0024】

続いて、図1(c)に示すように、シリコン窒化酸化膜104上にフォトレジストを所望の膜厚で塗布し、フォトリソグラフィ法により所望の形状にフォトレジスト105を形成する。その後、図1(d)及び図3に示すように、フォトレジスト105をマスクにし

10

20

30

40

50

てシリコン窒化酸化膜 104 を R I E ( Reactive Ion Etching ) にてドライエッチングしてトレンチ 114 を形成する。この時、トレンチ 114 の上半部 D t に、基板側へ向かって相互に接近する方向にテーパ角度  $\theta_1$  : 70 ~ 89 ° で傾斜する一対のテーパ側面部 114 a を形成し、引き続き、トレンチ 114 の下半部 D b に、基板平面に対して略垂直な ( 角度  $\theta_2$  : 89 ~ 90 ° ) 一対の下部側面部 114 b を形成するようにドライエッチングを行う。これにより、シリコン窒化酸化膜 104 のパターンニング間隔 ( 第 1 のトレンチ 114 の底部幅 ) W S e 0 がフォトレジスト 105 の間隔 W S d 1 より小さくできる。

#### 【 0025 】

次に、図 1 ( e ) に示すように、フォトレジスト 105 パターンニングされたシリコン窒化酸化膜 104 をマスクとして、シリコン窒化膜 103 とシリコン酸化膜 102 を R I E にてドライエッチングする。このとき、シリコン窒化酸化膜 104 の側面 ( トレンチ 114 のテーパ側面部 114 a 及び下部側面部 114 b ) に反応生成物 ( デポ物 ) が付着し、この反応生成物が保護膜となってシリコン窒化酸化膜 104 の側面が保護されるため、ドライエッチングによるシリコン窒化酸化膜 104 の側面の後退は生じない。このドライエッチングにより、図 1 ( f ) に示したように、シャロートレンチアイソレーション形成時のトレンチエッチングのマスクとなるシリコン窒化膜 103 のパターン間隔 W S e 1 をフォトレジスト 105 の間隔 W S d 1 より小さくすることが可能となる。

#### 【 0026 】

この実施の形態 1 において、シリコン窒化酸化膜 104 の上部 D t のパターンニング間隔 W S e 0 は、フォトレジスト 105 のパターンニング間隔 W S d 1 よりも、 $2 D t / \tan \theta_1$  小さくなる。具体的には、 $\theta_1 = 80^\circ$ 、 $D t = 35 \text{ nm}$  の時は 12 nm 小さく、また  $\theta_1 = 70^\circ$ 、 $D t = 35 \text{ nm}$  の時は 25 nm 小さくできる。

#### 【 0027 】

以上、上記実施の形態 1 によれば、シャロートレンチアイソレーション形成時のトレンチエッチングのマスクとなるシリコン窒化膜 103 のパターンニングを行う工程において、シリコン窒化酸化膜 104 に、基板平面に対して傾斜するテーパ側面部 114 a 及び略垂直な下部側面部 114 b を有するトレンチ 114 を形成し、シリコン窒化酸化膜 104 をフォトレジスト 105 とともにシリコン窒化膜 103 のドライエッチングのマスクとすることで、図 1 ( e ) に示すように、シリコン窒化膜 103 のエッチング中にフォトレジスト 105 がレジスト後退 C D I ( =  $W L d 1 - W L d 1$  ) を生じたとしても、フォトレジスト 105 のパターン間隔 W S d 1 より狭いパターン間隔 W S e 1 で、かつ垂直にシリコン窒化膜 103 の溝加工ができ、フォトリソグラフィ技術の限界解像幅よりも狭いシャロートレンチアイソレーション幅に対応したシリコン窒化膜 103 の溝加工が可能となる。さらに、シリコン窒化酸化膜 104 をフォトリソグラフィでの反射防止膜として利用すれば、フォトレジスト 105 のパターン間隔及び形状の精度向上が望める。

#### 【 0028 】

##### [ 実施の形態 2 ]

図 2 は本発明の実施の形態 2 における半導体装置の製造方法を示す工程説明図であって、( a ) はシリコン基板上にシリコン酸化膜及びシリコン窒化膜を順次形成した状態を表し、( b ) はシリコン窒化膜上にシリコン窒化酸化膜を形成した状態を表し、( c ) はシリコン窒化酸化膜上にフォトレジストがパターンニング形成された状態を表し、( d ) はフォトレジストをマスクにシリコン窒化酸化膜をドライエッチングした状態を表し、( e ) はフォトレジスト及びシリコン窒化酸化膜をマスクにシリコン窒化膜及びシリコン酸化膜をドライエッチングした状態を表し、( f ) はフォトレジストを除去した状態を表している。また、図 4 は図 2 ( d ) の拡大図である。なお、図 2 及び図 4 において、図 1 と同様の要素には同一の符号を付している。

#### 【 0029 】

この実施の形態 2 の半導体装置の製造方法は、図 2 ( d ) に示すシリコン窒化酸化膜 104 のドライエッチング工程が、上記実施の形態 1 とは異なり、その他の工程は実施の形態 1 と同様である。以下、実施の形態 2 の実施の形態 1 とは異なる部分を主として説明す

10

20

30

40

50

る。

まず、図2(a)及び(b)に示すように、シリコン基板101の上面に、シリコン酸化膜102、シリコン窒化膜103及びシリコン窒化酸化膜104をそれぞれ所望の膜厚で形成する。次に、図2(c)に示すように、フォトリソグラフィ技術により所望パターンのフォトリソグレイスト105を形成する。

#### 【0030】

次に、図2(d)及び図4に示すように、フォトリソグレイスト105をマスクにしてシリコン窒化酸化膜104をRIE(Reactive Ion Etching)にてドライエッチングして、トレンチ124を形成する。この時、トレンチ124の一对の対向側面が、シリコン窒化膜103に達するまで基板側に向かって相互に接近してテーパ角度 $\theta_1$ :70~89°で傾斜するテーパ側面部124aとなるようにドライエッチングを行う。これにより、シリコン窒化酸化膜104のパターンニング間隔 $WSe0$ がフォトリソグレイスト105の間隔 $Wsd1$ より小さくなる。

10

#### 【0031】

その後、図2(e)に示すように、フォトリソグレイスト105とパターンニングされたシリコン窒化酸化膜104をマスクとして、シリコン窒化膜103とシリコン酸化膜102をRIEにてドライエッチングする。このとき、シリコン窒化酸化膜104の側面(トレンチ124のテーパ側面部124a)に反応生成物(デポ物)が付着し、この反応生成物が保護膜となってシリコン窒化酸化膜104の側面が保護されるため、ドライエッチングによるシリコン窒化酸化膜104の側面の後退は生じない。このドライエッチングにより、

20

図2(f)に示したように、シャロートレンチアイソレーション形成時のトレンチエッチングのマスクとなるシリコン窒化膜103のパターン間隔 $Wse1$ をフォトリソグレイスト105の間隔 $Wsd1$ より小さくすることが可能となる。

#### 【0032】

この実施の形態2では、シャロートレンチアイソレーション形成時のトレンチエッチングのマスクとなるシリコン窒化膜103のパターンニングを行う工程において、シリコン窒化酸化膜104に、対向側面が基板平面に対してテーパ角度 $\theta_1$ :70~89°のテーパ側面部124aからなるトレンチ124を形成し、シリコン窒化酸化膜104をフォトリソグレイスト105とともにシリコン窒化膜103のドライエッチングのマスクとすることで、シリコン窒化膜103のドライエッチング中にフォトリソグレイスト105のレジスト後退 $CDI(=WldI-WldI)$ が生じたとしても、フォトリソグレイスト105のパターン間隔 $Wsd1$ より狭いパターン間隔 $Wse1$ で、かつ垂直にシリコン窒化膜103の溝加工ができ、フォトリソグラフィ技術の限界解像幅よりも狭いシャロートレンチアイソレーション幅に対応したシリコン窒化膜103の加工が可能となる。さらに、シリコン窒化酸化膜104をフォトリソグラフィでの反射防止膜として利用すれば、フォトリソグレイスト105のパターン間隔及び形状の精度向上が望める。

30

#### 【0033】

##### [実施の形態3]

図5は本発明の実施の形態3における半導体装置の製造方法を示す工程説明図であって、(a)はシリコン基板上にシリコン酸化膜及びシリコン窒化膜を順次形成した状態を表し、(b)はシリコン窒化膜上にポリシリコン膜及びシリコン窒化酸化膜からなる複層膜を形成した状態を表し、(c)は複層膜上にフォトリソグレイストがパターンニング形成された状態を表し、(d)はフォトリソグレイストをマスクに複層膜をドライエッチングした状態を表し、(e)はフォトリソグレイスト及び複層膜をマスクにシリコン窒化膜及びシリコン酸化膜をドライエッチングした状態を表し、(f)はフォトリソグレイストを除去した状態を表している。さらに、図6は図5の続きの工程を説明する図であって、(g)は半導体基板表面の自然酸化膜をドライエッチングにより除去した状態を表し、(h)は半導体基板表面にトレンチを形成した状態を表している。なお、図5及び図6において、図1と同様の要素には同一の符号を付している。

40

#### 【0034】

50

この実施の形態3の半導体装置の製造方法は、図5(b)に示す複層膜107の形成工程が、上記実施の形態1とは異なり、その他の工程は実施の形態1と同様である。以下、実施の形態3の実施の形態1とは異なる部分を主として説明する。

先ず、図5(a)に示すように、シリコン基板101の上面に、シリコン酸化膜102及びシリコン窒化膜103をそれぞれ所望の膜厚で形成する。次に、図5(b)に示すように、シリコン窒化膜103上にポリシリコン膜107aとシリコン窒化酸化膜107bを順次所望の膜厚で積層して複層膜107を形成する。その後、複層膜107上にフォトレジストを所望の膜厚で塗布し、フォトリソグラフィ技術により所望パターンのフォトレジスト105を形成する。

#### 【0035】

次に、図5(d)に示すように、フォトレジスト105をマスクにして複層膜107のシリコン窒化酸化膜107bをRIE(Reactive Ion Etching)にてドライエッチングしてトレンチ134を形成する。この時、トレンチ134の一对の対向側面が、ポリシリコン膜107aに達するまで基板側に向かって相互に接近してテーパ角度 $\theta_1$ :70~89°で傾斜するテーパ側面部134bを形成する。引き続き、ポリシリコン膜107aに、基板平面に対して略垂直な(角度89~90°)一对の下部側面部134aを形成すべくドライエッチングを行う。これにより、複層膜107のパターニング間隔(第1のトレンチ134の底部幅)WSe0がフォトレジスト105の間隔Wsd1より小さくなる。

#### 【0036】

その後、図5(e)に示すように、フォトレジスト105とパターンニングされた複層膜107をマスクとして、シリコン窒化膜103とシリコン酸化膜102をRIEにてドライエッチングする。このとき、複層膜107の側面(トレンチ134のテーパ側面部134b及び下部側面部134a)に反応生成物(デポ物)が付着し、この反応生成物が保護膜となって複層膜107の側面が保護されるため、ドライエッチングによる複層膜107の側面の後退は生じない。このドライエッチングにより、図5(f)に示したように、シャロートレンチアイソレーション形成時のトレンチエッチングのマスクとなるシリコン窒化膜103のパターン間隔Wse1をフォトレジスト105の間隔Wsd1より小さくすることが可能となる。

#### 【0037】

図5(f)に示すように、フォトレジストを除去した後、図6(g)に示すように、複層膜107及びシリコン窒化膜103をマスクとしてドライエッチングを行って、半導体基板表面(トレンチ134の底部表面)の自然酸化膜を除去する。このドライエッチングにおいて、自然酸化膜と共にシリコン窒化酸化膜107bが除去される。このとき、下層のポリシリコン膜107aが露出するまで(又はシリコン窒化酸化膜107bの厚みを僅かに例えば0~20nm程度残す程度まで)ドライエッチングを行う。

その後、図6(h)に示すように、残ったポリシリコン膜107a(又は残ったシリコン窒化酸化膜107b及びポリシリコン膜107a)をドライエッチングして、シリコン基板101に素子分離用のトレンチ106を形成すると共に、シリコン窒化膜103を露出させる。

#### 【0038】

この実施の形態3では、シャロートレンチアイソレーション形成時のトレンチエッチングのマスクとなる複層膜107のパターニングを行う工程において、シリコン窒化酸化膜107bに対向側面が基板平面に対してテーパ角度 $\theta_1$ :70~89°(図3参照)のテーパ側面部134bとポリシリコン膜107aに対向側面が基板平面に対して略垂直な下部側面部134aを有するトレンチ134を形成し、複層膜107をフォトレジスト105とともにシリコン窒化膜103のドライエッチングのマスクとすることで、シリコン窒化膜103のドライエッチング中にフォトレジスト105のレジスト後退CDI(=Wld1-Wld1)が生じたとしても、フォトレジスト105のパターン間隔Wsd1より狭いパターン間隔Wse1で、かつ垂直にシリコン窒化膜103の溝加工ができ、フォトリソグラフィ技術の限界解像幅よりも狭いシャロートレンチアイソレーション幅に対応

10

20

30

40

50

したシリコン窒化膜 103 の加工が可能となる。

【0039】

さらに、実施の形態 3 の製造方法によれば、以下のような利点を有する。

つまり、実施の形態 3 では、異なる材料の上層のシリコン窒化酸化膜と下層のポリシリコン膜とで複層膜を構成しているため、ドライエッチングによりシリコン窒化酸化膜を選択的にエッチングでき、シリコン窒化酸化膜のエッチングの深さ制御が容易となり、トレンチの底の幅をより高精度に制御することができる。その結果、シリコン窒化膜へのトレンチ形成及びシリコン基板へのトレンチ形成をより高精度に行うことができる。

また、上層となるシリコン窒化酸化膜は露光光に対する干渉膜に、下層となるポリシリコン膜は露光光を反射する膜として活用できるため、パターン寸法及び形状の精度が高いフォトレジストを形成でき、その結果、シリコン基板へのトレンチのパターン間隔及び形状のより一層の精度向上を図ることができる。

【0040】

また、最近、シリコン基板にトレンチを形成し、そのトレンチに絶縁膜で埋め込んで素子分離を行った後に、その絶縁膜間の活性領域に自己整合でゲートを形成するプロセスが注目されてきている。このプロセスでは、シリコン基板にトレンチを形成する時にエッチングマスクとなったシリコン窒化膜を除去し、ゲート材を基板全面に成膜してから CMP で研磨することで自己整合的にゲートを形成する為、シリコン基板上に行ったトレンチエッチング後のシリコン窒化膜の膜厚は、ゲート膜の膜厚及び膜厚のバラツキに対して影響を与える。つまり、ゲート厚及びゲート厚バラツキを所望の値で形成するには、トレンチエッチング後のシリコン窒化膜厚を高精度でコントロールしなければならない。実施の形態 3 では、シリコン窒化酸化膜とシリコン窒化膜の間にポリシリコン膜を形成しているので、シリコン窒化酸化膜及びポリシリコン膜をそれぞれ選択的にエッチングすることができ、その下のシリコン窒化膜の膜厚を形成時の膜厚に維持することができ、上記のようなプロセスにおけるゲート厚及びゲート厚バラツキを高精度に制御することができる。

【実施例】

【0041】

(実施例 1)

図 1 (a) に示すように、P 型シリコン基板 101 上に熱酸化により  $\text{SiO}_2$  膜 102 を 10 nm 程度形成し、その後、減圧 CVD (Chemical Vapor Deposition) 法により厚さ 140 nm 程度のシリコン窒化膜 ( $\text{Si}_3\text{N}_4$  膜) 103 を形成した。次に、図 1 (b) に示すように、シリコン窒化膜 103 の上に常圧 CVD 法により厚さ 80 nm 程度のシリコン窒化酸化膜 ( $\text{SiON}$ ) 104 を形成した。その後、フォトレジスト材をシリコン窒化酸化膜 104 の上面全面に塗布し、フォトリソグラフィ技術により、図 1 (c) に示すような所望のシャロートレンチアイソレーションパターンに応じたフォトレジスト 105 を形成した。この時、シリコン窒化酸化膜 104 は、フォトリソグラフィでの反射防止膜として活用でき、パターン寸法及び形状の精度が高いフォトレジスト 105 が形成される。

【0042】

次に、図 1 (d) に示すように、RIE (Reactive Ion Etching) 装置にて、フォトレジスト 105 をマスクに、まず、シリコン窒化酸化膜 104 の上半部 Dt に対し、トレンチ側面と基板平面とでなす角度  $\theta_1$  が  $75^\circ$  になるようにドライエッチングを行った。具体的には、圧力が 100 mTorr、下部電極に印加する RF パワーが 600 W、ガス流量が  $\text{CF}_4 : \text{CHF}_3 : \text{Ar} = 5 : 50 : 150 \text{ sccm}$  となる混合ガスプラズマ条件でドライエッチングを行った。続いて、シリコン窒化酸化膜 104 の下半部 Db に対し、トレンチ下部側面と基板平面とでなす角度  $\theta_2$  が  $90^\circ$  になるように、圧力が 100 mTorr、下部電極に印加する RF パワーが 500 W、ガス流量が  $\text{CF}_4 : \text{CHF}_3 : \text{O}_2 = 40 : 50 : 16.5 \text{ sccm}$  となる混合ガスプラズマ条件でドライエッチングを行った。

【0043】

その後、図 1 (e) に示すように、フォトレジスト 105 とパターンニングされたシリコン窒化酸化膜 104 をマスクとして、シリコン窒化膜 103 に対して、圧力が 100 m

10

20

30

40

50

Torr、下部電極に印加するRFパワーが500W、ガス流量が $CF_4 : CHF_3 : O_2 = 40 : 50 : 16.5$  sccmとなる混合ガスプラズマ条件でドライエッチングを行った。次いで、シリコン窒化膜102のドライエッチングを、圧力が100mTorr、下部電極に印加するRFパワーが600W、ガス流量が $CF_4 : CHF_3 : Ar = 5 : 50 : 150$  sccmとなる混合ガスプラズマ条件で行った。その後、図1(f)に示すように、 $O_2$ プラズマによりフォトレジスト105をアッシングした。

#### 【0044】

以上、上述の実施例1を行った結果、フォトレジスト105のパターン間隔より狭くかつ垂直なシリコン窒化膜103の溝加工ができ、フォトリソグラフィ技術の限界解像幅よりも狭いシャロートレンチアイソレーション幅に対応したシリコン窒化膜103の加工が可能となった。具体的には、フォトリソグラフィ技術の限界解像幅110nmに対して、90nmの幅の溝をシリコン窒化膜103に形成できた。また、ドライエッチング後のフォトレジスト105の剥離においても、フォトレジスト剥離残渣のないアッシングが可能となった。

10

#### 【0045】

なお、この実施例1では、シリコン窒化酸化膜104のドライエッチングによるパターンニングにおいて、シリコン窒化酸化膜104に、上半部の側面を下地に対してテーパとなるように形成し、かつシリコン窒化酸化膜104の下半部の側面を下地に対して略垂直となるように形成することについて述べたが、これに限定されず、シリコン窒化膜103に達するまで下地に対してテーパとなるようにシリコン窒化酸化膜104をドライエッチングしてもよい。

20

#### 【0046】

##### (実施例2)

図5(a)に示すように、P型シリコン基板101上に熱酸化により $SiO_2$ 膜102を10nm程度形成し、その後、減圧CVD(Chemical Vapor Deposition)法により厚さ140nm程度のシリコン窒化膜( $Si_3N_4$ 膜)103を形成した。次に、図5(b)に示すように、シリコン窒化膜103の上に減圧CVD法により厚さ50nm程度のポリシリコン膜107aを形成し、さらにポリシリコン膜107aの上に常圧CVD法により厚さ30nm程度のシリコン窒化酸化膜( $SiON$ )107bを形成した。その後、フォトレジスト材をシリコン窒化酸化膜107bの上面全面に塗布し、フォトリソグラフィ技術により、図5(c)に示すような所望のシャロートレンチアイソレーションパターンに応じたフォトレジスト105を形成した。この時、ポリシリコン膜107aとシリコン窒化酸化膜107bはフォトリソグラフィでの二重構造の反射防止膜、すなわち、上層となるシリコン窒化酸化膜107bは露光光に対する干涉膜に、下層となるポリシリコン膜107aは露光光を反射する膜として活用できるためにパターン寸法及び形状の精度が高いフォトレジスト105が形成される。

30

#### 【0047】

次に、図5(d)に示すように、RIE(Reactive Ion Etching)装置にて、フォトレジスト105をマスクに、まず、シリコン窒化酸化膜104bに対し、トレンチ側面と基板平面とでなす角度 $\theta_1$ が $75^\circ$ (図3参照)になるようにドライエッチングを行った。具体的には、圧力が100mTorr、下部電極に印加するRFパワーが600W、ガス流量が $CF_4 : CHF_3 : Ar = 5 : 50 : 150$  sccmとなる混合ガスプラズマ条件でドライエッチングを行った。続いて、ポリシリコン膜107bに対し、トレンチ下部側面と基板平面とでなす角度 $\theta_2$ が $90^\circ$ (図3参照)になるように、圧力が150mTorr、下部電極に印加するRFパワーが400W、ガス流量が $CF_4 : CHF_3 : O_2 = 40 : 50 : 18$  sccmとなる混合ガスプラズマ条件でドライエッチングを行った。

40

#### 【0048】

その後、図5(e)に示すように、フォトレジスト105とパターンニングされたシリコン窒化酸化膜107b及びポリシリコン膜107aをマスクとして、シリコン窒化膜103に対して、圧力が100mTorr、下部電極に印加するRFパワーが500W、ガ

50

ス流量が  $CF_4 : CHF_3 : O_2 = 40 : 50 : 16.5$  sccm となる混合ガスプラズマ条件でドライエッチングを行った。次いで、シリコン酸化膜 102 のドライエッチングを、圧力が 100 mTorr、下部電極に印加する RF パワーが 600 W、ガス流量が  $CF_4 : CHF_3 : Ar = 5 : 50 : 150$  sccm となる混合ガスプラズマ条件で行った。その後、図 5 (f) に示すように、 $O_2$  プラズマによりフォトレジスト 105 をアッシングした。

#### 【0049】

以上により、フォトレジスト 105 のパターン間隔より狭くかつ垂直なシリコン窒化膜 103 の溝加工ができ、フォトリソグラフィ技術の限界解像幅よりも狭いシャロートレンチアイソレーション幅に対応したシリコン窒化膜 103 の加工が可能となった。具体的には、フォトリソグラフィ技術の限界解像幅 110 nm に対して、90 nm の幅の溝をシリコン窒化膜 103 に形成できた。

10

#### 【0050】

次に、上述のようにシリコン窒化酸化膜 107b とポリシリコン酸化膜 107a とシリコン窒化膜 103 とシリコン酸化膜 102 を加工した後に、ICP (Inductively Coupled Plasma) RIE (Reactive Ion Etching) 装置にて、シャロートレンチアイソレーション形成部となるとともに、以下に示すようなシリコントレンチエッチを行った。

#### 【0051】

まず、図 6 (g) に示すように、シリコントレンチエッチを行う部分のシリコン基板表面に形成されている自然酸化膜及びシリコン窒化酸化膜 107b をドライエッチングした。具体的には、圧力が 4 mTorr、ICP-RF パワーが 600 W、バイアス RF パワーが 40 W、ガス流量が  $CF_4 = 45$  sccm となるプラズマ条件でドライエッチングを行った。次に、図 6 (h) に示すように、シリコン基板 101 に対し、トレンチ側面と基板平面とでなす角度  $\theta_3$  が  $70^\circ$  かつシリコントレンチ深さ D が 100 nm になるようにドライエッチングを行った。具体的には、圧力が 60 mTorr、プラズマを生成する為のトップ RF パワーが 750 W、イオンを引き込む為のボトム RF パワーが 90 W、ガス流量が  $HBr : O_2 = 100 : 2$  sccm となる混合ガスプラズマ条件でドライエッチングを行った。この時、ポリシリコン膜 107a も同時にエッチングされるためにドライエッチング終了後にポリシリコン膜 104b が残ることはない。また、シリコン窒化膜 103 は該ドライエッチングにおいてはエッチングされないために、エッチングマスクとして機能し、かつ該ドライエッチングする前の膜厚を保つことができる。

20

30

#### 【0052】

以上、実施例 2 を行った結果、フォトレジスト 105 のパターン間隔より狭く、高精度の幅寸法かつ垂直なシリコン窒化膜 103 の溝加工ができ、フォトリソグラフィ技術の限界解像幅よりも狭いシャロートレンチアイソレーション幅に対応したシリコン窒化膜 103 の加工が可能となった。さらに、シャローアイソレーション形成時のトレンチエッチングを行った際にシリコン窒化膜の膜厚を高精度に制御することが可能となった。

#### 【産業上の利用可能性】

#### 【0053】

本発明は、フラッシュメモリ等の半導体装置に利用可能である。

40

#### 【図面の簡単な説明】

#### 【0054】

【図 1】本発明の実施の形態 1 における半導体装置の製造方法を示す工程説明図である。

【図 2】本発明の実施の形態 2 における半導体装置の製造方法を示す工程説明図である。

【図 3】図 1 (d) の拡大図である。

【図 4】図 2 (d) の拡大図である。

【図 5】本発明の実施の形態 3 における半導体装置の製造方法を示す工程説明図である。

【図 6】図 5 の続きの工程説明図である。

【図 7】従来技術 1 の半導体装置の製造方法を示す工程説明図である。

【図 8】従来技術 2 の半導体装置の製造方法を示す工程説明図である。

50

【図9】従来技術3の半導体装置の製造方法を示す工程説明図である。

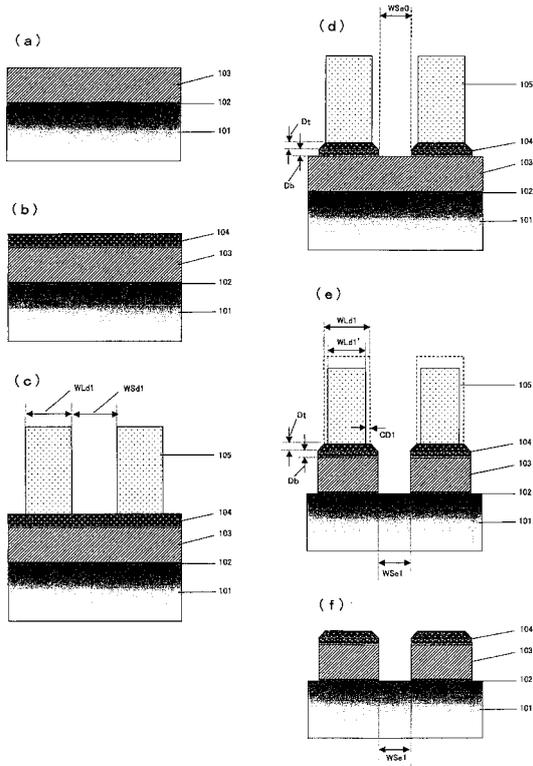
【図10】従来技術4の半導体装置の製造方法を示す工程説明図である。

【符号の説明】

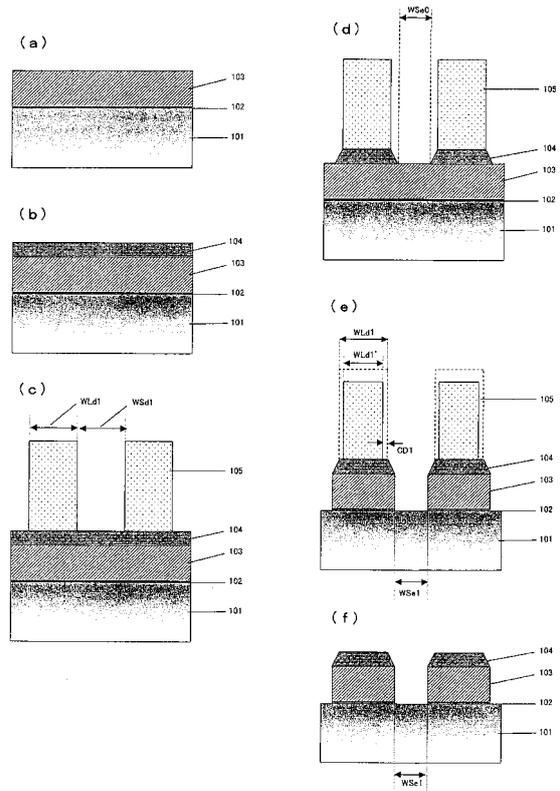
【0055】

101、201	シリコン基板	
202、102	シリコン酸化膜	
103、203	シリコン窒化膜	
104	シリコン窒化酸化膜	
105、205	フォトレジスト	
205a	フォトレジスト硬化層	10
107	複層膜	
107a	ポリシリコン膜	
107b	シリコン窒化酸化膜	
206	トレンチ	
207	酸化膜	
210	イオン	
211	剥離残渣	
114	トレンチ	
114a	テーパ側面部	
114b	下部側面部	20
WLd1	本発明案実施時のレジストパターンのパターン幅	
WSd1	本発明案実施時のレジストパターンのパターン間隔幅	
Dt	本発明案実施時のシリコン窒化酸化膜におけるテーパ側面部に対応する膜厚	
Db	本発明案実施時のシリコン窒化酸化膜における下部側面部に対応する膜厚	
WSeo	本発明案実施時のシリコン窒化酸化膜をドライエッチングした後のパターンニング間隔	
WLd1'	本発明案実施時のシリコン窒化膜加工後レジストパターンのパターン幅	
CD1	本発明案実施時のレジストパターンの後退量	
WSe1	本発明案実施時のシリコン窒化膜加工後のパターン間隔幅	
WSe2	従来技術1のシャロートレンチアイソレーション法によるシリコン窒化膜加工後のパターン間隔幅	30
WSt2	従来技術1のシャロートレンチアイソレーション法によるシリコントレンチのパターン間隔幅	
WLd3	従来技術2実施時のフォトレジストのパターン幅	
WSd3	従来技術2実施時のフォトレジストのパターン間隔幅	
WLd3'	従来技術2実施時のシリコン窒化膜加工後のレジストパターンのパターン幅	
CD3	従来技術2実施時のレジストパターンの後退量	
WSe3	従来技術2実施時のシリコン窒化膜加工後のパターン間隔幅	
WSd4	従来技術3実施時のレジストパターンのパターン間隔幅	
WSe4	従来技術3実施時のシリコン窒化膜加工後のパターン間隔幅	40
WSd5	従来技術4実施時のレジストパターンのパターン間隔幅	
WSe5	従来技術4実施時のシリコン窒化膜加工後のパターン間隔幅	
WSt5	従来技術4実施時のシリコントレンチのパターン間隔幅	
1	テーパ角度（基板平面に対するテーパ側面部の角度）	
2	基板平面に対する下部側面部の角度	
3	テーパ角度（基板平面に対するトレンチのテーパ側面部の角度）	

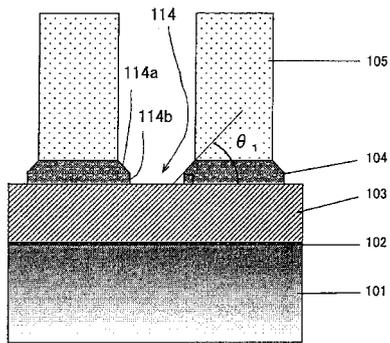
【 図 1 】



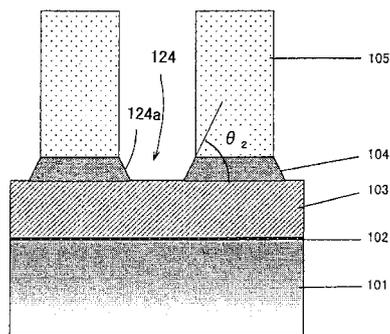
【 図 2 】



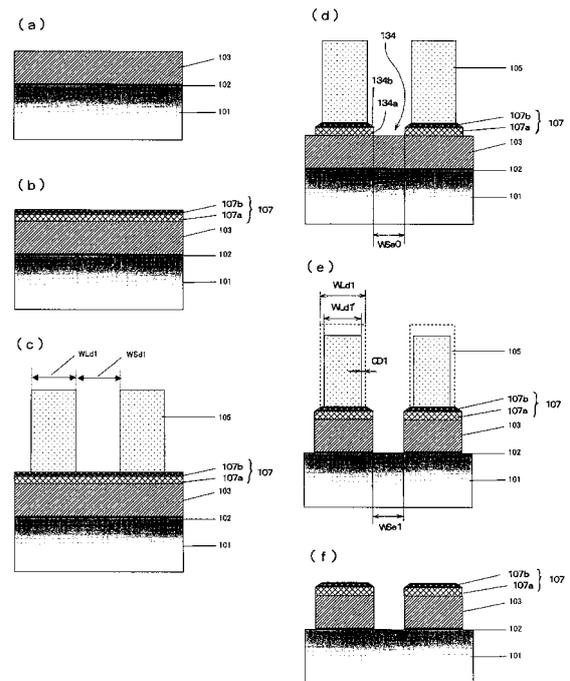
【 図 3 】



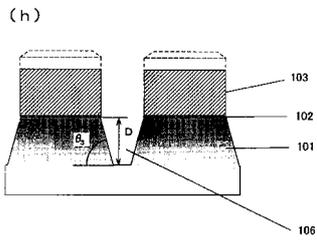
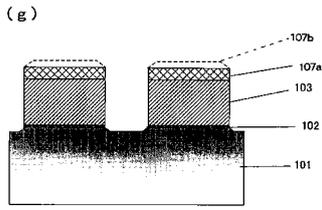
【 図 4 】



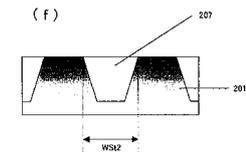
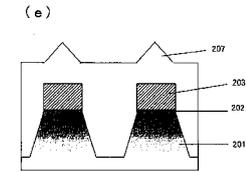
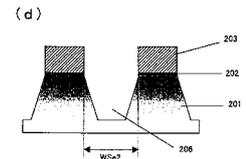
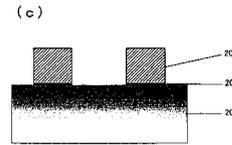
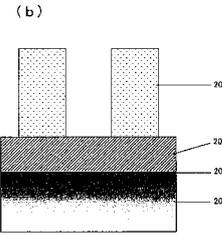
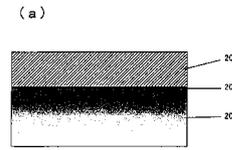
【 図 5 】



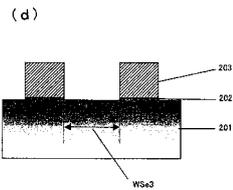
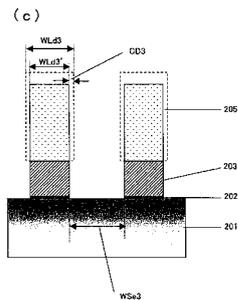
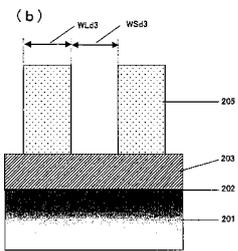
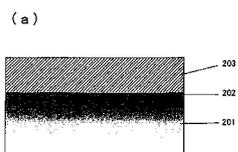
【 図 6 】



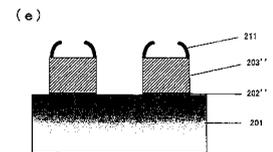
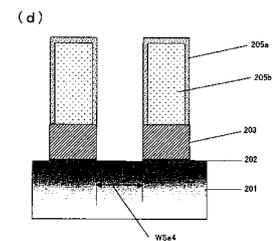
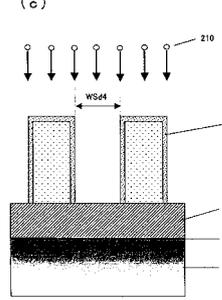
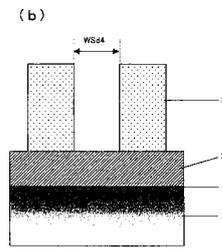
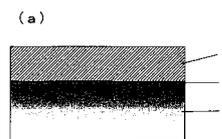
【 図 7 】



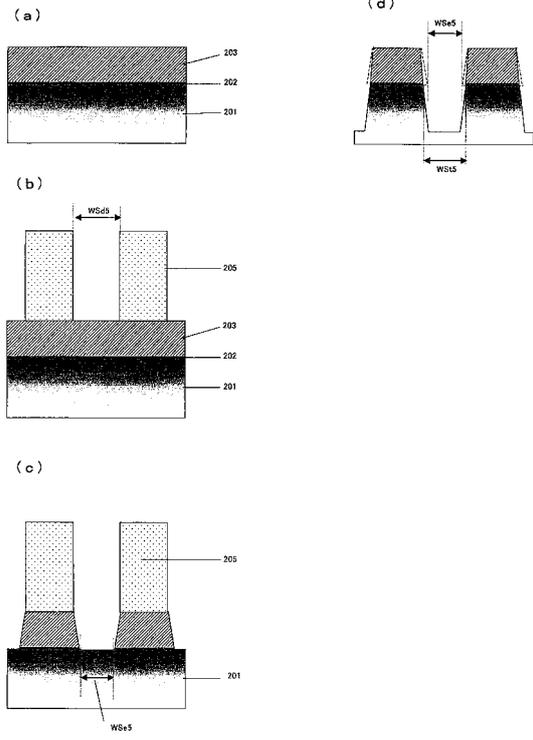
【 図 8 】



【 図 9 】



【 図 10 】



---

フロントページの続き

(72)発明者 里 眞一

大阪府大阪市阿倍野区长池町2番2号 シャープ株式会社内

(72)発明者 神澤 秀行

大阪府大阪市阿倍野区长池町2番2号 シャープ株式会社内

審査官 長谷部 智寿

(56)参考文献 特開平04-196315(JP,A)

特開平10-056021(JP,A)

特開2002-353195(JP,A)

特開2000-164701(JP,A)

特表2003-511857(JP,A)

特開2001-176841(JP,A)

特開2000-269192(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/3065

H01L 21/205

H01L 21/3213

H01L 21/768